

S-19192系列内置高精度电压检测电路和延迟电路，是车载用可充电电池监视IC。通过SEL1端子和SEL2端子，可以切换3节 ~ 6节串联用电池。

S-19192系列，可以通过自测试来确认过充电检测工作和过放电检测工作。

注意 本产品可适用于车辆器械、车载器械。考虑适用于车辆器械、车载器械时，请务必与代理商联系。

■ 特点

- 针对各节电池的高精度电压检测电路

| | | |
|------------------------|------------------------------------|------------------------------|
| 过充电检测电压n (n = 1 ~ 6) : | 2.500 V ~ 4.500 V (25 mV进阶) | 精度±20 mV (Ta = +25°C) |
| | | 精度±30 mV (Ta = -5°C ~ +55°C) |
| 过充电解除电压n (n = 1 ~ 6) : | 2.300 V ~ 4.500 V*1 | 精度±50 mV |
| 过放电检测电压n (n = 1 ~ 6) : | 1.500 V ~ 3.000 V (100 mV进阶)*2, *3 | 精度±80 mV |
| 过放电解除电压n (n = 1 ~ 6) : | 1.500 V ~ 3.300 V*4 | 精度±100 mV |
- 确认过充电检测工作和过放电检测工作的自测试结果可从OUT2端子输出

| | |
|---------------|-----|
| 加快自测试时延迟时间 : | 有、无 |
| 锁存自测试结果输出信号 : | 有、无 |
- 各种延迟时间仅通过内置电路即可实现 (不需要外接电容)

| | |
|----------|------------------------------|
| 检测延迟时间 : | 32 ms、64 ms、128 ms、256 ms |
| 解除延迟时间 : | 2.0 ms、4.0 ms、8.0 ms、16.0 ms |
- 通过SEL1端子和SEL2端子，可以切换3节 ~ 6节串联用电池
- 2种类型检测信号

| | |
|------|--------------------------|
| 共同 : | OUT1端子 : 过充电检测信号和过放电检测信号 |
| 分离 : | OUT1端子 : 过充电检测信号 |
| | OUT2端子 : 过放电检测信号 |
- 输出方式 : CMOS输出、N沟道开路漏极输出
- 输出逻辑 : 动态 "H"、动态 "L"
- 高耐压 : 绝对最大额定值28.0 V
- 工作电压范围广 : 6.0 V ~ 28.0 V
- 工作温度范围广 : Ta = -40°C ~ +105°C
- 消耗电流低

| | |
|-------|--------------------------|
| 工作时 : | 18 μA (最大值) (Ta = +25°C) |
|-------|--------------------------|
- 无铅 (Sn 100%)、无卤素
- 符合AEC-Q100标准*5
- 本IC是为符合ISO 26262标准的电池管理系统而开发的产品。本公司可以提供本IC的Safety Manual。*5, *6

*1. 过充电解除电压 = 过充电检测电压 - 过充电滞后电压
(过充电滞后电压n (n = 1 ~ 6) 为0 V ~ 400 mV的范围内以50 mV为进阶单位来选择)

*2. 请将过充电检测电压与过放电检测电压之间的电压差设定为2.5 V以下。
请设置可以满足 "过充电检测电压 × 0.7 > 过放电检测电压" 的电压比率。

*3. 在用于监视3节串联的电池时，请将过放电检测电压n (n = 1 ~ 6) 设定为2.0 V以上。

*4. 过放电解除电压 = 过放电检测电压 + 过放电滞后电压
(过放电滞后电压n (n = 1 ~ 6) 在0 V ~ 0.7 V的范围内以100 mV为进阶单位来选择)

*5. 详情请与代理商联系。

*6. 在提供资料的同时，需要签订保密协议。

■ 用途

- 车载用可充电电池组 (EV, HEV, PHEV等)

■ 封装

- HTSSOP-16

■ 框图

1. CMOS输出

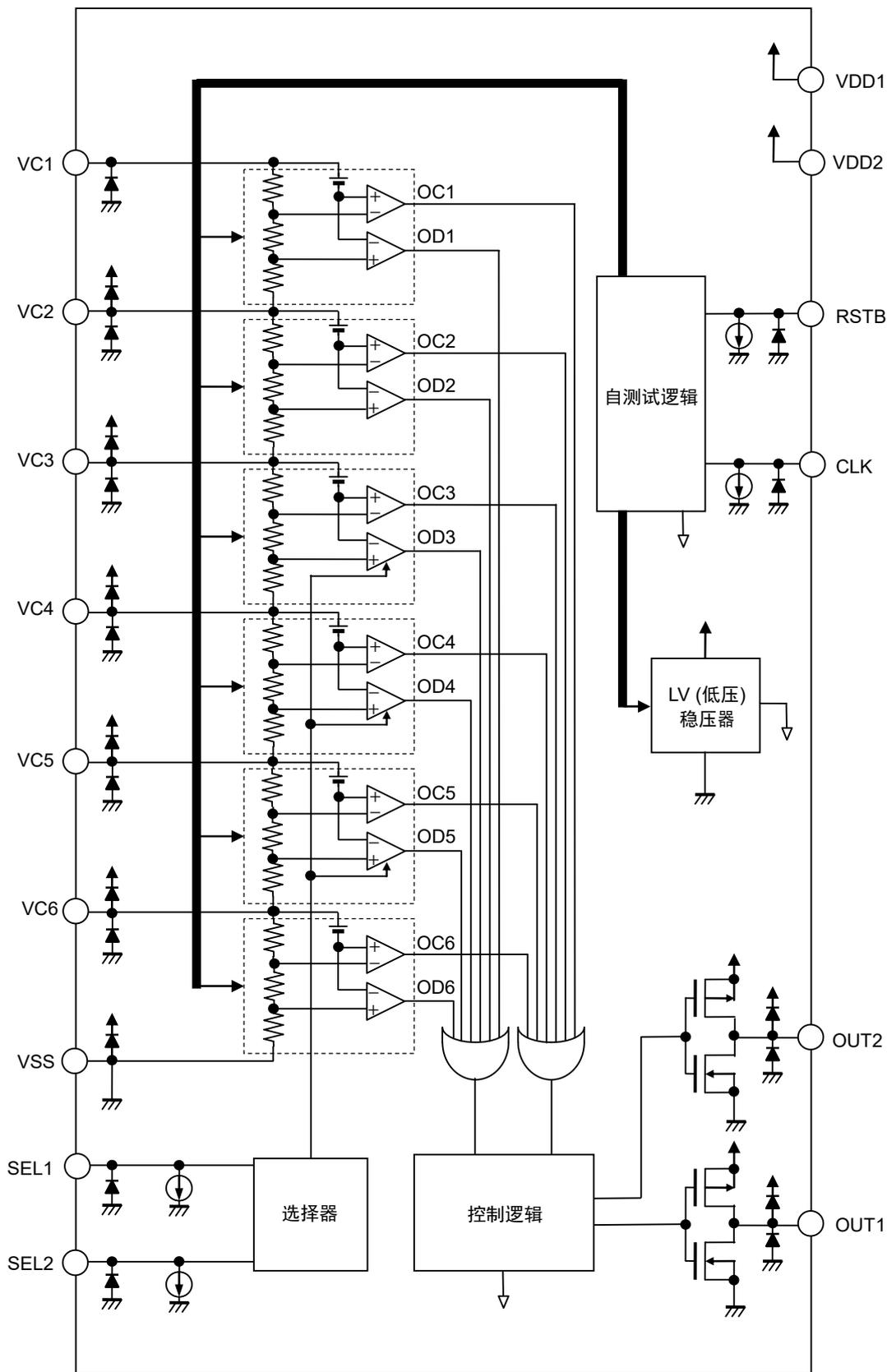


图1

备注 图中所指的二极管为寄生二极管。

2. N沟道开路漏极输出

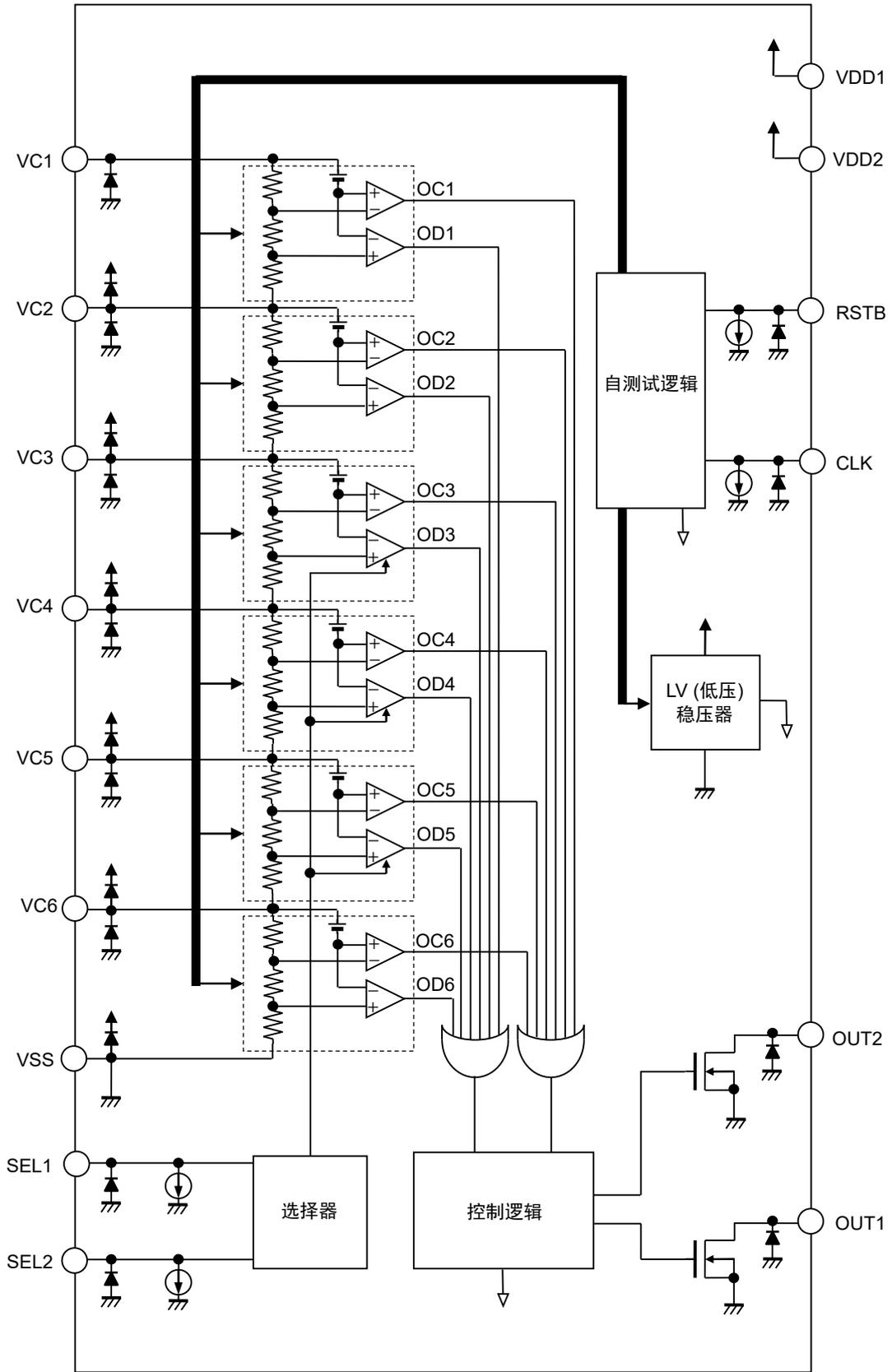


图2

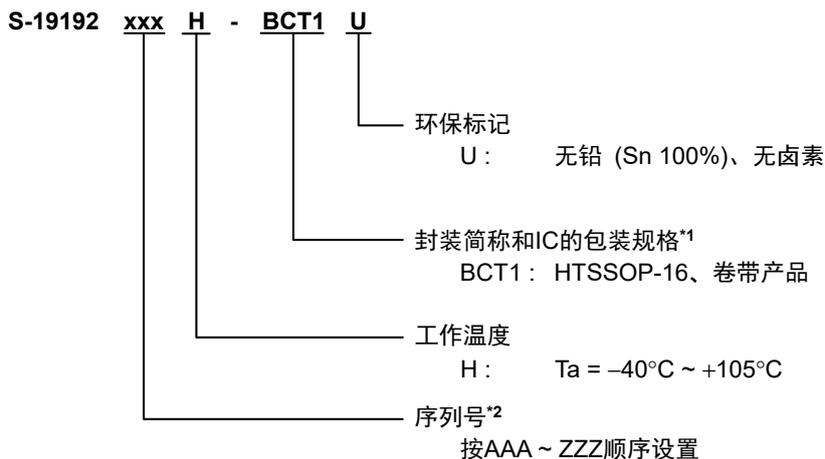
备注 图中所指的二极管为寄生二极管。

■ 符合AEC-Q100标准

本IC符合AEC-Q100标准的工作温度等级2。
有关AEC-Q100标准的信赖性测试详情，请与代理商联系。

■ 产品型号的构成

1. 产品名



*1. 请参阅卷带图。

*2. 请参阅 "3. 产品名目录"。

2. 封装

表1 封装图纸号码

| 封装名 | 外形尺寸图 | 卷带图 | 带卷图 | 焊盘图 |
|-----------|--------------|--------------|--------------|--------------|
| HTSSOP-16 | FR016-A-P-SD | FR016-A-C-SD | FR016-A-R-SD | FR016-A-L-SD |

3. 产品名目录

表2 (1 / 2)

| 产品名 | 过充电 检测电压 [V _{CU}] | 过充电 解除电压 [V _{CL}] | 过放电 检测电压 [V _{DL}] | 过放电 解除电压 [V _{DU}] | 检测 延迟时间*1 [t _{DET}] | 解除 延迟时间*2 [t _{REL}] | 加快自测试时 延迟时间*3 |
|-------------------|-----------------------------------|-----------------------------------|-----------------------------------|-----------------------------------|-------------------------------------|-------------------------------------|------------------|
| S-19192AAAH-BCT1U | 4.350 V | 4.100 V | 2.000 V | 2.400 V | 128 ms | 2.0 ms | 无 |
| S-19192AABH-BCT1U | 4.350 V | 4.100 V | 2.000 V | 2.400 V | 128 ms | 2.0 ms | 无 |
| S-19192AACH-BCT1U | 4.250 V | 4.000 V | 2.700 V | 3.000 V | 256 ms | 2.0 ms | 无 |
| S-19192AADH-BCT1U | 3.650 V | 3.400 V | 2.500 V | 2.900 V | 256 ms | 2.0 ms | 无 |
| S-19192AAEH-BCT1U | 4.250 V | 4.000 V | 2.700 V | 3.000 V | 256 ms | 2.0 ms | 有 |
| S-19192AAFH-BCT1U | 3.650 V | 3.400 V | 2.500 V | 2.900 V | 256 ms | 2.0 ms | 有 |
| S-19192AAGH-BCT1U | 3.100 V | 2.800 V | 1.500 V | 2.200 V | 256 ms | 16 ms | 有 |

表2 (2 / 2)

| 产品名 | OUT1端子 | | OUT2端子 | | | 检测信号 类型*5 |
|-------------------|-----------|--------|-----------|--------|--------------|--------------|
| | 输出方式 | 输出逻辑 | 输出方式 | 输出逻辑 | 锁存输出 信号*4 | |
| S-19192AAAH-BCT1U | CMOS | 动态 "H" | CMOS | 动态 "H" | 有 | 共同 |
| S-19192AABH-BCT1U | CMOS | 动态 "H" | CMOS | 动态 "H" | 有 | 分离 |
| S-19192AACH-BCT1U | CMOS | 动态 "H" | CMOS | 动态 "H" | 有 | 分离 |
| S-19192AADH-BCT1U | CMOS | 动态 "H" | CMOS | 动态 "H" | 有 | 分离 |
| S-19192AAEH-BCT1U | CMOS | 动态 "H" | CMOS | 动态 "H" | 无 | 分离 |
| S-19192AAFH-BCT1U | CMOS | 动态 "H" | CMOS | 动态 "H" | 无 | 分离 |
| S-19192AAGH-BCT1U | N沟道开路漏极输出 | 动态 "H" | N沟道开路漏极输出 | 动态 "H" | 无 | 分离 |

*1. 可从32 ms、64 ms、128 ms、256 ms中选择检测延迟时间。

*2. 可从2.0 ms、4.0 ms、8.0 ms、16.0 ms中选择解除延迟时间。

*3. 详情请参阅 "■ 自测试功能"、"4. 加快自测试时延迟时间"。

*4. 详情请参阅 "■ 自测试功能"、"5. 自测试功能的工作例"。

*5. 有关检测信号类型的详情，请参阅表3。

备注 如果需要上述以外的产品时，请向代理商咨询。

表3

| 检测信号类型 | 过充电检测信号 | 过放电检测信号 | 自测试结果信号 |
|--------|---------|---------|---------|
| 共同 | OUT1端子 | OUT1端子 | OUT2端子 |
| 分离 | OUT1端子 | OUT2端子 | OUT2端子 |

■ 引脚排列图

1. HTSSOP-16

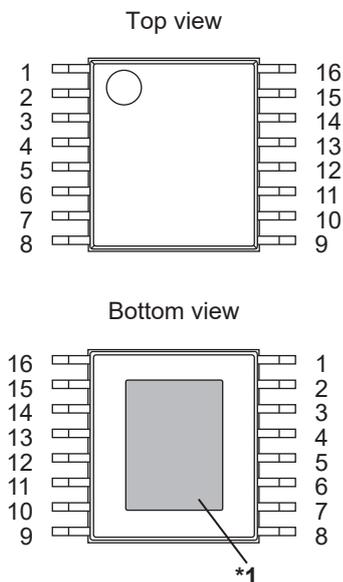


图3

表4

| 引脚号 | 符号 | 描述 |
|-----|--------|--|
| 1 | VDD1*2 | 正电源输入端子、电池1的正电压连接端子 |
| 2 | VC1 | 电池1的正电压连接端子 |
| 3 | VC2 | 电池1的负电压、电池2的正电压连接端子 |
| 4 | VC3 | 电池2的负电压、电池3的正电压连接端子 |
| 5 | VC4 | 电池3的负电压、电池4的正电压连接端子 |
| 6 | VC5 | 电池4的负电压、电池5的正电压连接端子 |
| 7 | VC6 | 电池5的负电压、电池6的正电压连接端子 |
| 8 | VSS | 负电源输入端子、电池6的负电压连接端子 |
| 9 | NC*3 | 无连接 |
| 10 | OUT2 | 输出端子2 (参阅 "■ 工作说明"、"■ 自测试功能") |
| 11 | OUT1 | 输出端子1 (参阅 "■ 工作说明"、"■ 自测试功能") |
| 12 | SEL2 | 串联电池节数切换端子 [SEL1, SEL2] = ["L", "L"] : 6节 [SEL1, SEL2] = ["L", "H"] : 5节 |
| 13 | SEL1 | [SEL1, SEL2] = ["H", "L"] : 4节 [SEL1, SEL2] = ["H", "H"] : 3节 |
| 14 | CLK | 时钟信号输入端子 |
| 15 | RSTB | 复位信号输入端子 |
| 16 | VDD2*2 | 正电源输入端子、电池1的正电压连接端子 |

*1. 请将阴影部分的底面散热板与基板连接，并将电位设置为开路状态。但请不要作为电极使用。

*2. 务请将VDD1和VDD2都连接到正电源。

*3. NC表示处于电气开路状态。

因此，即使连接到VDD端子或VSS端子也不会有问题。

■ 绝对最大额定值

表5

(除特殊注明以外 : Ta = +25°C)

| 项目 | 符号 | 适用端子 | 绝对最大额定值 | 单位 | |
|--------------------|------------------|---|--|--|---|
| VDD端子 - VSS端子间输入电压 | V _{DS} | VDD1, VDD2 | V _{SS} - 0.3 ~ V _{SS} + 28.0 | V | |
| 输入端子电压 | V _{IN} | VC1, VC2, VC3, VC4, VC5, VC6, SEL1, SEL2, RSTB, CLK | V _{SS} - 0.3 ~ V _{DD} + 0.3 ≤ V _{SS} + 28.0 | V | |
| 输出端子电压 | CMOS输出 | V _{OUT} | OUT1, OUT2 | V _{SS} - 0.3 ~ V _{DD} + 0.3 ≤ V _{SS} + 28.0 | V |
| | N沟道开路漏极输出 | | | V _{SS} - 0.3 ~ V _{SS} + 28.0 | V |
| 工作环境温度 | T _{opr} | - | -40 ~ +105 | °C | |
| 保存温度 | T _{stg} | - | -40 ~ +125 | °C | |

注意 绝对最大额定是指无论在任何条件下都不能超过的额定值。万一超过此额定值，有可能造成产品劣化等物理性损伤。

■ 热敏电阻值

表6

| 项目 | 符号 | 条件 | 最小值 | 典型值 | 最大值 | 单位 | |
|----------|-----------------|-----------|---------|-----|-----|----|------|
| 结至环境热阻*1 | θ _{JA} | HTSSOP-16 | Board A | - | 91 | - | °C/W |
| | | | Board B | - | 65 | - | °C/W |
| | | | Board C | - | 34 | - | °C/W |
| | | | Board D | - | 32 | - | °C/W |
| | | | Board E | - | 26 | - | °C/W |

*1. 测定环境：遵循JEDEC STANDARD JESD51-2A标准

备注 关于详情，请参阅 "■ Power Dissipation" 和 "Test Board"。

■ 电气特性

表7 (1 / 2)

(除特殊注明以外 : $V1 = V2 = V3 = V4 = V5 = V6 = V_{DU} + 0.1 V$ 、 $T_a = +25^{\circ}C$)

| 项目 | 符号 | 条件 | 最小值 | 典型值 | 最大值 | 单位 |
|----------------------|-------------|--|--------------------|------------|--------------------|----|
| 检测电压 | | | | | | |
| 过充电检测电压n (n = 1 ~ 6) | V_{CU_n} | — | $V_{CU_n} - 0.020$ | V_{CU_n} | $V_{CU_n} + 0.020$ | V |
| | | $T_a = -5^{\circ}C \sim +55^{\circ}C^{*1}$ | $V_{CU_n} - 0.030$ | V_{CU_n} | $V_{CU_n} + 0.030$ | V |
| 过放电检测电压n (n = 1 ~ 6) | V_{DL_n} | — | $V_{DL_n} - 0.080$ | V_{DL_n} | $V_{DL_n} + 0.080$ | V |
| 解除电压 | | | | | | |
| 过充电解除电压n (n = 1 ~ 6) | V_{CL_n} | — | $V_{CL_n} - 0.050$ | V_{CL_n} | $V_{CL_n} + 0.050$ | V |
| 过放电解除电压n (n = 1 ~ 6) | V_{DU_n} | — | $V_{DU_n} - 0.100$ | V_{DU_n} | $V_{DU_n} + 0.100$ | V |
| 输入电压 | | | | | | |
| VDD端子 - VSS端子间工作电压 | V_{DSOP} | — | 6.0 | — | 28.0 | V |
| SEL1端子电压 "H" | V_{SEL1H} | — | $V_{DS} - 0.5$ | — | — | V |
| SEL1端子电压 "L" | V_{SEL1L} | — | — | — | 0.5 | V |
| SEL2端子电压 "H" | V_{SEL2H} | — | $V_{DS} - 0.5$ | — | — | V |
| SEL2端子电压 "L" | V_{SEL2L} | — | — | — | 0.5 | V |
| RSTB端子电压 "H" | V_{RSTBH} | — | 1.6 | — | — | V |
| RSTB端子电压 "L" | V_{RSTBL} | — | — | — | 0.5 | V |
| CLK端子电压 "H" | V_{CLKH} | — | 1.6 | — | — | V |
| CLK端子电压 "L" | V_{CLKL} | — | — | — | 0.5 | V |

*1. 并没有在高温以及低温的条件下进行筛选，因此只保证在此温度范围下的设计规格。

表7 (2 / 2)

(除特殊注明以外 : $V1 = V2 = V3 = V4 = V5 = V6 = V_{DU} + 0.1 V$ 、 $T_a = +25^{\circ}C$)

| 项目 | 符号 | 条件 | 最小值 | 典型值 | 最大值 | 单位 |
|--|--------------|--|----------------------|-----------|----------------------|---------|
| 输入电流 | | | | | | |
| 工作时消耗电流 | I_{OPE} | — | — | 10 | 18 | μA |
| 过充电时消耗电流 | I_{OPEC} | $V1 = V2 = V3 = V4 = V5 = V6 = V_{CU} + 0.1 V$ | — | — | 18 | μA |
| 过放电时消耗电流 | I_{OPED} | $V1 = V2 = V3 = V4 = V5 = V6 = V_{DL} - 0.1 V$ | — | — | 18 | μA |
| VC1端子电流 | I_{VC1} | — | — | 1.5 | 2.0 | μA |
| VC2端子电流 | I_{VC2} | — | -0.1 | 0.0 | 0.1 | μA |
| VC3端子电流 | I_{VC3} | — | -0.1 | 0.0 | 0.1 | μA |
| VC4端子电流 | I_{VC4} | — | -0.1 | 0.0 | 0.1 | μA |
| VC5端子电流 | I_{VC5} | — | -0.1 | 0.0 | 0.1 | μA |
| VC6端子电流 | I_{VC6} | — | -0.1 | 0.0 | 0.1 | μA |
| SEL1端子吸收电流 | I_{SEL1H} | $V_{SEL1} = V_{DS}$ | — | 1.0 | 4.0 | μA |
| SEL1端子泄漏电流 | I_{SEL1L} | $V_{SEL1} = 0 V$ | -0.1 | — | 0.1 | μA |
| SEL2端子吸收电流 | I_{SEL2H} | $V_{SEL2} = V_{DS}$ | — | 1.0 | 4.0 | μA |
| SEL2端子泄漏电流 | I_{SEL2L} | $V_{SEL2} = 0 V$ | -0.1 | — | 0.1 | μA |
| RSTB端子吸收电流 | I_{RSTBH} | $V_{RSTB} = V_{DS}$ | — | 1.0 | 4.0 | μA |
| RSTB端子泄漏电流 | I_{RSTBL} | $V_{RSTB} = 0 V$ | -0.1 | — | 0.1 | μA |
| CLK端子吸收电流 | I_{CLKH} | $V_{CLK} = V_{DS}$ | — | 1.0 | 4.0 | μA |
| CLK端子泄漏电流 | I_{CLKL} | $V_{CLK} = 0 V$ | -0.1 | — | 0.1 | μA |
| 输出电流 | | | | | | |
| OUT1端子, OUT2端子输出电流 (输出方式 : CMOS输出) | | | | | | |
| OUT1端子源极电流 | I_{OUT1H} | — | — | — | -300 | μA |
| OUT1端子吸收电流 | I_{OUT1L} | — | 300 | — | — | μA |
| OUT2端子源极电流 | I_{OUT2H} | — | — | — | -300 | μA |
| OUT2端子吸收电流 | I_{OUT2L} | — | 300 | — | — | μA |
| OUT1端子, OUT2端子输出电流 (输出方式 : N沟道开路漏极输出) | | | | | | |
| OUT1端子吸收电流 | I_{OUT1L} | — | 300 | — | — | μA |
| OUT1端子泄漏电流 | I_{OUT1HL} | — | — | — | 0.1 | μA |
| OUT2端子吸收电流 | I_{OUT2L} | — | 300 | — | — | μA |
| OUT2端子泄漏电流 | I_{OUT2HL} | — | — | — | 0.1 | μA |
| 延迟时间 | | | | | | |
| 检测延迟时间 | t_{DET} | — | $t_{DET} \times 0.8$ | t_{DET} | $t_{DET} \times 1.2$ | ms |
| 解除延迟时间 | t_{REL} | — | $t_{REL} \times 0.8$ | t_{REL} | $t_{REL} \times 1.2$ | ms |
| 自测试时延迟时间 | | | | | | |
| 过充电检测延迟时间 | $t_{DETD C}$ | — | $t_{DET} \times 0.7$ | t_{DET} | $t_{DET} \times 1.3$ | ms |
| 过放电检测延迟时间 | $t_{DETD D}$ | — | $t_{DET} \times 0.7$ | t_{DET} | $t_{DET} \times 1.3$ | ms |
| 过充电解除延迟时间 | $t_{RELD C}$ | — | $t_{REL} \times 0.7$ | t_{REL} | $t_{REL} \times 1.3$ | ms |
| 过放电解除延迟时间 | $t_{RELD D}$ | — | $t_{REL} \times 0.7$ | t_{REL} | $t_{REL} \times 1.3$ | ms |

■ 测定电路

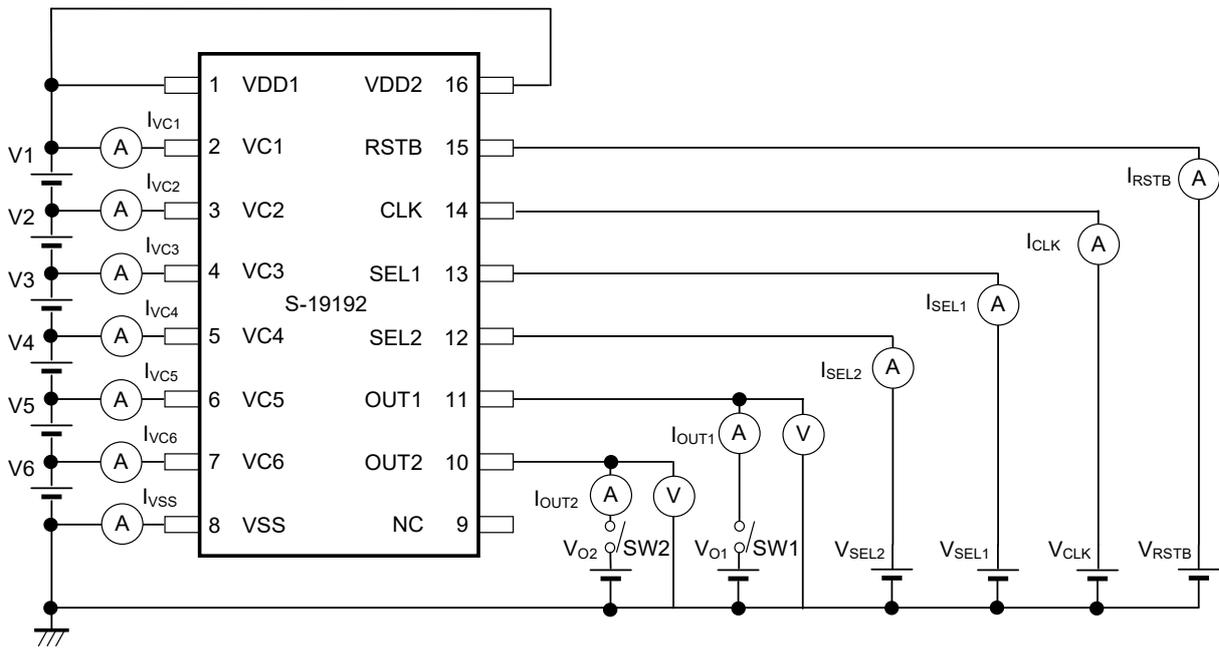


图4

备注 除特殊注明以外，请将SW1和SW2设置为OFF。

1. 过充电检测电压 n (V_{CU_n})、过充电解除电压 n (V_{CL_n})

设定 $V1 = V2 = V3 = V4 = V5 = V6 = V_{DU} + 0.1 V$ 、 $V_{RSTB} = V_{CLK} = V_{SEL1} = V_{SEL2} = 0 V$ 后，逐渐提升 $V1$ ，当OUT1端子输出变为检测状态时的 $V1$ 即为 V_{CU1} 。此后，逐渐降低 $V1$ ，当OUT1端子输出变为解除状态时的 $V1$ 即为 V_{CL1} 。同样通过变更 V_n ($n = 2 \sim 6$)，可以测定 V_{CU_n} 和 V_{CL_n} 。

2. 过放电检测电压 n (V_{DL_n})、过放电解除电压 n (V_{DU_n})

设定 $V1 = V2 = V3 = V4 = V5 = V6 = V_{DU} + 0.1 V$ 、 $V_{RSTB} = V_{CLK} = V_{SEL1} = V_{SEL2} = 0 V$ 后，逐渐降低 $V1$ ，当OUT1端子输出或OUT2端子输出*1变为检测状态时的 $V1$ 即为 V_{DL1} 。此后，逐渐提升 $V1$ ，当OUT1端子输出或OUT2端子输出*1变为解除状态时的 $V1$ 即为 V_{DU1} 。同样通过变更 V_n ($n = 2 \sim 6$)，可以测定 V_{DL_n} 和 V_{DU_n} 。

*1. 检测信号类型共同时：OUT1端子输出
检测信号类型分离时：OUT2端子输出

3. SEL1端子电压 "H" (V_{SEL1H})、SEL1端子电压 "L" (V_{SEL1L})、SEL2端子电压 "H" (V_{SEL2H})、SEL2端子电压 "L" (V_{SEL2L})

设定 $V1 = V2 = V3 = V4 = V6 = V_{DU} + 0.1 V$ 、 $V_{RSTB} = V_{CLK} = V_{SEL1} = V_{SEL2} = 0 V$ 、 $V5 = V_{DL} - 0.1 V$ 后，逐渐提升 V_{SEL1} ，当OUT1端子输出变为解除状态时的 V_{SEL1} 即为 V_{SEL1H} 。此后，逐渐降低 V_{SEL1} ，当OUT1端子输出变为检测状态时的 V_{SEL1} 即为 V_{SEL1L} 。同样通过变更 V_{SEL2} ，可以测定 V_{SEL2H} 和 V_{SEL2L} 。

4. RSTB端子电压 "H" (V_{RSTBH})、RSTB端子电压 "L" (V_{RSTBL})、CLK端子电压 "H" (V_{CLKH})、CLK端子电压 "L" (V_{CLKL})

设定 $V_1 = V_2 = V_3 = V_4 = V_5 = V_6 = V_{DU} + 0.1\text{ V}$ 、 $V_{CLK} = V_{SEL1} = V_{SEL2} = 0\text{ V}$ 、 $V_{RSTB} = V_{DS}$ 后，如果设定 $V_1 = V_{CU} + 0.1\text{ V}$ ，则OUT1端子输出和OUT2端子输出变为检测状态。逐渐降低 V_{RSTB} ，当OUT2端子输出变为解除状态时的 V_{RSTB} 即为 V_{RSTBL} 。此后，逐渐提升 V_{RSTB} ，当OUT2端子输出变为检测状态时的 V_{RSTB} 即为 V_{RSTBH} 。

此外，设定 $V_1 = V_2 = V_3 = V_4 = V_5 = V_6 = V_{DU} + 0.1\text{ V}$ 、 $V_{CLK} = V_{SEL1} = V_{SEL2} = 0\text{ V}$ 、 $V_{RSTB} = V_{DS}$ 后，逐渐提升 V_{CLK} ，当OUT1端子输出和OUT2端子输出变为检测状态时的 V_{CLK} 即为 V_{CLKH} 。此后，逐渐降低 V_{CLK} ，当OUT1端子输出和OUT2端子输出变为解除状态时的 V_{CLK} 即为 V_{CLKL} 。

5. 工作时消耗电流 (I_{OPE})、过充电时消耗电流 (I_{OPEC})、过放电时消耗电流 (I_{OPED})

在 $V_1 = V_2 = V_3 = V_4 = V_5 = V_6 = V_{DU} + 0.1\text{ V}$ 、 $V_{RSTB} = V_{CLK} = V_{SEL1} = V_{SEL2} = 0\text{ V}$ 时，VSS端子的电流即为 I_{OPE} 。

在 $V_1 = V_2 = V_3 = V_4 = V_5 = V_6 = V_{CU} + 0.1\text{ V}$ 、 $V_{RSTB} = V_{CLK} = V_{SEL1} = V_{SEL2} = 0\text{ V}$ 时，VSS端子的电流即为 I_{OPEC} 。

在 $V_1 = V_2 = V_3 = V_4 = V_5 = V_6 = V_{DL} - 0.1\text{ V}$ 、 $V_{RSTB} = V_{CLK} = V_{SEL1} = V_{SEL2} = 0\text{ V}$ 时，VSS端子的电流即为 I_{OPED} 。

6. VCn端子电流 (I_{VCn}) ($n = 1 \sim 6$)

在 $V_1 = V_2 = V_3 = V_4 = V_5 = V_6 = V_{DU} + 0.1\text{ V}$ 、 $V_{RSTB} = V_{CLK} = V_{SEL1} = V_{SEL2} = 0\text{ V}$ 时，流经VCn端子的电流即为 I_{VCn} 。

7. SEL1端子吸收电流 (I_{SEL1H})、SEL1端子泄漏电流 (I_{SEL1L})、SEL2端子吸收电流 (I_{SEL2H})、SEL2端子泄漏电流 (I_{SEL2L})

在 $V_1 = V_2 = V_3 = V_4 = V_5 = V_6 = V_{DU} + 0.1\text{ V}$ 、 $V_{RSTB} = V_{CLK} = V_{SEL1} = V_{SEL2} = 0\text{ V}$ 时，SEL1端子的电流即为 I_{SEL1L} ，SEL2端子电流即为 I_{SEL2L} 。

在 $V_1 = V_2 = V_3 = V_4 = V_5 = V_6 = V_{DU} + 0.1\text{ V}$ 、 $V_{RSTB} = V_{CLK} = V_{SEL2} = 0\text{ V}$ 、 $V_{SEL1} = V_{DS}$ 时，SEL1端子的电流即为 I_{SEL1H} 。

在 $V_1 = V_2 = V_3 = V_4 = V_5 = V_6 = V_{DU} + 0.1\text{ V}$ 、 $V_{RSTB} = V_{CLK} = V_{SEL1} = 0\text{ V}$ 、 $V_{SEL2} = V_{DS}$ 时，SEL2端子的电流即为 I_{SEL2H} 。

8. RSTB端子吸收电流 (I_{RSTBH})、RSTB端子泄漏电流 (I_{RSTBL})、CLK端子吸收电流 (I_{CLKH})、CLK端子泄漏电流 (I_{CLKL})

在 $V_1 = V_2 = V_3 = V_4 = V_5 = V_6 = V_{DU} + 0.1\text{ V}$ 、 $V_{RSTB} = V_{CLK} = V_{SEL1} = V_{SEL2} = 0\text{ V}$ 时，RSTB端子的电流即为 I_{RSTBL} ，CLK端子的电流即为 I_{CLKL} 。

在 $V_1 = V_2 = V_3 = V_4 = V_5 = V_6 = V_{DU} + 0.1\text{ V}$ 、 $V_{CLK} = V_{SEL1} = V_{SEL2} = 0\text{ V}$ 、 $V_{RSTB} = V_{DS}$ 时，RSTB端子的电流即为 I_{RSTBH} 。

在 $V_1 = V_2 = V_3 = V_4 = V_5 = V_6 = V_{DU} + 0.1\text{ V}$ 、 $V_{RSTB} = V_{SEL1} = V_{SEL2} = 0\text{ V}$ 、 $V_{CLK} = V_{DS}$ 时，CLK端子的电流即为 I_{CLKH} 。

9. OUT1端子源极电流 (I_{OUT1H})、OUT1端子吸收电流 (I_{OUT1L})、OUT1端子泄漏电流 (I_{OUT1HL})、
OUT2端子源极电流 (I_{OUT2H})、OUT2端子吸收电流 (I_{OUT2L})、OUT2端子泄漏电流 (I_{OUT2HL})

9.1 CMOS输出、动态 "H"

在 $V_1 = V_2 = V_3 = V_4 = V_5 = V_6 = V_{DU} + 0.1 V$ 、 $V_{RSTB} = V_{CLK} = V_{SEL1} = V_{SEL2} = 0 V$ 、 $V_{O1} = V_{O2} = 0.5 V$ 、SW1为ON时的OUT1端子电流即为 I_{OUT1L} 。同样在SW2为ON时的OUT2端子电流即为 I_{OUT2L} 。

并且，在 $V_1 = V_2 = V_3 = V_4 = V_5 = V_6 = V_{CU} + 0.1 V$ 、 $V_{CLK} = V_{SEL1} = V_{SEL2} = 0 V$ 、 $V_{RSTB} = V_{DS}$ 、 $V_{O1} = V_{O2} = V_{DS} - 0.5 V$ 、SW1为ON时的OUT1端子电流即为 I_{OUT1H} 。同样在SW2为ON时的OUT2端子电流即为 I_{OUT2H} 。

9.2 CMOS输出、动态 "L"

在 $V_1 = V_2 = V_3 = V_4 = V_5 = V_6 = V_{DU} + 0.1 V$ 、 $V_{RSTB} = V_{CLK} = V_{SEL1} = V_{SEL2} = 0 V$ 、 $V_{O1} = V_{O2} = V_{DS} - 0.5 V$ 、SW1为ON时的OUT1端子电流即为 I_{OUT1H} 。同样在SW2为ON时的OUT2端子电流即为 I_{OUT2H} 。

并且，在 $V_1 = V_2 = V_3 = V_4 = V_5 = V_6 = V_{CU} + 0.1 V$ 、 $V_{CLK} = V_{SEL1} = V_{SEL2} = 0 V$ 、 $V_{RSTB} = V_{DS}$ 、 $V_{O1} = V_{O2} = 0.5 V$ 、SW1为ON时的OUT1端子电流即为 I_{OUT1L} 。同样在SW2为ON时的OUT2端子电流即为 I_{OUT2L} 。

9.3 N沟道开路漏极输出、动态 "H"

在 $V_1 = V_2 = V_3 = V_4 = V_5 = V_6 = V_{DU} + 0.1 V$ 、 $V_{RSTB} = V_{CLK} = V_{SEL1} = V_{SEL2} = 0 V$ 、 $V_{O1} = V_{O2} = 0.5 V$ 、SW1为ON时的OUT1端子电流即为 I_{OUT1L} 。同样在SW2为ON时的OUT2端子电流即为 I_{OUT2L} 。

并且，在 $V_1 = V_2 = V_3 = V_4 = V_5 = V_6 = V_{CU} + 0.1 V$ 、 $V_{CLK} = V_{SEL1} = V_{SEL2} = 0 V$ 、 $V_{RSTB} = V_{DS}$ 、 $V_{O1} = V_{O2} = V_{DS}$ 、SW1为ON时的OUT1端子电流即为 I_{OUT1HL} 。同样在SW2为ON时的OUT2端子电流即为 I_{OUT2HL} 。

9.4 N沟道开路漏极输出、动态 "L"

在 $V_1 = V_2 = V_3 = V_4 = V_5 = V_6 = V_{CU} + 0.1 V$ 、 $V_{CLK} = V_{SEL1} = V_{SEL2} = 0 V$ 、 $V_{RSTB} = V_{DS}$ 、 $V_{O1} = V_{O2} = 0.5 V$ 、SW1为ON时的OUT1端子电流即为 I_{OUT1L} 。同样在SW2为ON时的OUT2端子电流即为 I_{OUT2L} 。

并且，在 $V_1 = V_2 = V_3 = V_4 = V_5 = V_6 = V_{DU} + 0.1 V$ 、 $V_{RSTB} = V_{CLK} = V_{SEL1} = V_{SEL2} = 0 V$ 、 $V_{O1} = V_{O2} = V_{DS}$ 、SW1为ON时的OUT1端子电流即为 I_{OUT1HL} 。同样在SW2为ON时的OUT2端子电流即为 I_{OUT2HL} 。

10. 检测延迟时间 (t_{DET})、解除延迟时间 (t_{REL})

设定 $V_1 = V_2 = V_3 = V_4 = V_5 = V_6 = V_{DU} + 0.1 V$ 、 $V_{RSTB} = V_{CLK} = V_{SEL1} = V_{SEL2} = 0 V$ 后，把V4从 $V_{DU} + 0.1 V$ 变更为 $V_{CU} + 1.0 V$ 后，OUT1端子输出变为检测状态为止的时间即为 t_{DET} 。此后，把V4从 $V_{CU} + 1.0 V$ 变更为 $V_{DL} + 0.1 V$ 后，OUT1端子输出变更为解除状态为止的时间即为 t_{REL} 。

并且，把V4从 $V_{DL} + 0.1 V$ 变更为 $V_{DL} - 1.0 V$ 后，OUT1端子输出或OUT2端子输出*1变更为检测状态为止的时间即为 t_{DET} 。此后，把V4从 $V_{DL} - 1.0 V$ 变更为 $V_{CU} - 0.1 V$ 后，OUT1端子输出或OUT2端子输出*1变更为解除状态为止的时间即为 t_{REL} 。

- *1. 检测信号类型共同时 : OUT1端子输出
- 检测信号类型分离时 : OUT2端子输出

■ 标准电路

请根据串联电池的节数，按下图所示连接。

1. 6节电池串联 (SEL1 = "L", SEL2 = "L")

1.1 CMOS输出

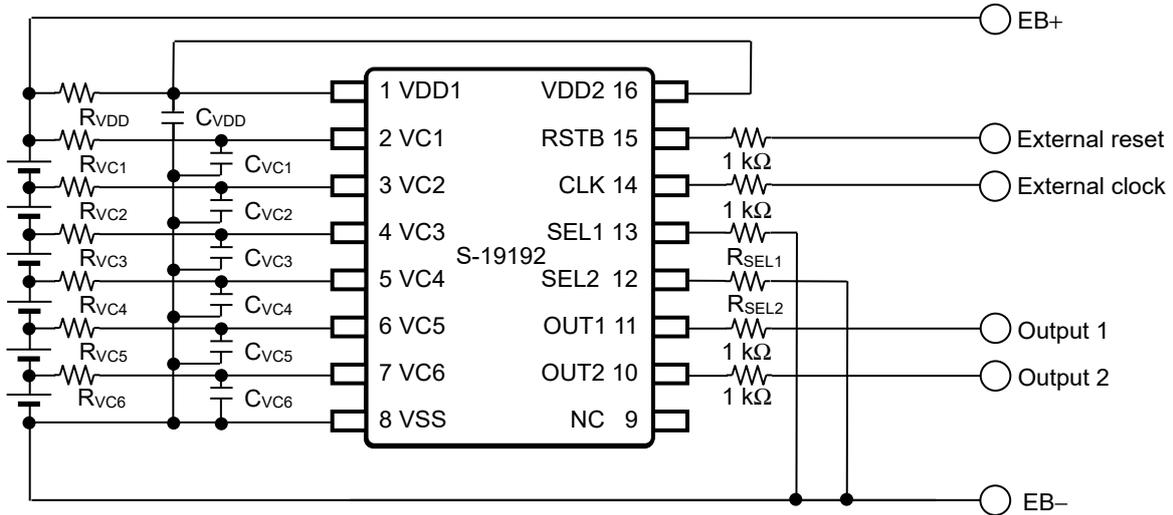


图5

1.2 N沟道开路漏极输出

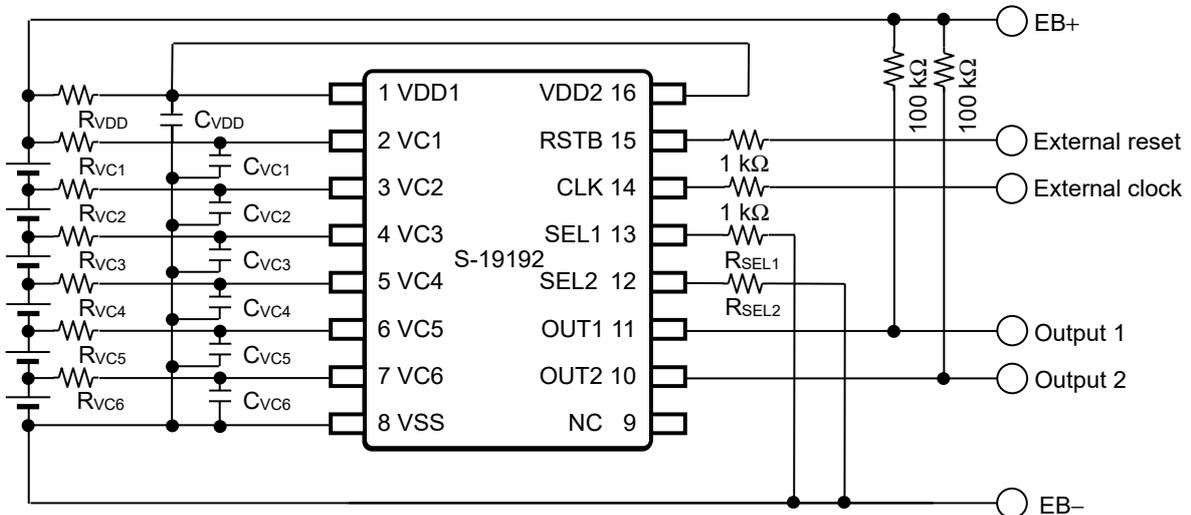


图6

2. 5节电池串联 (SEL1 = "L", SEL2 = "H")

2.1 CMOS输出

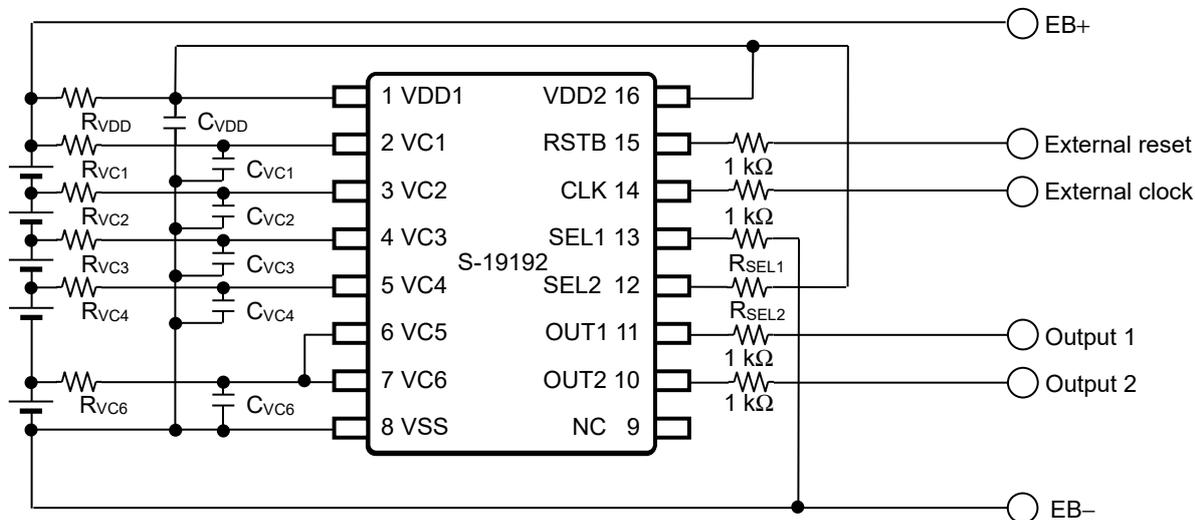


图7

2.2 N沟道开路漏极输出

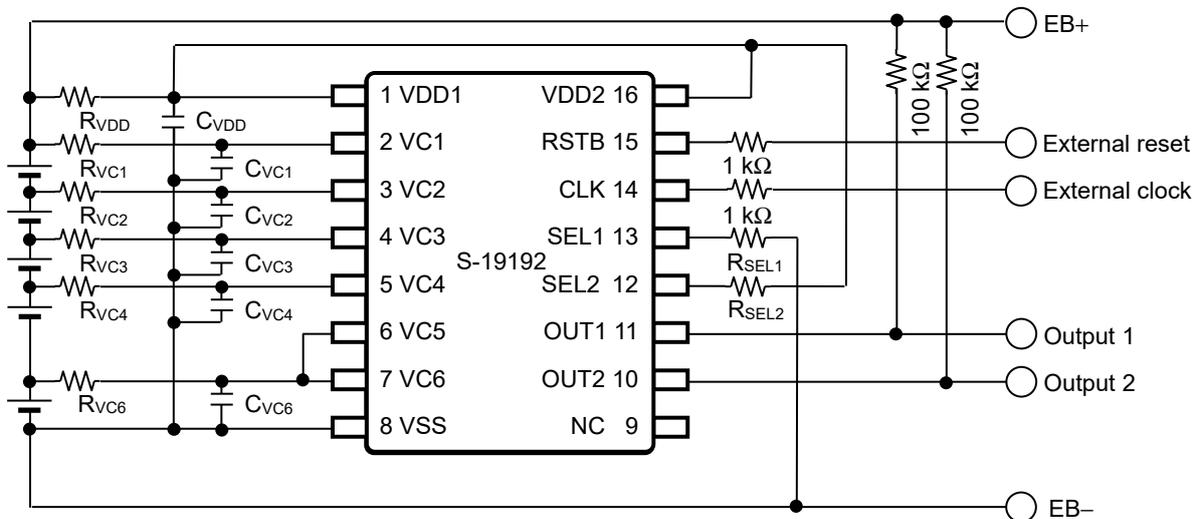


图8

3. 4节电池串联 (SEL1 = "H", SEL2 = "L")

3.1 CMOS输出

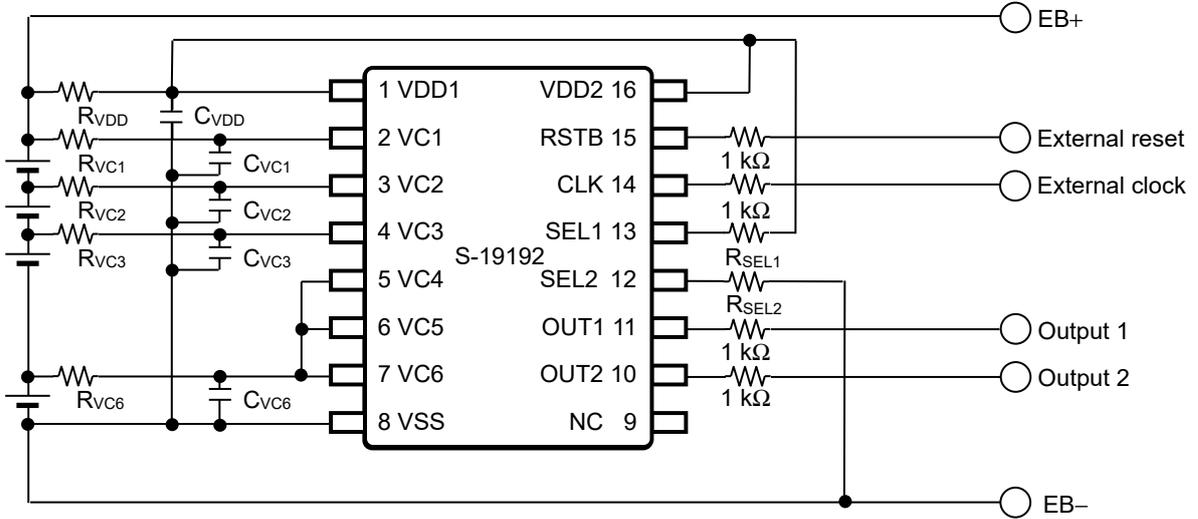


图9

3.2 N沟道开路漏极输出

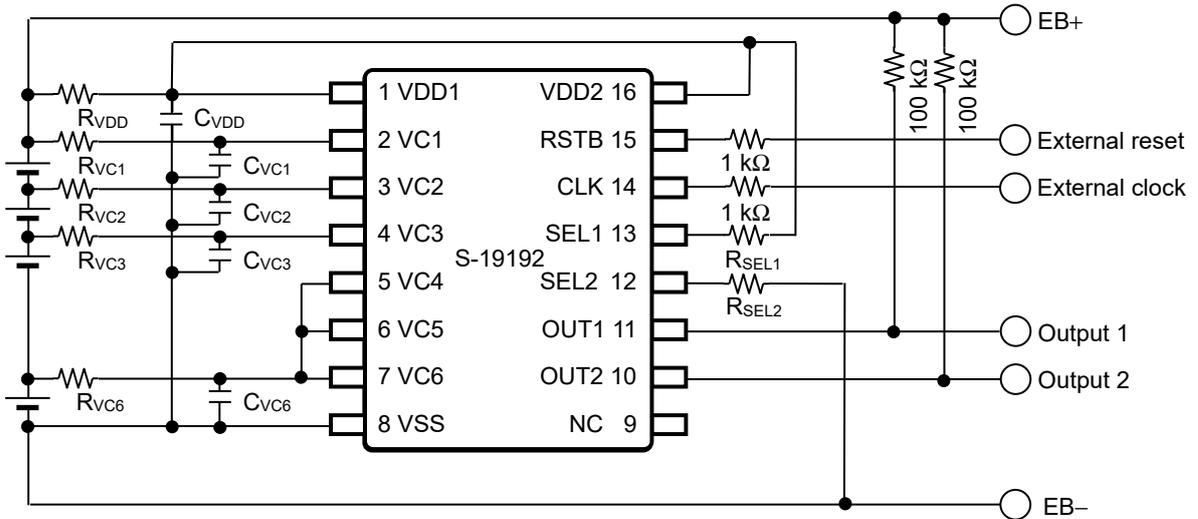


图10

4. 3节电池串联 (SEL1 = "H", SEL2 = "H")

4.1 CMOS输出

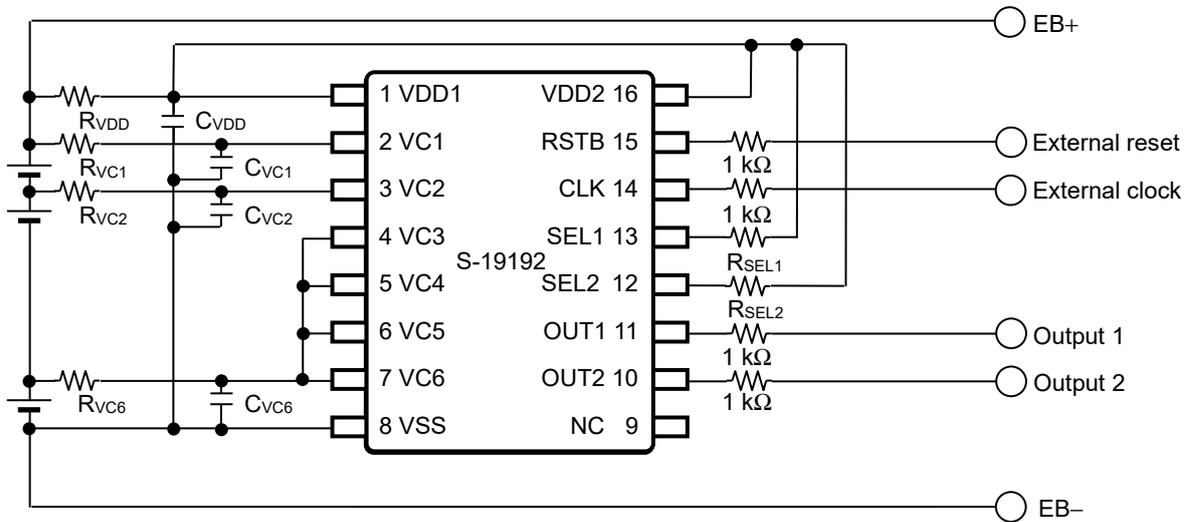


图11

4.2 N沟道开路漏极输出

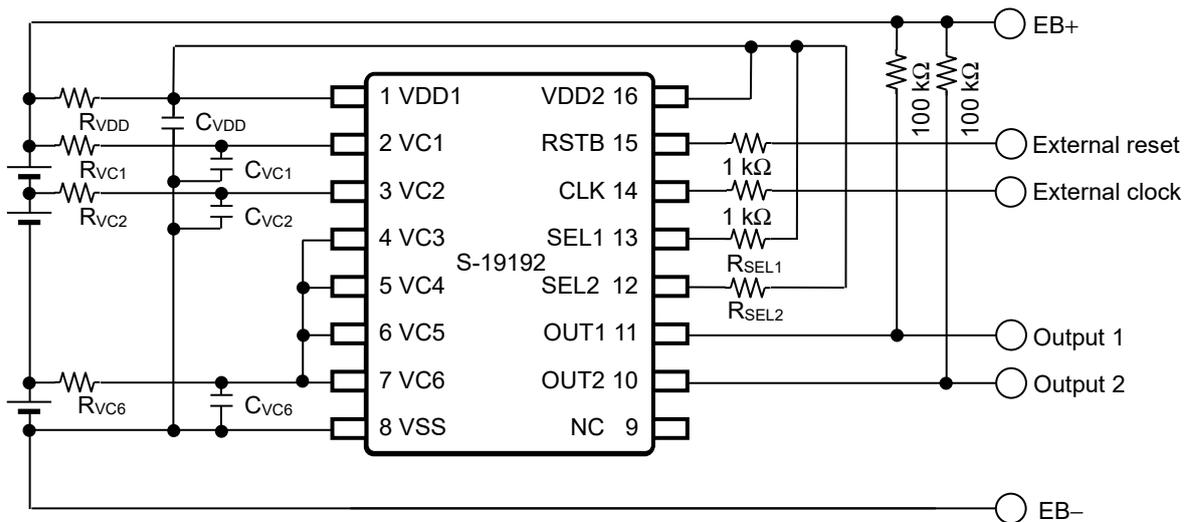


图12

表8 外接元器件参数

| 符号 | 最小值 | 典型值 | 最大值 | 单位 |
|---------------------------------------|-------|-------|-------|----|
| R _{VDD} | 0.5 | 1.0 | 1.0 | kΩ |
| R _{VCn} | 0.5 | 1.2 | 1.2 | kΩ |
| R _{SEL1} , R _{SEL2} | 0.5 | 1.0 | - | kΩ |
| C _{VDD} | 0.075 | 0.100 | 1.000 | μF |
| C _{VCn} | 0.075 | 0.100 | 1.000 | μF |

注意 1. 参数有可能不经预告而作更改。

2. 未确认连接示例以外的电路工作。连接示例和参数并不作为保证电路工作的依据。请在实际的应用电路上进行充分的实测后再设定参数。

备注 n = 1 ~ 6

■ 工作说明

1. 通常状态

所有电池电压都在过充电检测电压 n (V_{CUn}) 和过放电检测电压 n (V_{DLn}) 之间,并且RSTB端子输入电压 (V_{RSTB}) 和CLK端子输入电压 (V_{CLK}) 分别低于RSTB端子电压 "L" (V_{RSTBL}) 和CLK端子电压 "L" (V_{CLKL}) 时, OUT1端子和OUT2端子都会输出解除信号。这就称为通常状态。

备注 最初连接电池时, 如果OUT2端子输出为检测状态, 在对RSTB端子输入 "H" 后返回到 "L" 时, 会变为通常状态。

2. 过充电状态

任意一个电池电压高于 V_{CUn} , 并且此状态的维持时间超过检测延迟时间 (t_{DET}) 时, OUT1端子的输出就会反转, 成为检测状态 (参阅图14)。这就称为过充电状态。

所有电池电压都低于过充电解除电压 n (V_{CLn}), 并且此状态保持在解除延迟时间 (t_{REL}) 以上时, 就会解除过充电状态, 恢复为通常状态。

3. 过放电状态

任意一个电池电压低于 V_{DLn} , 并且此状态的维持时间超过检测延迟时间 (t_{DET}) 时, OUT1端子输出或OUT2端子输出*1就会反转, 成为检测状态 (参阅图15)。这就称为过放电状态。

所有电池电压都高于过放电解除电压 n (V_{DUn}), 并且此状态保持在解除延迟时间 (t_{REL}) 以上时, 就会解除过放电状态, 恢复为通常状态。

*1. 检测信号类型共同时 : OUT1端子输出

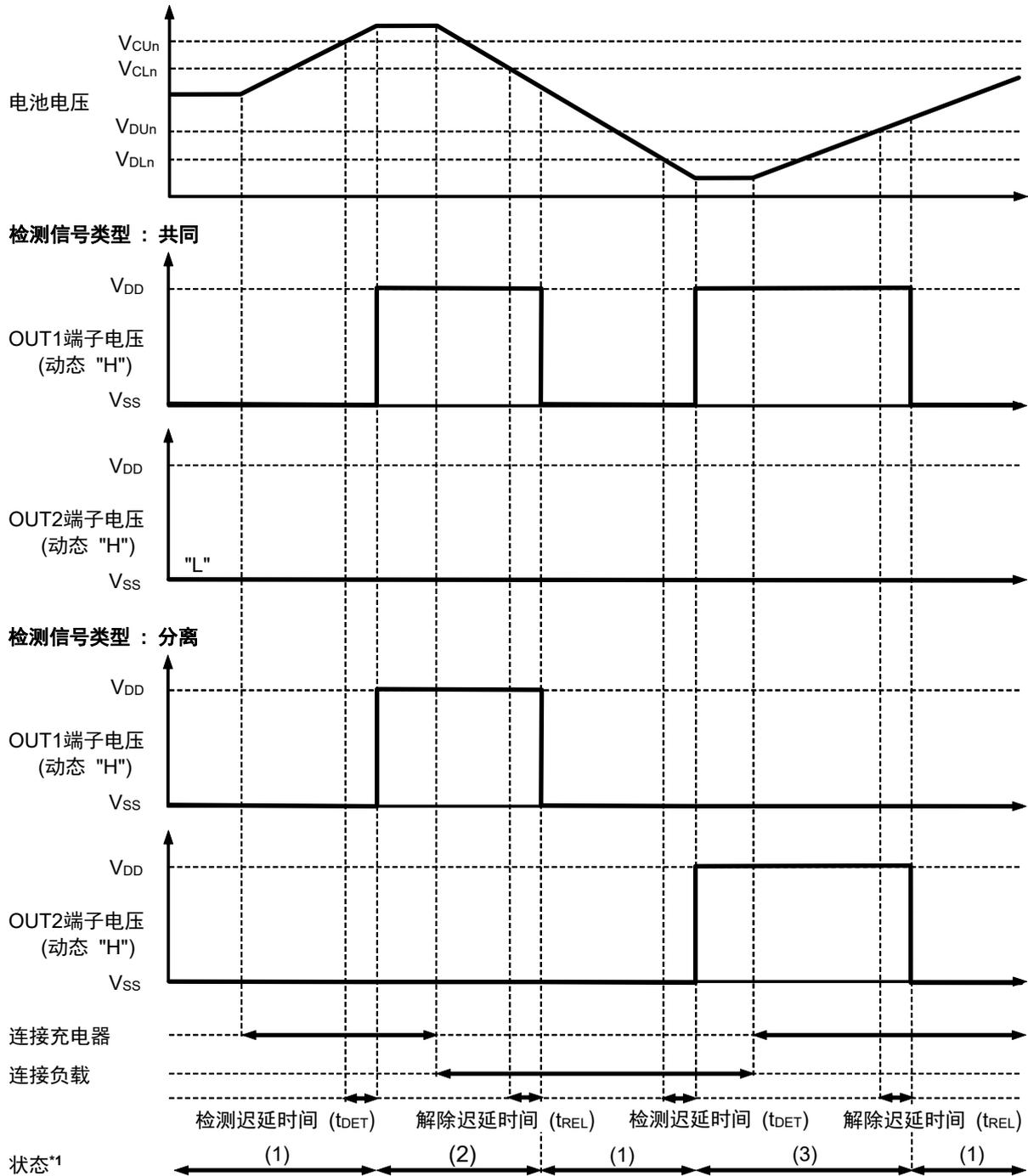
检测信号类型分离时 : OUT2端子输出

备注 1. 请在电源电压在6 V以上、各电池电压不低于1 V的范围内使用S-19192系列。

2. $n = 1 \sim 6$

■ 时序图

1. 过充电检测、过放电检测



*1. (1): 通常状态
(2): 过充电状态
(3): 过放电状态

图13

备注1. 有关OUT2端子的详情, 请参阅 "■ 工作说明"、"■ 自测试功能"。

2. $n = 1 \sim 6$
3. V_{DD} 是VDD1端子电压、VDD2端子电压。

2. 过充电检测延迟

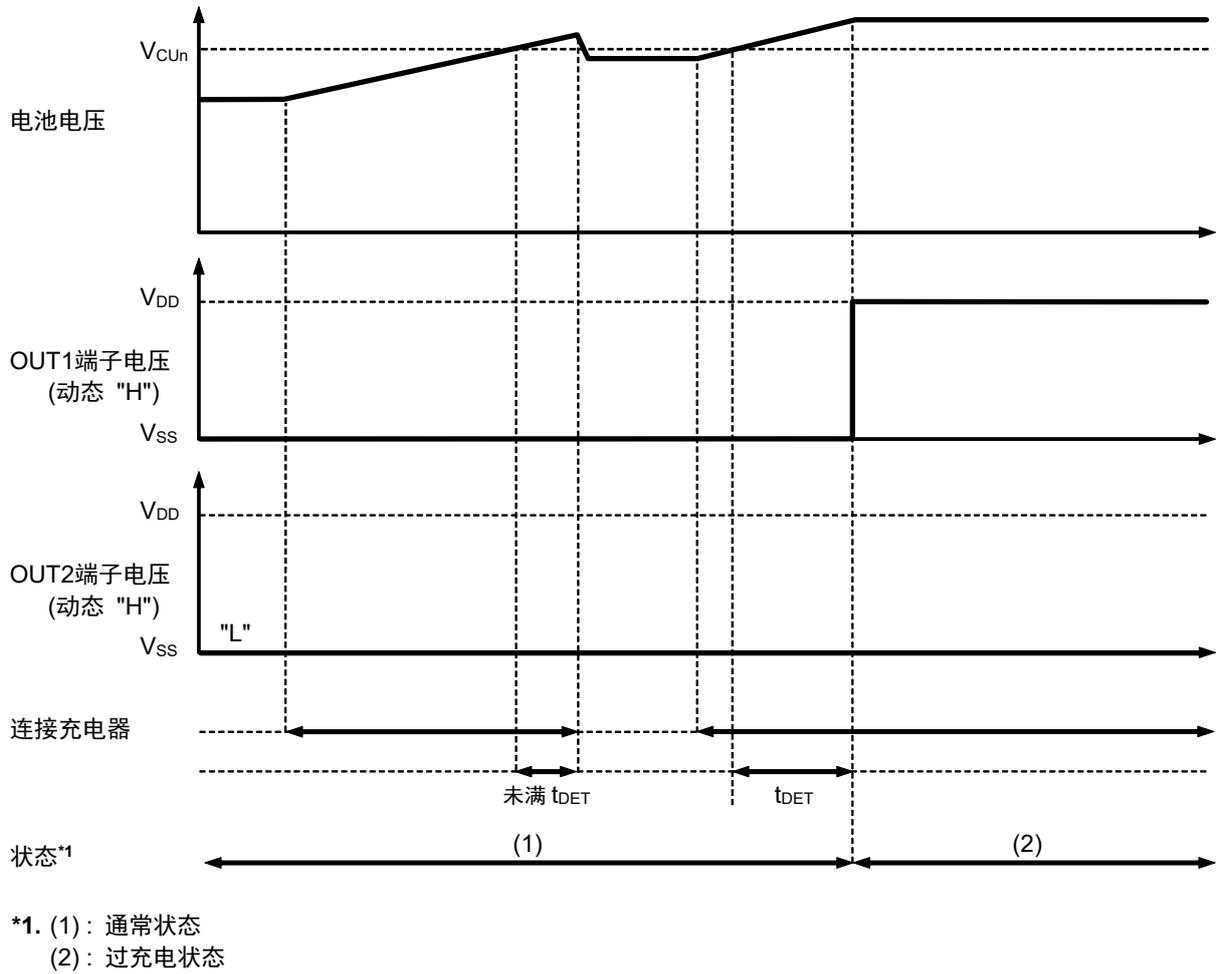


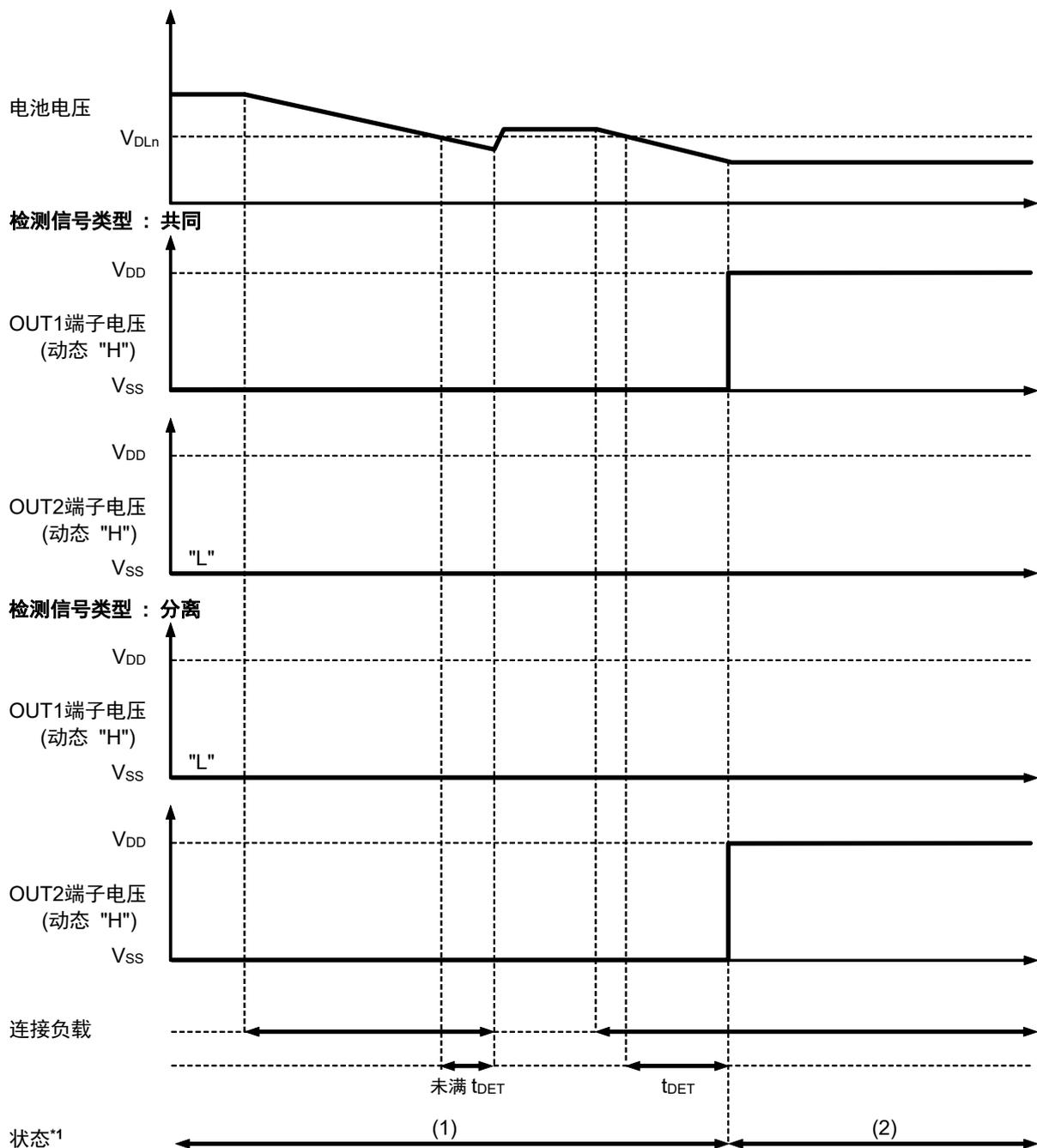
图14

备注 1. 有关OUT2端子的详情，请参阅 "■ 工作说明"、"■ 自测试功能"。

2. $n = 1 \sim 6$

3. V_{DD} 是VDD1端子电压、VDD2端子电压。

3. 过放电检测延迟



*1. (1): 通常状态
(2): 过放电状态

图15

备注 1. 有关OUT2端子的详情, 请参阅 "■ 工作说明"、"■ 自测试功能"。

2. $n = 1 \sim 6$
3. V_{DD} 是VDD1端子电压、VDD2端子电压。

■ 自测试功能

S-19192系列具备确认过充电检测工作和过放电检测工作的自测试功能。

基于自测试功能，内部分压电阻中流入电流，比较器输入电压发生变化，S-19192系列变成疑似过充电状态和过放电状态。通过监视OUT1端子输出信号和OUT2端子输出信号，就可确认S-19192系列是否正常地检测过充电和过放电。

- 备注**
1. 最初连接电池时，如果OUT2端子输出为检测状态，在对RSTB端子输入 "H" 后返回到 "L" 时，会变为通常状态。此后，要将S-19192系列初始化时，请对RSTB端子进行同样的输入。
 2. 在下述状态时，自测试不能正常地执行：
 - 过充电状态和过放电状态时
 - 电源电压在6 V以下时

1. 自测试输入信号

1.1 RSTB (复位信号) 输入

对RSTB端子输入 "H", 即开始自测试。如果输入"L", 则返回到通常的工作。

1.2 CLK (时钟信号) 输入

对RSTB端子输入 "H", 对CLK端子输入时钟信号, 即执行如下诊断:

- 第1个时钟 : 执行过充电比较器1 (OC1) 的诊断
- 第2个时钟 : 执行过放电比较器1 (OD1) 的诊断
- 第3 ~ 12个时钟 : 在输入到CLK端子的时钟信号的第2n - 1个时钟, 执行过充电比较器n (OCn) 的诊断 (参阅图19)
在输入到CLK端子的时钟信号的第2n个时钟, 执行过放电比较器n (ODn) 的诊断 (参阅图21)
- 第13个时钟 : 因为不执行任何诊断, 因此可以辨别正在进行第几个时钟的诊断。
- 第14、15个时钟 : 执行LV稳压器的低电压和高电压异常诊断 (参阅图16)

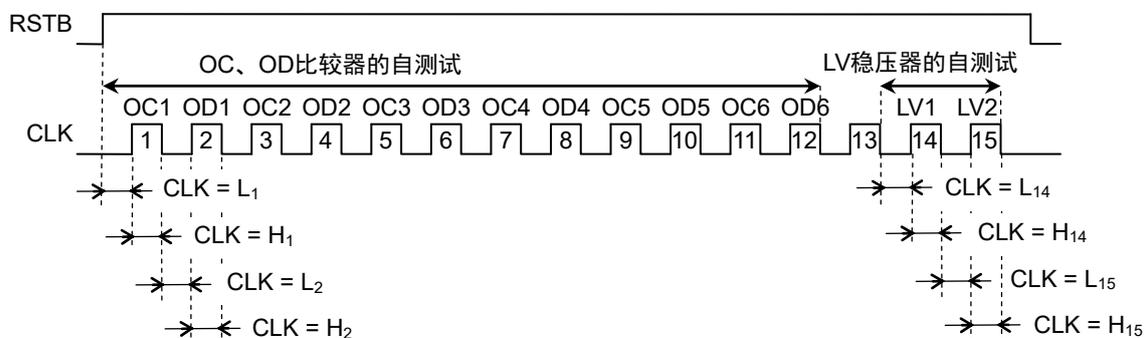


图16

备注 n = 1 ~ 6

1.3 自测试输入信号的时序图

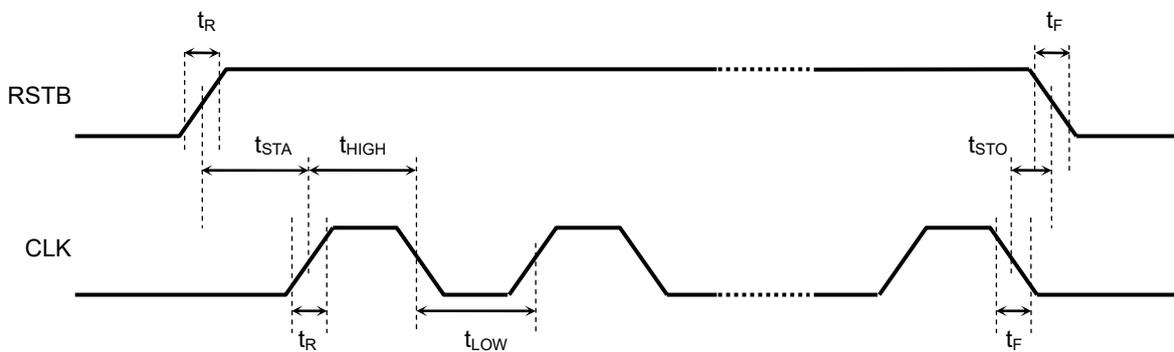


图17

备注 $f_{CLK} = 2.5 \text{ Hz}$ (最大值) (@ $t_{DET} = 128 \text{ ms}$) ($t_{CLK} = t_{HIGH} + t_{LOW}$)
 $t_{LOW}, t_{HIGH}, t_{STA}, t_{STO} = t_{DET} \times 1.5 \text{ ms}$ (最小值)
 $t_R, t_F = 300 \text{ ns}$ (最大值)

- f_{CLK} : CLK时钟频率
- t_{CLK} : CLK时钟周期
- t_{HIGH} : CLK时钟 "H" 时间
- t_{LOW} : CLK时钟 "L" 时间
- t_{STA} : CLK振荡开始时间 (从复位信号的上升边缘到开始自测试的时间)
- t_{STO} : CLK振荡停止时间 (从自测试结束到复位信号的下降边缘的时间)
- t_{DET} : 检测延迟时间
- t_R : RSTB, CLK上升时间
- t_F : RSTB, CLK下降时间

2. 自测试的内部工作

2.1 过充电检测的自测试

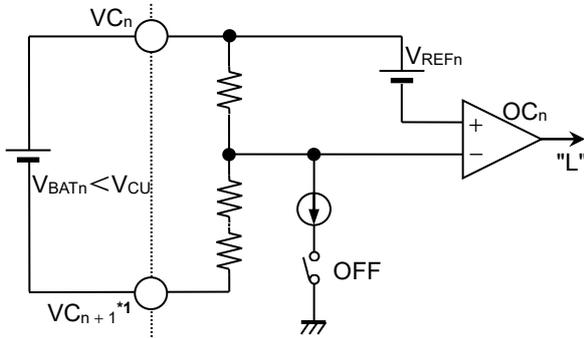


图18 自测试不工作时 (RSTB = "L", CLK = "L")

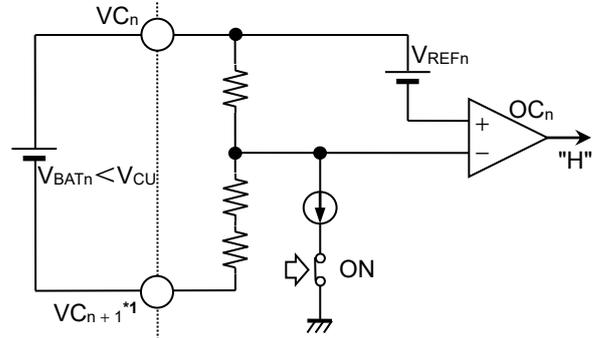


图19 自测试工作时 (RSTB = "H", CLK = "H_{2n-1}")

2.2 过放电检测的自测试

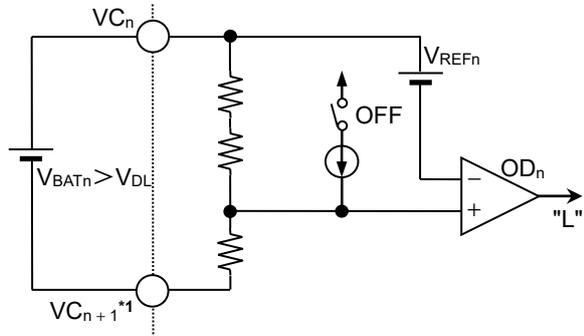


图20 自测试不工作时 (RSTB = "L", CLK = "L")

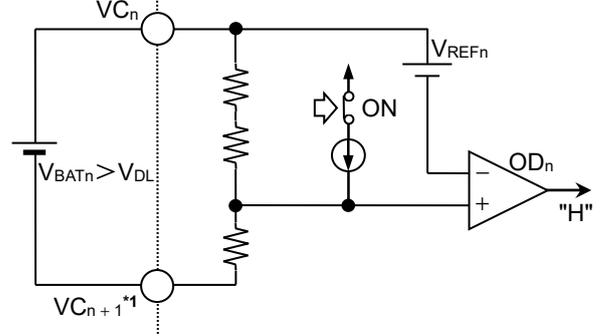


图21 自测试工作时 (RSTB = "H", CLK = "H_{2n}")

*1. 当n为6时，此端子为VSS端子。

备注 n = 1 ~ 6

3. 自测试输出信号

自测试时OUT1端子、OUT2端子输出如表9所示。

3.1 无故障

3.1.1 过充电检测诊断结果

在输入到CLK端子的时钟信号的第 $2n - 1$ 个时钟时，执行过充电检测诊断，时钟信号为 "H" 时，检测信号类型不管为共同还是分离，OUT1端子和OUT2端子输出均为过充电检测状态 (参阅图14)。

3.1.2 过放电检测诊断结果

在输入到CLK端子的时钟信号的第 $2n$ 个时钟时，执行过放电检测诊断，时钟信号为 "H" 时，OUT1端子、OUT2端子输出*1为过放电检测状态 (参阅图16)。

- *1. 检测信号类型共同时：自测试时，OUT1端子和OUT2端子输出
检测信号类型分离时：自测试时，仅OUT2端子输出

3.1.3 LV稳压器诊断结果

在输入到CLK端子的时钟信号的第14、15个时钟时，执行LV稳压器高电压、低电压异常诊断，时钟信号为 "H" 时，OUT2端子输出为LV稳压器检测状态。

3.2 故障时

3.2.1 有锁存自测试结果输出信号

自测试结果为检测到故障后，OUT2端子输出维持检测状态。

3.2.2 无锁存自测试结果输出信号

检测到故障后，OUT2端子输出结束检测状态 (参阅图24、图26)。

备注 $n = 1 \sim 6$

表9 自测试时OUT1端子、OUT2端子输出

| 检测信号类型 | 故障 | 输出组合 | |
|--------|----|------------------------|-------------------------------------|
| | | OUT1端子 | OUT2端子 |
| 共同 | 无 | 过充电检测诊断结果 过放电检测诊断结果 | 过充电检测诊断结果 过放电检测诊断结果 LV稳压器诊断结果 |
| | 有 | 过充电检测诊断结果 过放电检测诊断结果 | 自测试结果*1 |
| 分离 | 无 | 过充电检测诊断结果 | 过充电检测诊断结果 过放电检测诊断结果 LV稳压器诊断结果 |
| | 有 | 过充电检测诊断结果 | 自测试结果*1 |

*1. 详情请参阅 "5. 自测试功能的工作例"。

4. 加快自测试时延迟时间

选择有加快自测试时延迟时间时，可缩短自测试时延迟时间。此时，各种延迟时间如下所示。

- 过充电检测延迟时间 (t_{DETDC})：约1/64
- 过放电检测延迟时间 (t_{DETDD})：约1/64
- 过充电解除延迟时间 (t_{RELDC})： t_{REL}
- 过放电解除延迟时间 (t_{RELDD})：固定为4 ms

5. 自测试功能的工作例

5.1 6节电池串联、检测信号类型：共同

5.1.1 无故障

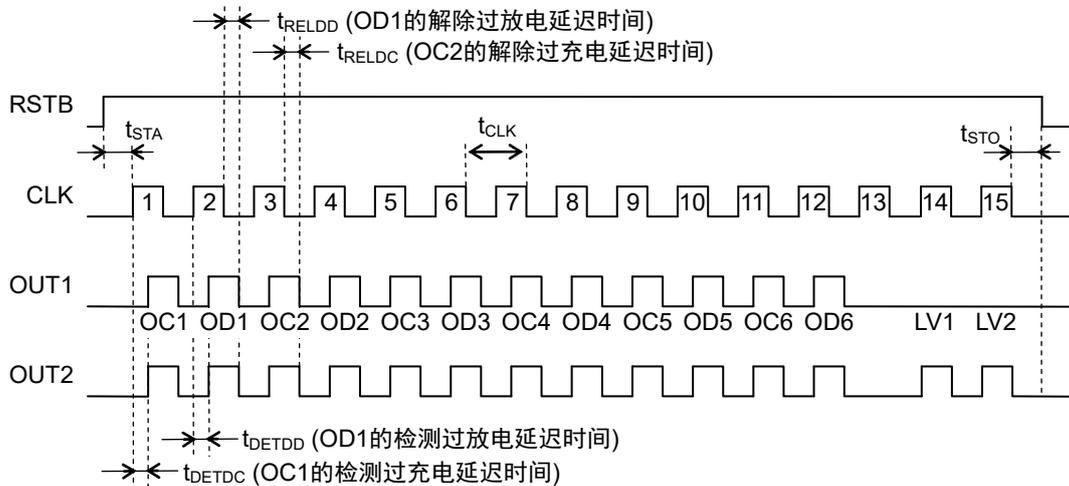


图22

5.1.2 故障时：检测过充电异常 (OC3)

(1) 有锁存自测试结果输出信号

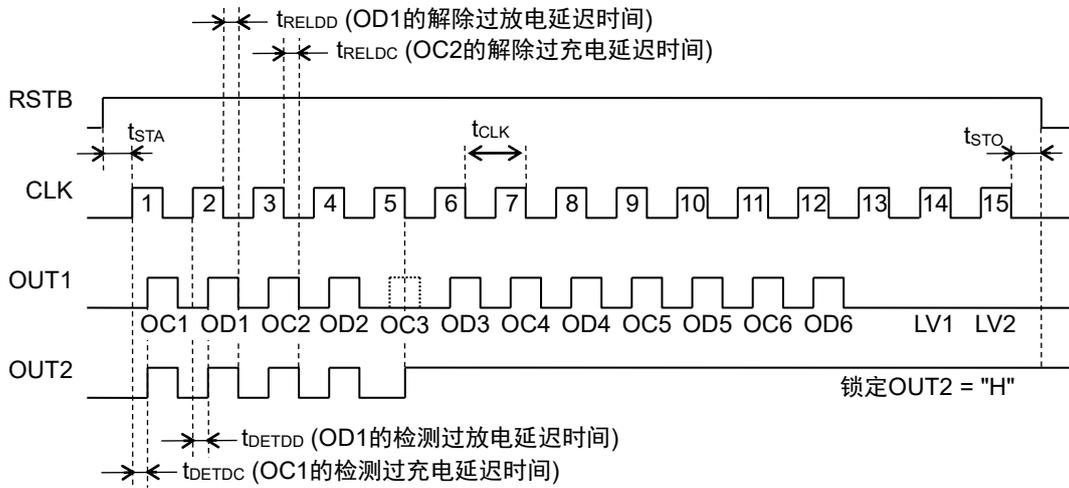


图23

(2) 无锁存自测试结果输出信号

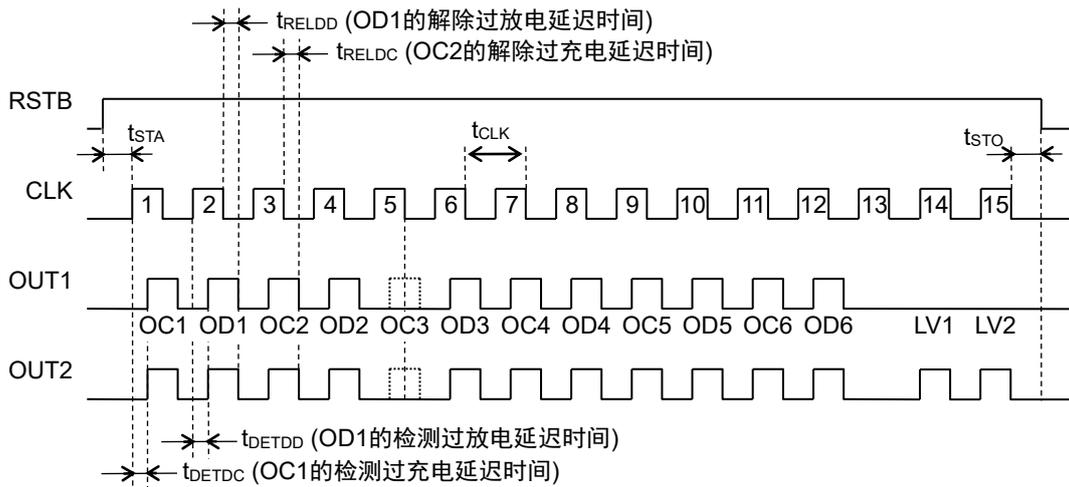


图24

5.1.3 故障时：LV稳压器异常

(1) 有锁存自测试结果输出信号

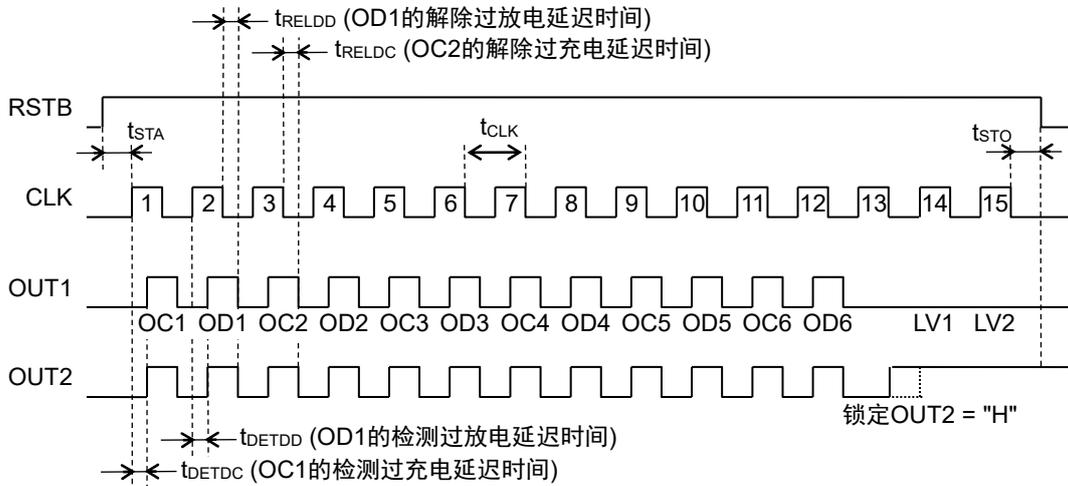


图25

(2) 无锁存自测试结果输出信号

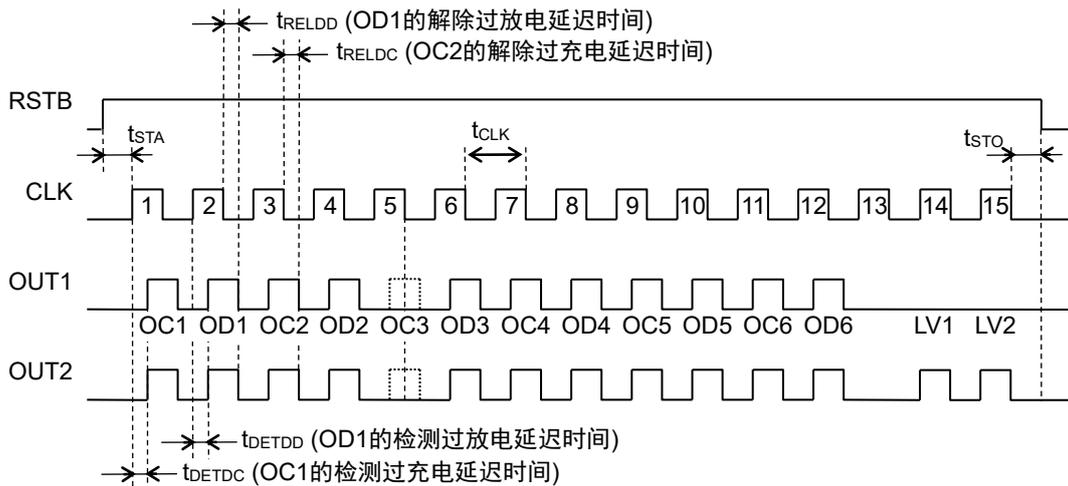


图26

5.2 3节电池串联、检测信号类型：共同

5.2.1 无故障

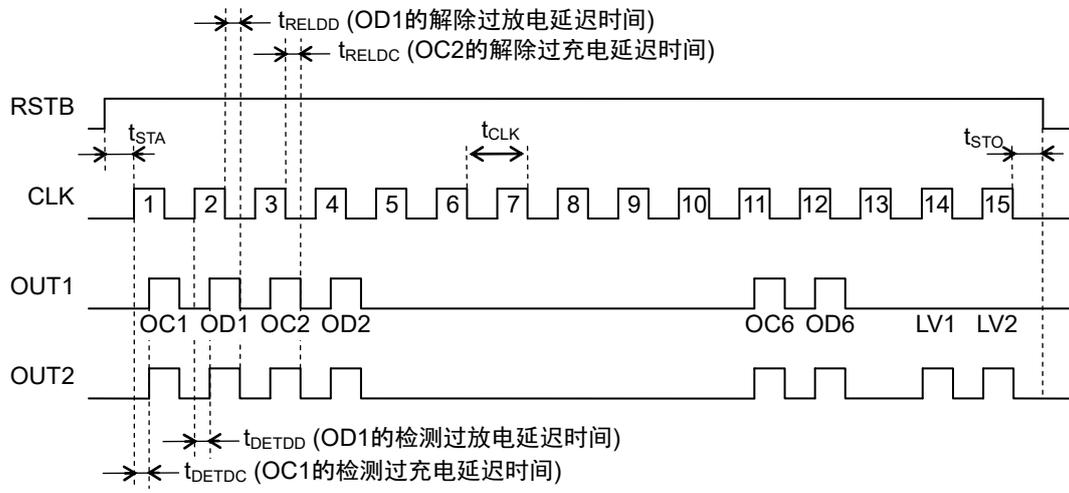


图27

5.2.2 故障时：检测过放电异常 (OD2)

(1) 有锁存自测试结果输出信号

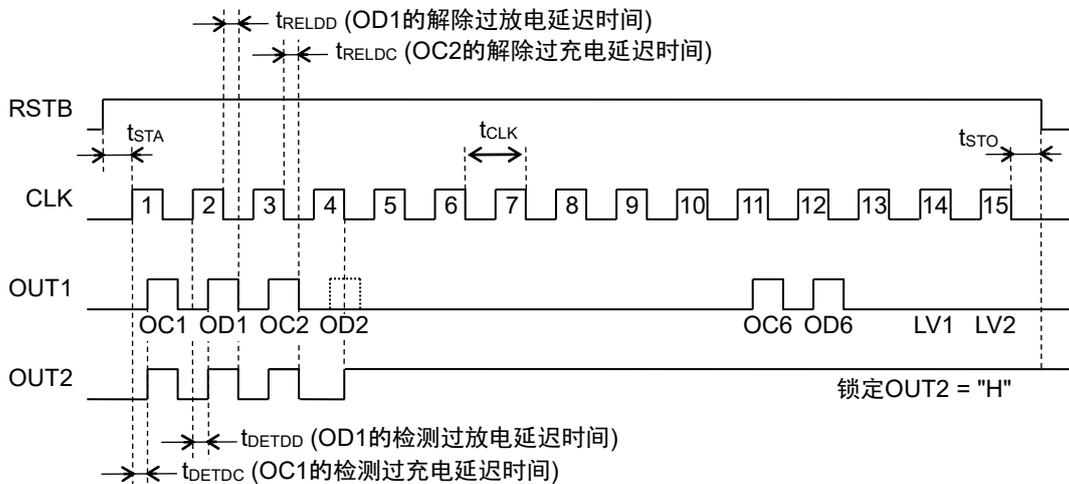


图28

(2) 无锁存自测试结果输出信号

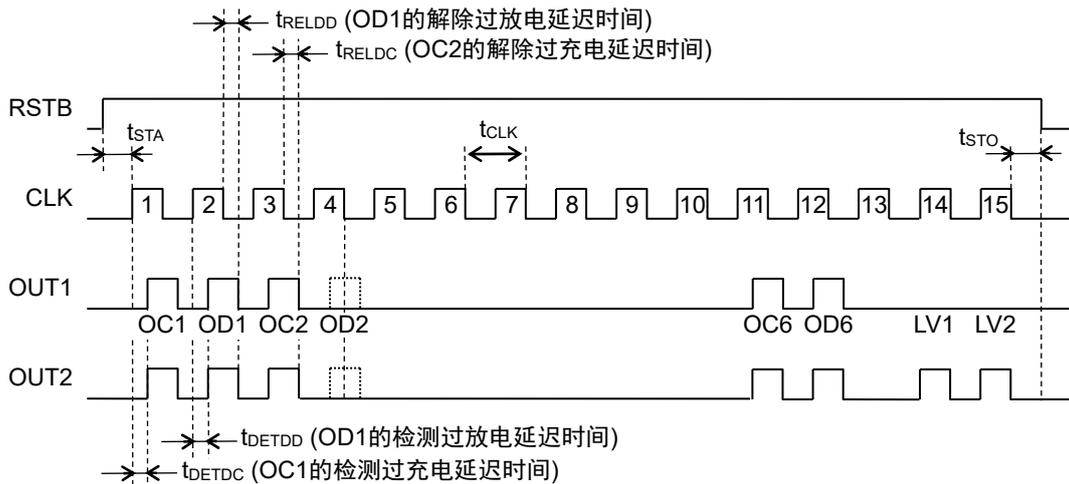


图29

5.3 6节电池串联、检测信号类型：共同 (中断自测试)

5.3.1 无故障

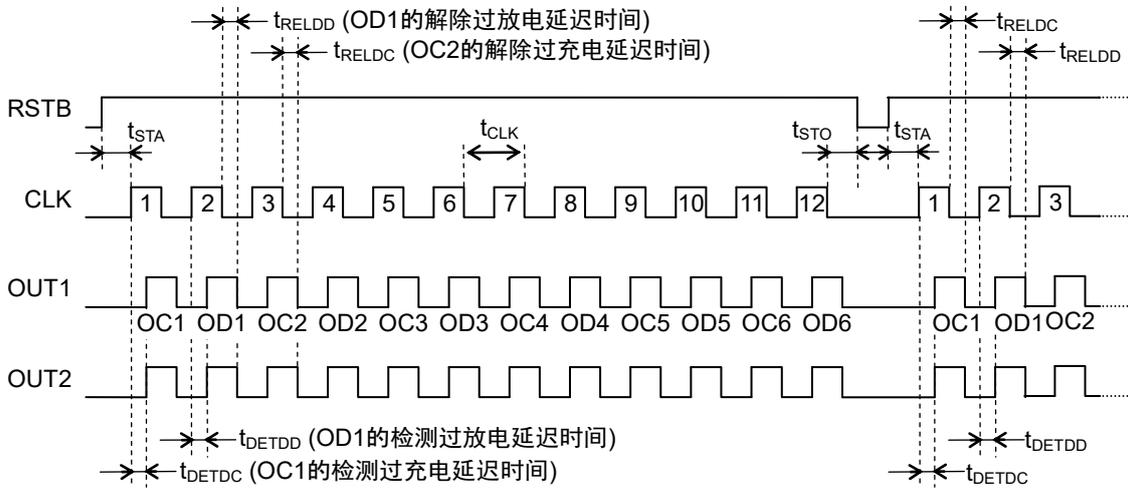


图30

5.3.2 故障时：检测过充电异常 (OC3)

(1) 有锁存自测试结果输出信号

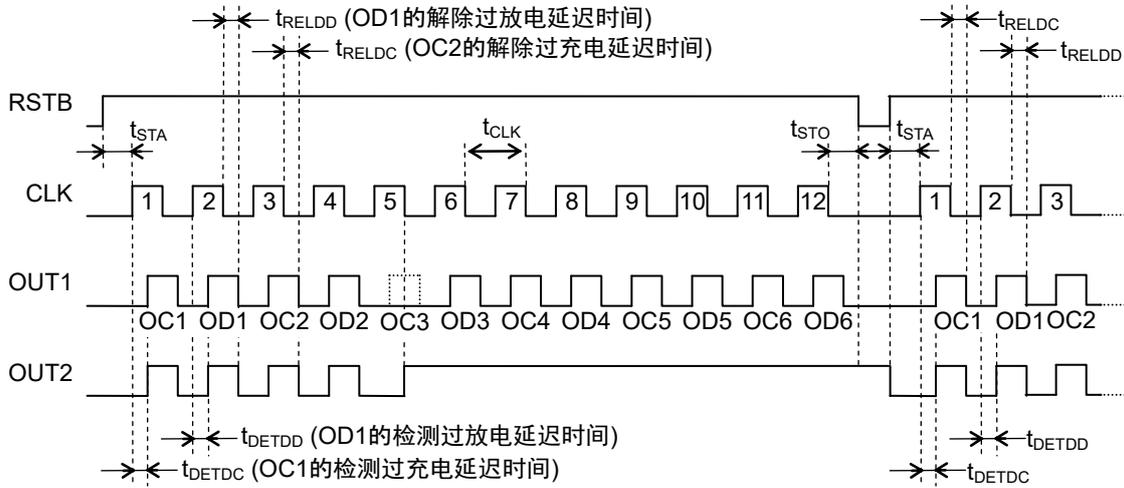


图31

(2) 无锁存自测试结果输出信号

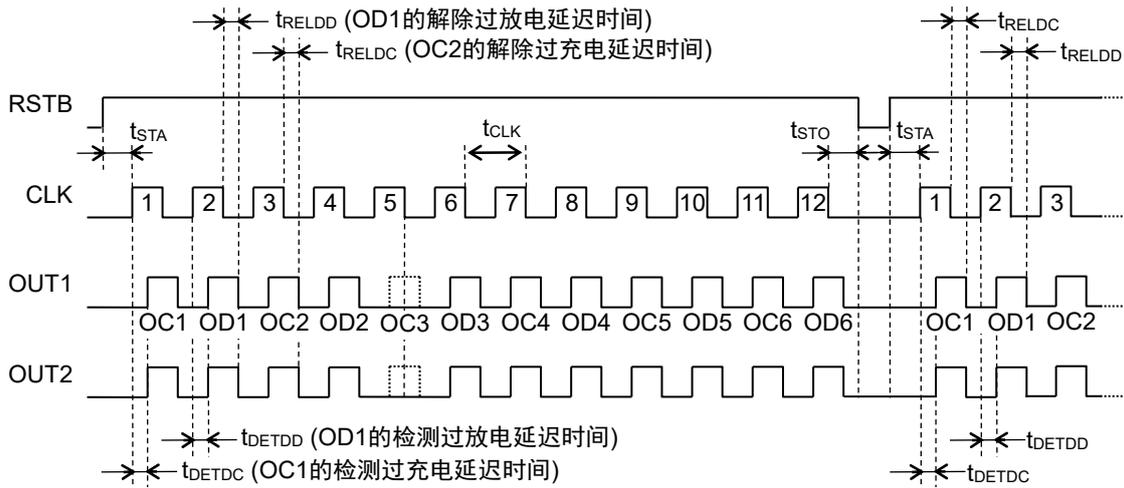


图32

5.4 6节电池串联、检测信号类型：分离

5.4.1 无故障

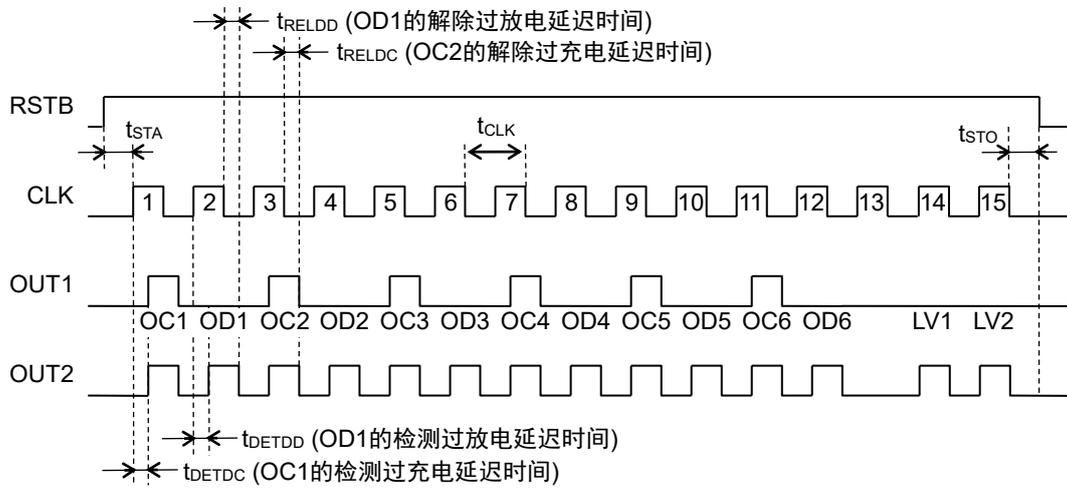


图33

5.4.2 故障时：检测过放电异常 (OD3)

(1) 有锁存自测试结果输出信号

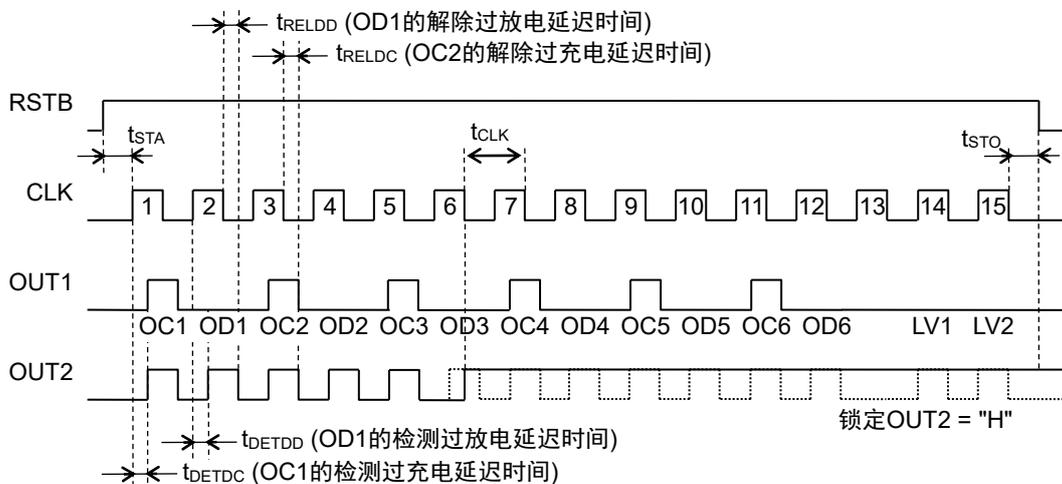


图34

(2) 无锁存自测试结果输出信号

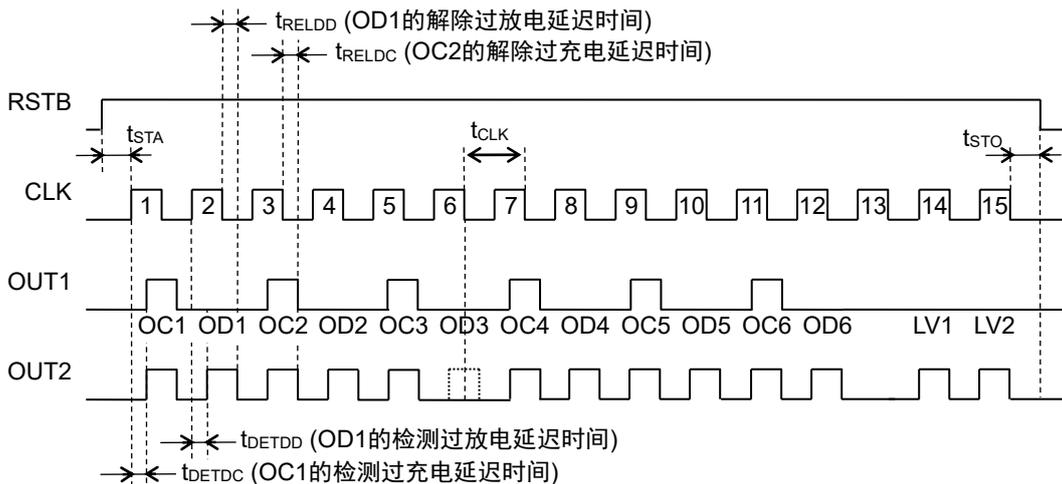


图35

5.4.3 故障时：LV稳压器异常

(1) 有锁存自测试结果输出信号

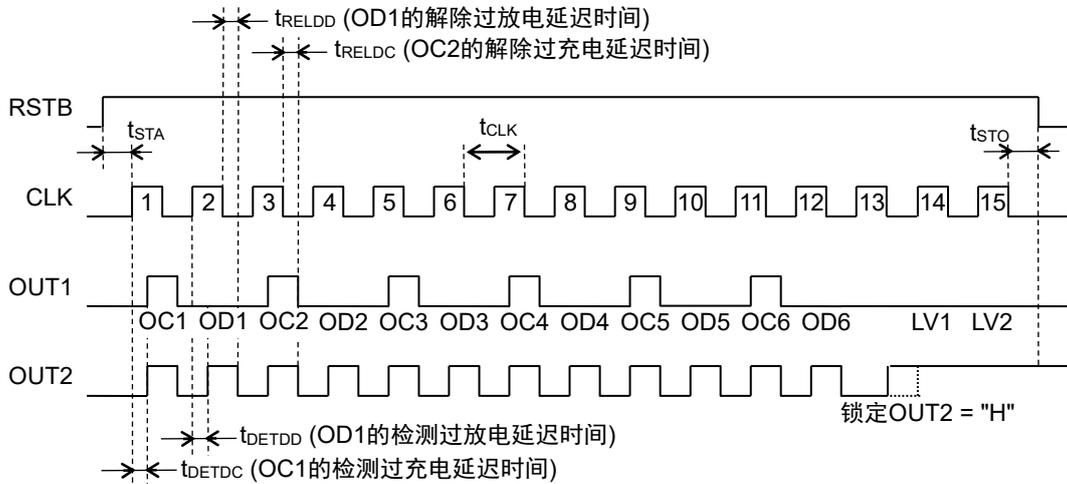


图36

(2) 无锁存自测试结果输出信号

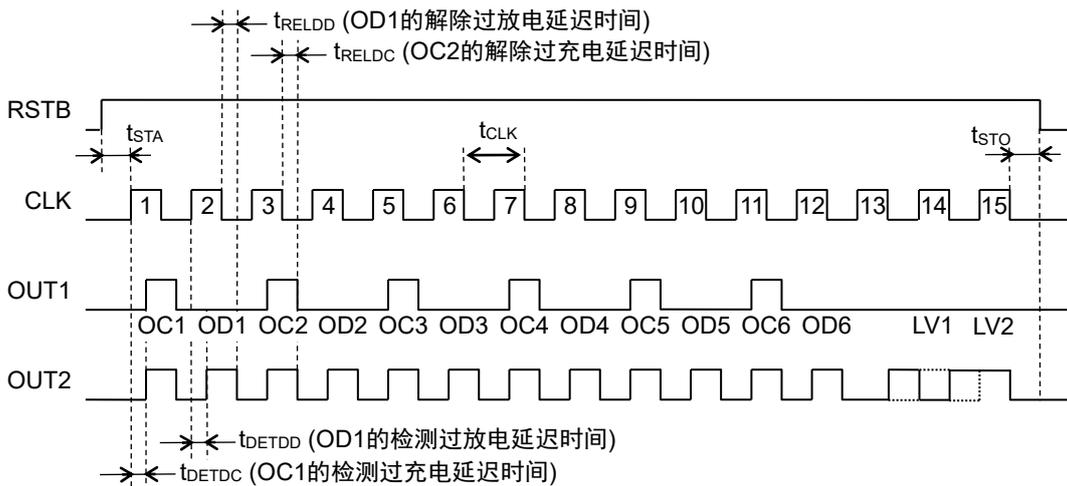


图37

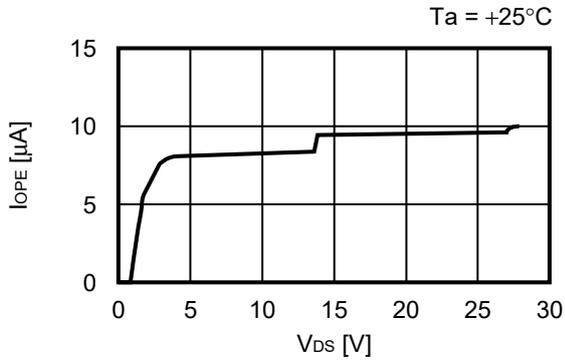
■ 注意事项

- 请注意输入输出电压、负载电流的使用条件，使IC内的功耗不超过容许功耗。
- 电池的连接顺序并无特殊要求，连接电池后，OUT2端子输出有可能为检测状态。此时，在对RSTB端子输入 "H" 后返回到 "L" 时，会变为通常状态。
- 本IC虽内置防静电保护电路，但请不要对IC施加超过保护电路性能的过大静电。
- 使用本公司的IC生产产品时，如因其产品中对该IC的使用方法或产品的规格，或因进口国等原因，包含本IC产品在内的制品发生专利纠纷时，本公司概不承担相应责任。

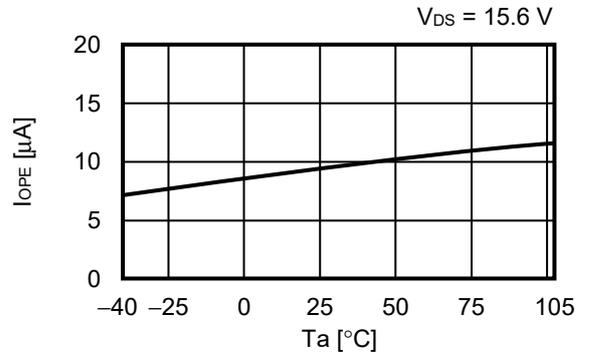
■ 各种特性数据 (典型数据)

1. 消耗电流

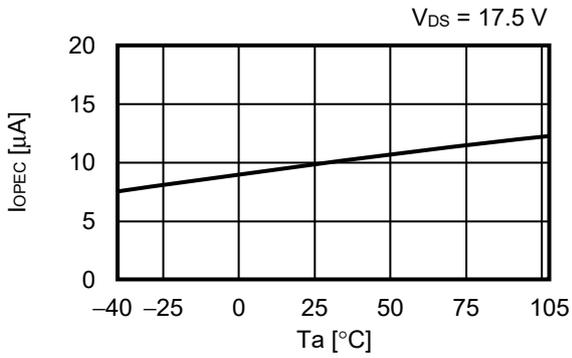
1.1 $I_{OPE} - V_{DS}$



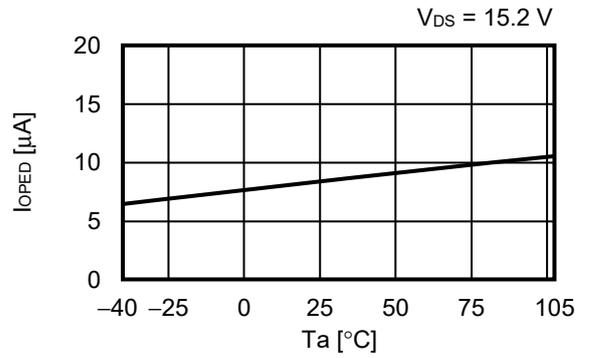
1.2 $I_{OPE} - T_a$



1.3 $I_{OPEC} - T_a$

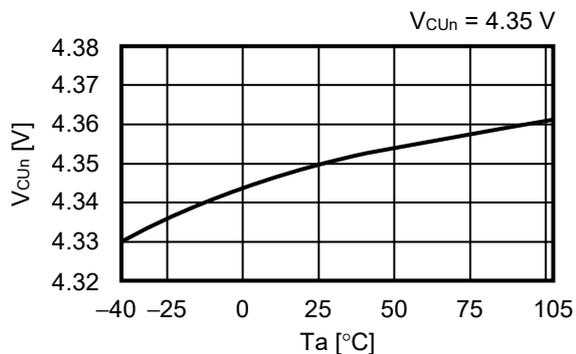


1.4 $I_{OPED} - T_a$

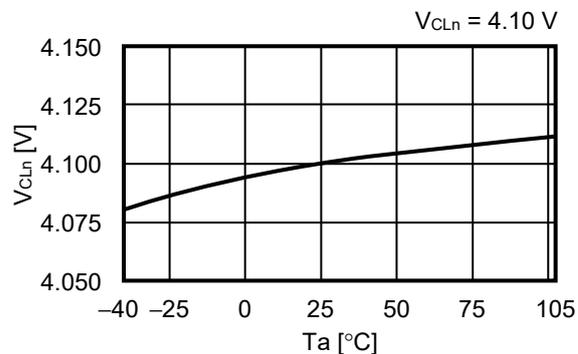


2. 检测电压、解除电压

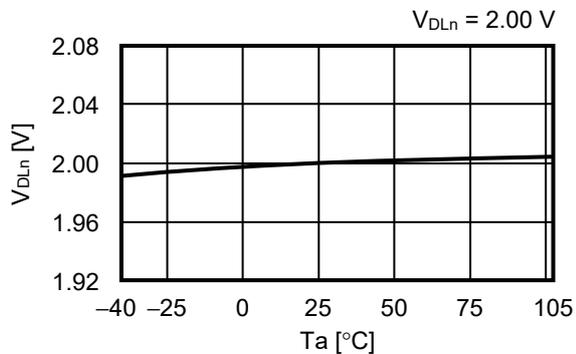
2.1 $V_{CU_n} - T_a$



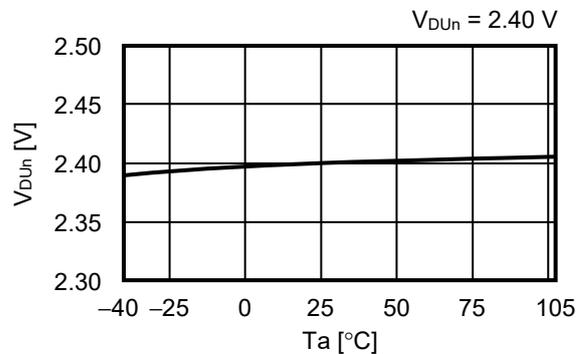
2.2 $V_{CL_n} - T_a$



2.3 $V_{DL_n} - T_a$

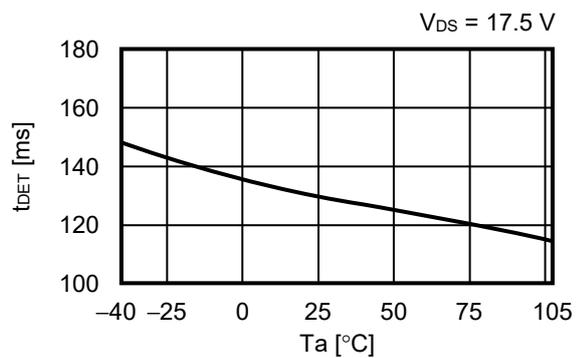


2.4 $V_{DU_n} - T_a$

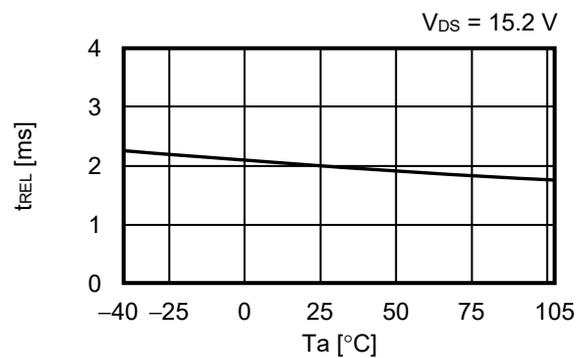


3. 延迟时间

3.1 $t_{DET} - T_a$



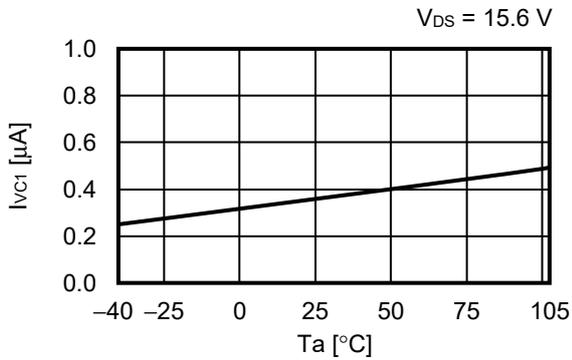
3.2 $t_{REL} - T_a$



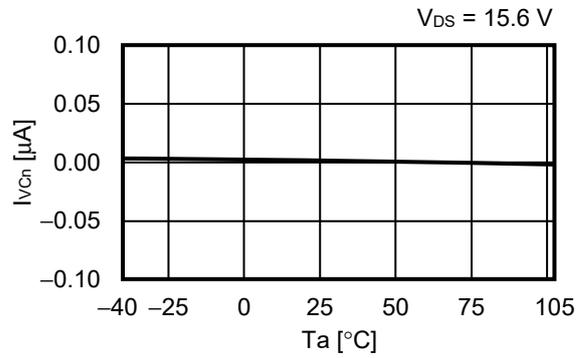
备注 n = 1 ~ 6

4. 输入电流

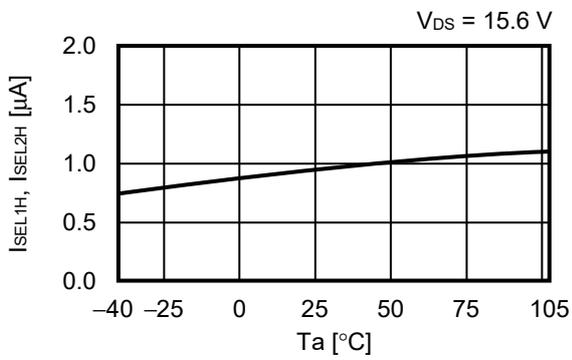
4.1 $I_{VC1} - T_a$



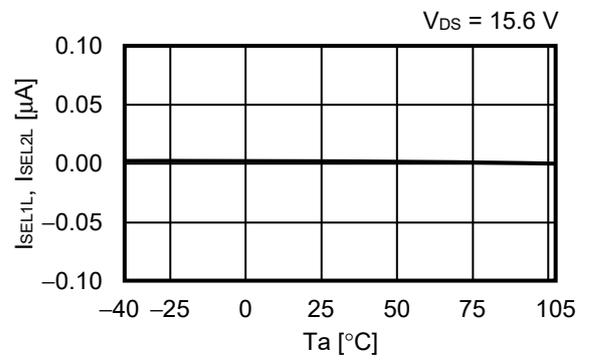
4.2 $I_{VCn} - T_a$



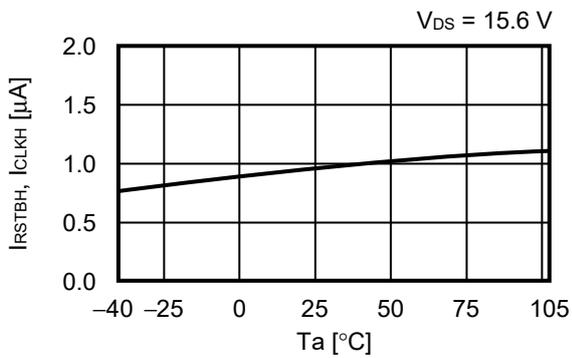
4.3 $I_{SEL1H}, I_{SEL2H} - T_a$



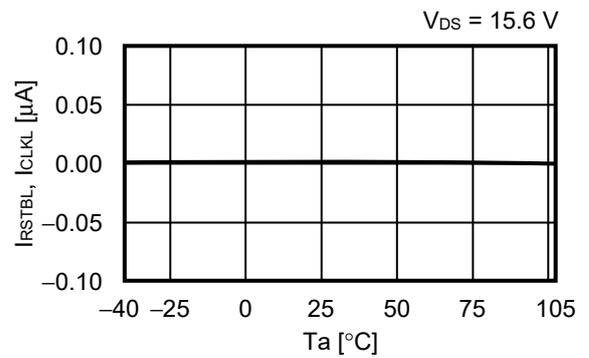
4.4 $I_{SEL1L}, I_{SEL2L} - T_a$



4.5 $I_{RSTBH}, I_{CLKH} - T_a$



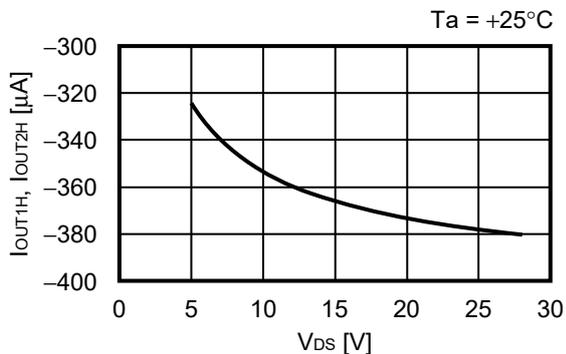
4.6 $I_{RSTBL}, I_{CLKL} - T_a$



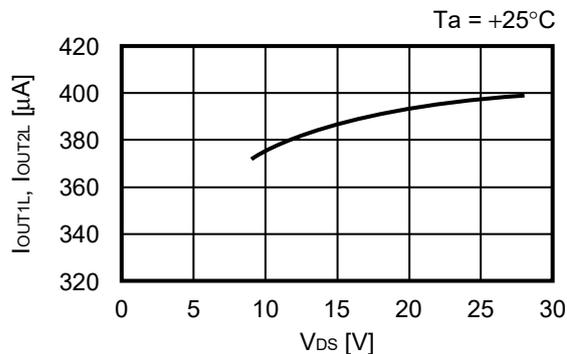
备注 $n = 2 \sim 6$

5. 输出电流

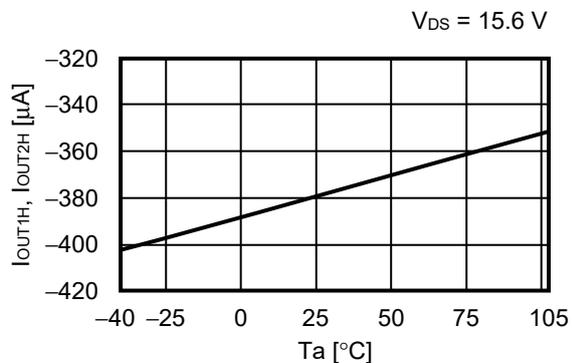
5.1 $I_{OUT1H}, I_{OUT2H} - V_{DS}$



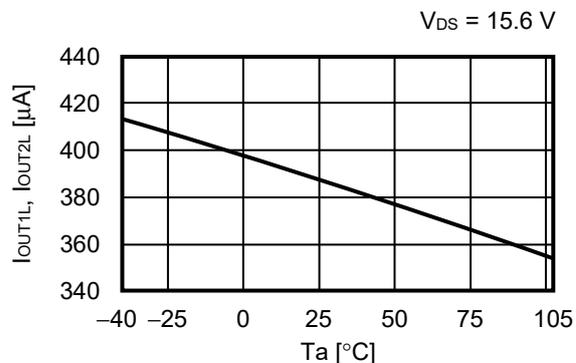
5.2 $I_{OUT1L}, I_{OUT2L} - V_{DS}$



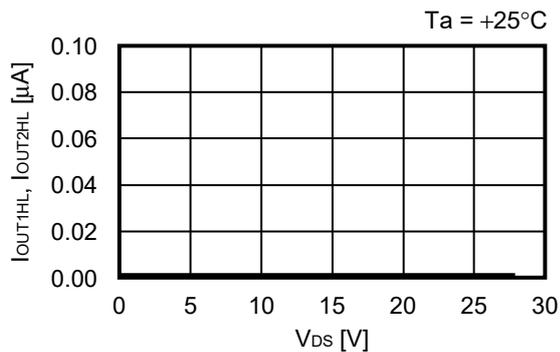
5.3 $I_{OUT1H}, I_{OUT2H} - T_a$



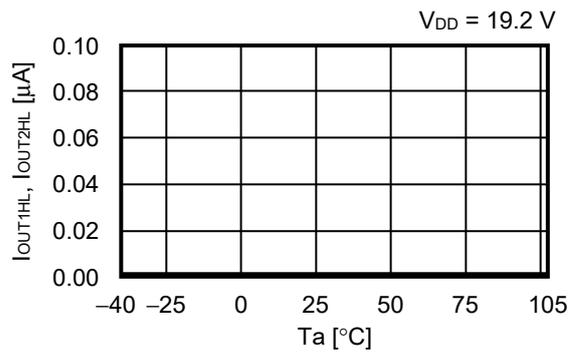
5.4 $I_{OUT1L}, I_{OUT2L} - T_a$



5.5 $I_{OUT1HL}, I_{OUT2HL} - V_{DS}$

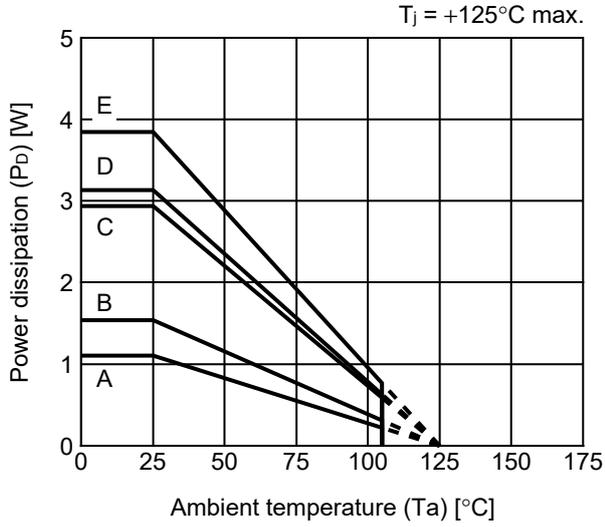


5.6 $I_{OUT1HL}, I_{OUT2HL} - T_a$



■ Power Dissipation

HTSSOP-16

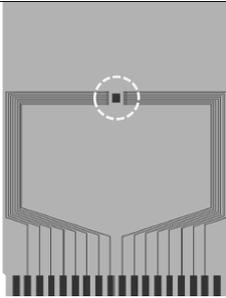


| Board | Power Dissipation (P_D) |
|-------|-----------------------------|
| A | 1.10 W |
| B | 1.54 W |
| C | 2.94 W |
| D | 3.13 W |
| E | 3.85 W |

HTSSOP-16 Test Board

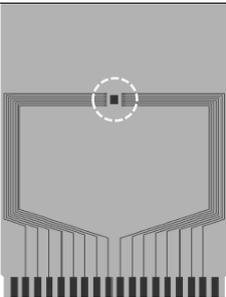
 IC Mount Area

(1) Board A



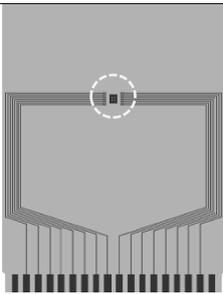
| Item | Specification | |
|-----------------------------|---------------------|---|
| Size [mm] | 114.3 x 76.2 x t1.6 | |
| Material | FR-4 | |
| Number of copper foil layer | 2 | |
| Copper foil layer [mm] | 1 | Land pattern and wiring for testing: t0.070 |
| | 2 | - |
| | 3 | - |
| | 4 | 74.2 x 74.2 x t0.070 |
| Thermal via | - | |

(2) Board B



| Item | Specification | |
|-----------------------------|---------------------|---|
| Size [mm] | 114.3 x 76.2 x t1.6 | |
| Material | FR-4 | |
| Number of copper foil layer | 4 | |
| Copper foil layer [mm] | 1 | Land pattern and wiring for testing: t0.070 |
| | 2 | 74.2 x 74.2 x t0.035 |
| | 3 | 74.2 x 74.2 x t0.035 |
| | 4 | 74.2 x 74.2 x t0.070 |
| Thermal via | - | |

(3) Board C



| Item | Specification | |
|-----------------------------|-------------------------------|---|
| Size [mm] | 114.3 x 76.2 x t1.6 | |
| Material | FR-4 | |
| Number of copper foil layer | 4 | |
| Copper foil layer [mm] | 1 | Land pattern and wiring for testing: t0.070 |
| | 2 | 74.2 x 74.2 x t0.035 |
| | 3 | 74.2 x 74.2 x t0.035 |
| | 4 | 74.2 x 74.2 x t0.070 |
| Thermal via | Number: 4 Diameter: 0.3 mm | |



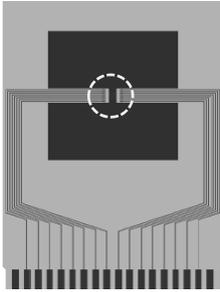
enlarged view

No. HTSSOP16-A-Board-SD-1.0

HTSSOP-16 Test Board

 IC Mount Area

(4) Board D

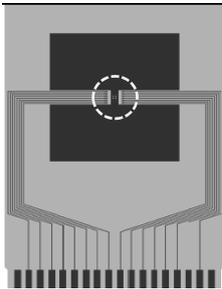


| Item | Specification | |
|-----------------------------|---------------------|--|
| Size [mm] | 114.3 x 76.2 x t1.6 | |
| Material | FR-4 | |
| Number of copper foil layer | 4 | |
| Copper foil layer [mm] | 1 | Pattern for heat radiation: 2000mm ² t0.070 |
| | 2 | 74.2 x 74.2 x t0.035 |
| | 3 | 74.2 x 74.2 x t0.035 |
| | 4 | 74.2 x 74.2 x t0.070 |
| Thermal via | - | |



enlarged view

(5) Board E

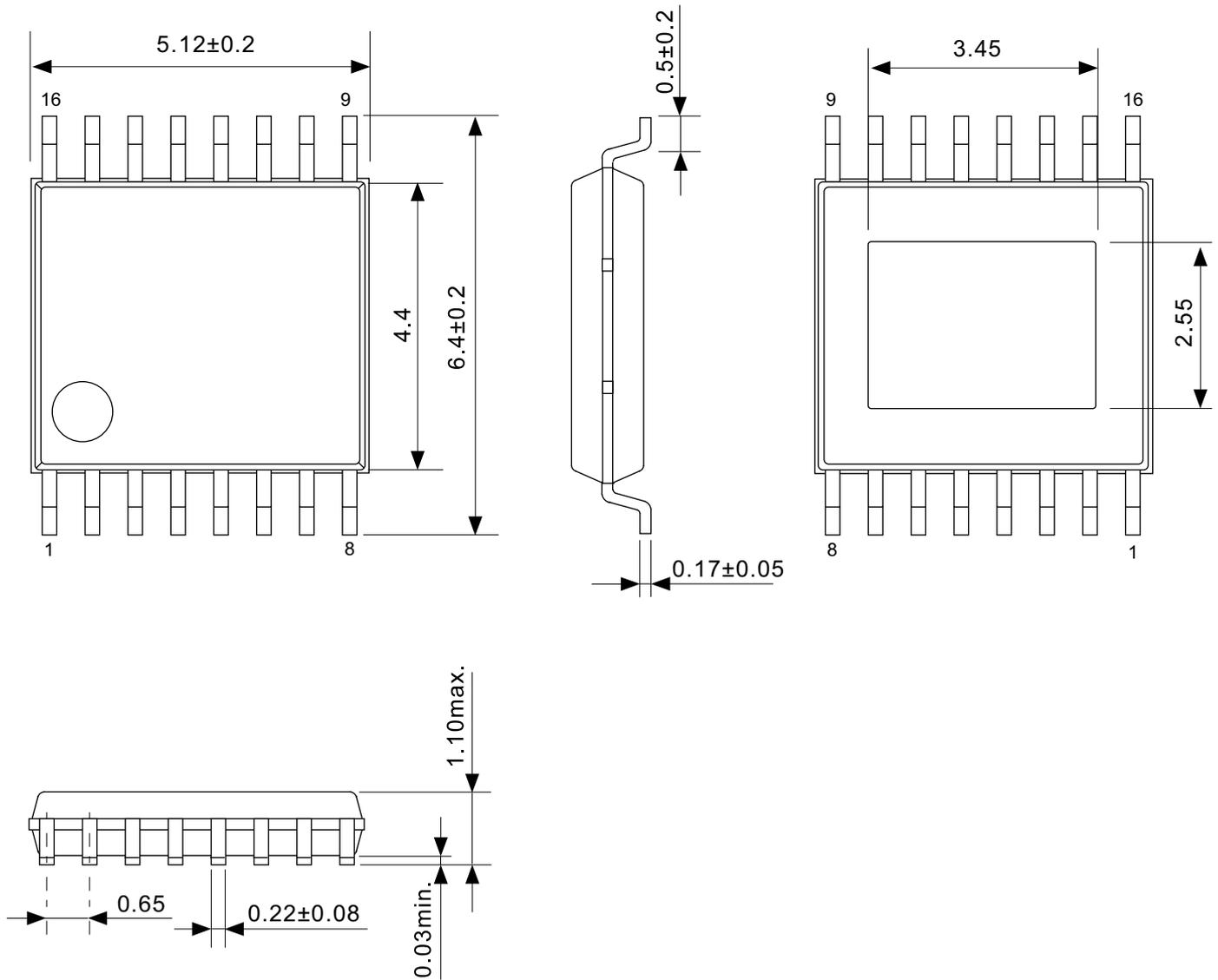


| Item | Specification | |
|-----------------------------|-------------------------------|--|
| Size [mm] | 114.3 x 76.2 x t1.6 | |
| Material | FR-4 | |
| Number of copper foil layer | 4 | |
| Copper foil layer [mm] | 1 | Pattern for heat radiation: 2000mm ² t0.070 |
| | 2 | 74.2 x 74.2 x t0.035 |
| | 3 | 74.2 x 74.2 x t0.035 |
| | 4 | 74.2 x 74.2 x t0.070 |
| Thermal via | Number: 4 Diameter: 0.3 mm | |



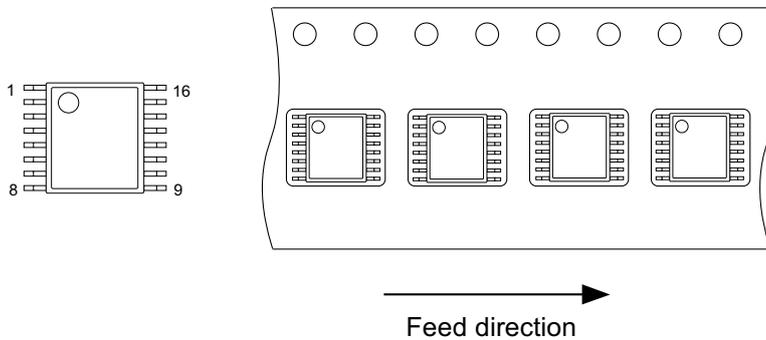
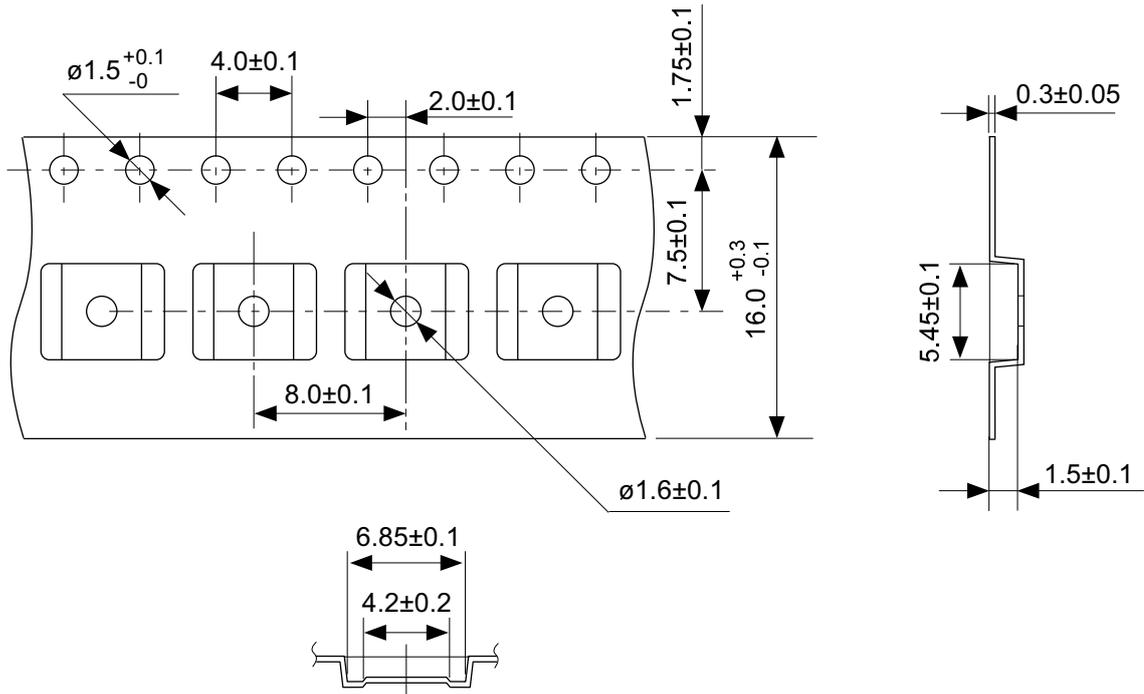
enlarged view

No. HTSSOP16-A-Board-SD-1.0



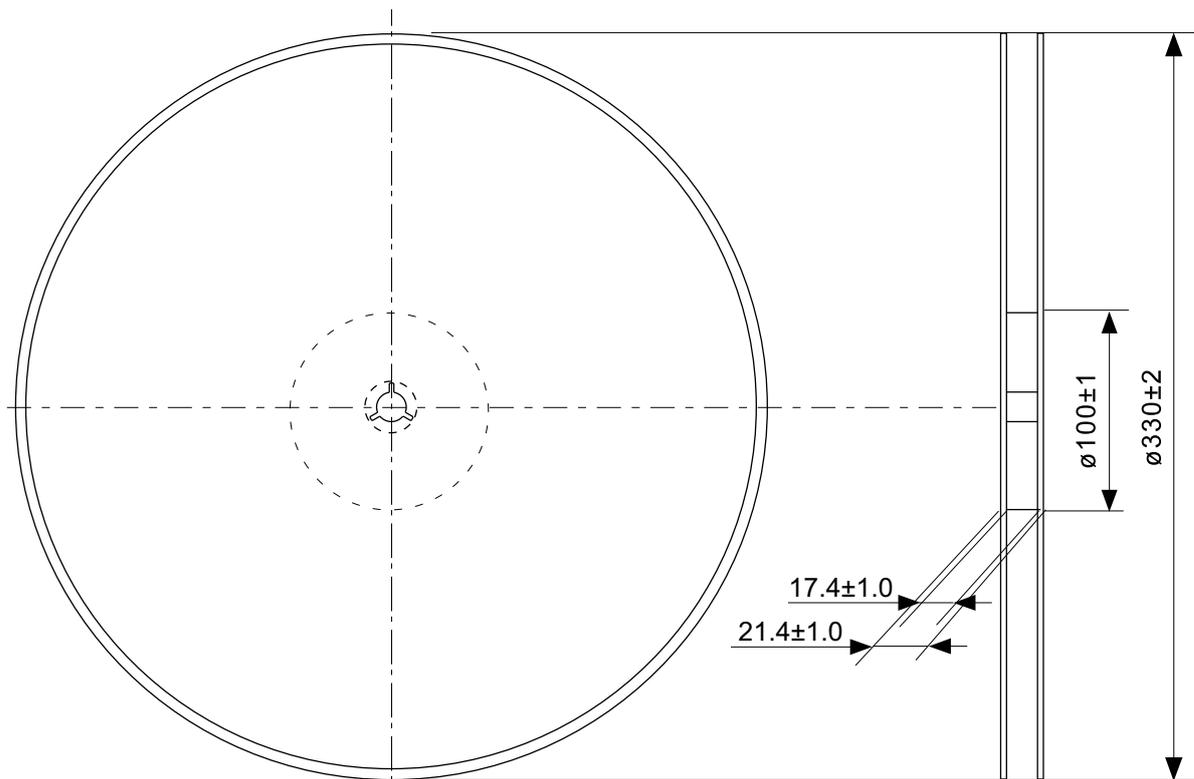
No. FR016-A-P-SD-1.0

| | |
|-------------------|---------------------------|
| TITLE | HTSSOP16-A-PKG Dimensions |
| No. | FR016-A-P-SD-1.0 |
| ANGLE | |
| UNIT | mm |
| ABLIC Inc. | |

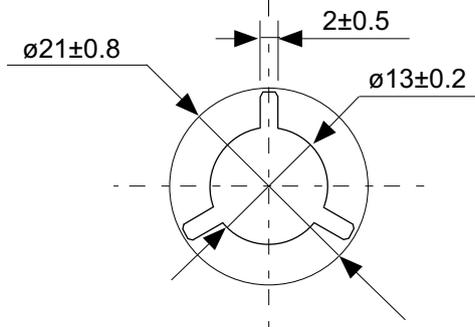


No. FR016-A-C-SD-1.0

| | |
|-------------------|-------------------------|
| TITLE | HTSSOP16-A-Carrier Tape |
| No. | FR016-A-C-SD-1.0 |
| ANGLE | |
| UNIT | mm |
| ABLIC Inc. | |

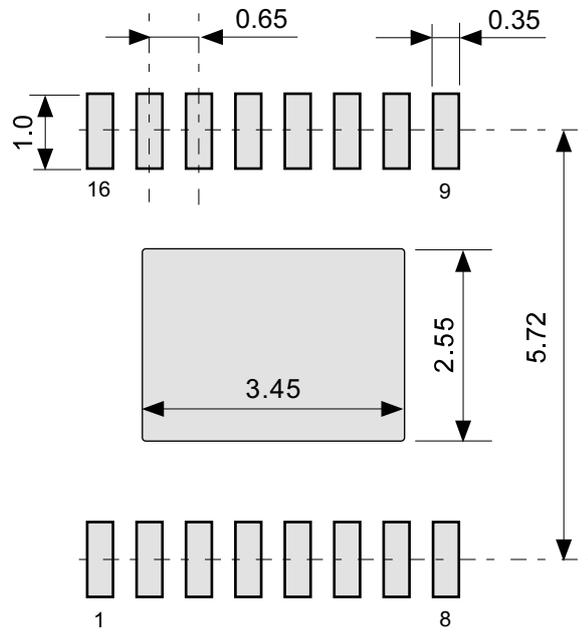


Enlarged drawing in the central part



No. FR016-A-R-SD-1.0

| | | | |
|-------------------|------------------|------|-------|
| TITLE | HTSSOP16-A- Reel | | |
| No. | FR016-A-R-SD-1.0 | | |
| ANGLE | | QTY. | 4,000 |
| UNIT | mm | | |
| | | | |
| ABLIC Inc. | | | |



No. FR016-A-L-SD-1.0

| | |
|-------------------|------------------------------------|
| TITLE | HTSSOP16-A -Land Recommendation |
| No. | FR016-A-L-SD-1.0 |
| ANGLE | |
| UNIT | mm |
| | |
| ABLIC Inc. | |

免责声明 (使用注意事项)

1. 本资料记载的所有信息 (产品数据、规格、图、表、程序、算法、应用电路示例等) 是本资料公开时的最新信息, 有可能未经预告而更改。
2. 本资料记载的电路示例和使用方法仅供参考, 并非保证批量生产的设计。使用本资料的信息后, 发生并非因本资料记载的产品 (以下称本产品) 而造成的损害, 或是发生对第三方知识产权等权利侵犯情况, 本公司对此概不承担任何责任。
3. 因本资料记载错误而导致的损害, 本公司对此概不承担任何责任。
4. 请注意在本资料记载的条件范围内使用产品, 特别请注意绝对最大额定值、工作电压范围和电气特性等。因在本资料记载的条件范围外使用产品而造成的故障和 (或) 事故等的损害, 本公司对此概不承担任何责任。
5. 在使用本产品时, 请确认使用国家、地区以及用途的法律、法规, 测试产品用途的满足能力和安全性能。
6. 本产品出口海外时, 请遵守外汇交易及外国贸易法等出口法令, 办理必要的相关手续。
7. 严禁将本产品用于以及提供 (出口) 于开发大规模杀伤性武器或军事用途。对于如提供 (出口) 给开发、制造、使用或储藏核武器、生物武器、化学武器及导弹, 或有其他军事目的者的情况, 本公司对此概不承担任何责任。
8. 本产品并非是设计用于可能对生命、人体造成影响的设备或装置的部件, 也非是设计用于可能对财产造成损害的设备或装置的部件 (医疗设备、防灾设备、安全防范设备、燃料控制设备、基础设施控制设备、车辆设备、交通设备、车载设备、航空设备、太空设备及核能设备等)。请勿将本产品用于上述设备或装置的部件。本公司事先明确标示的车载用途例外。作为上述设备或装置的部件使用本产品时, 或本公司事先明确标示的用途以外使用本产品时, 所导致的损害, 本公司对此概不承担任何责任。
9. 半导体产品可能有一定的概率发生故障或误工作。为了防止因本产品的故障或误工作而导致的人身事故、火灾事故、社会性损害等, 请客户自行负责进行冗长设计、防止火势蔓延措施、防止误工作等安全设计。并请对整个系统进行充分的评价, 客户自行判断适用的可否。
10. 本产品非耐放射线设计产品。请客户根据用途, 在产品设计的过程中采取放射线防护措施。
11. 本产品在一般的使用条件下, 不会影响人体健康, 但因含有化学物质和重金属, 所以请不要将其放入口中。另外, 晶元和芯片的破裂面可能比较尖锐, 徒手接触时请注意防护, 以免受伤等。
12. 废弃本产品时, 请遵守使用国家和地区的法令, 合理地处理。
13. 本资料中也包含了与本公司的著作权和专有知识有关的内容。本资料记载的内容并非是对本公司或第三方的知识产权、其它权利的实施及使用的承诺或保证。严禁在未经本公司许可的情况下转载、复制或向第三方公开本资料的一部分或全部。
14. 有关本资料的详细内容等如有不明之处, 请向代理商咨询。
15. 本免责声明以日语版为正本。即使有英语版或中文版的翻译件, 仍以日语版的正本为准。

2.4-2019.07



ABLIC

艾普凌科有限公司
www.ablic.com