

S-8269B系列是内置高精度电压检测电路和延迟电路的多节电池串联用过电流监视IC。
S-8269B系列通过使用外接过电流检测电阻, 实现受温度变化影响小的高精度过电流保护。

■ 特点

- 高精度电压检测电路

放电过电流检测电压1	0.0030 V ~ 0.1000 V (0.5 mV进阶)	精度±1.5 mV
放电过电流检测电压2	0.010 V ~ 0.100 V (1 mV进阶)	精度±3 mV
负载短路检测电压	0.020 V ~ 0.100 V (1 mV进阶)	精度±5 mV
充电过电流检测电压	-0.1000 V ~ -0.0030 V (0.5 mV进阶)	精度±1.5 mV
- 各种检测延迟时间仅通过内置电路即可实现 (不需要外接电容)
- 放电过电流控制功能

放电过电流状态解除条件 :	断开负载
放电过电流状态解除电压 :	V_{DIOV1} 、 $V_{RIOV} = V_{DD} \times 0.8$ (典型值)
- 高耐压 : VM端子、CO端子 : 绝对最大额定值28 V
- 消耗电流低

工作时 :	2.0 μ A (典型值)、4.0 μ A (最大值) ($T_a = +25^\circ\text{C}$)
-------	---
- 工作温度范围广 : $T_a = -40^\circ\text{C} \sim +85^\circ\text{C}$
- 无铅 (Sn 100%)、无卤素

■ 用途

- 锂离子可充电电池组
- 锂聚合物可充电电池组

■ 封装

- SNT-6A

■ 框图

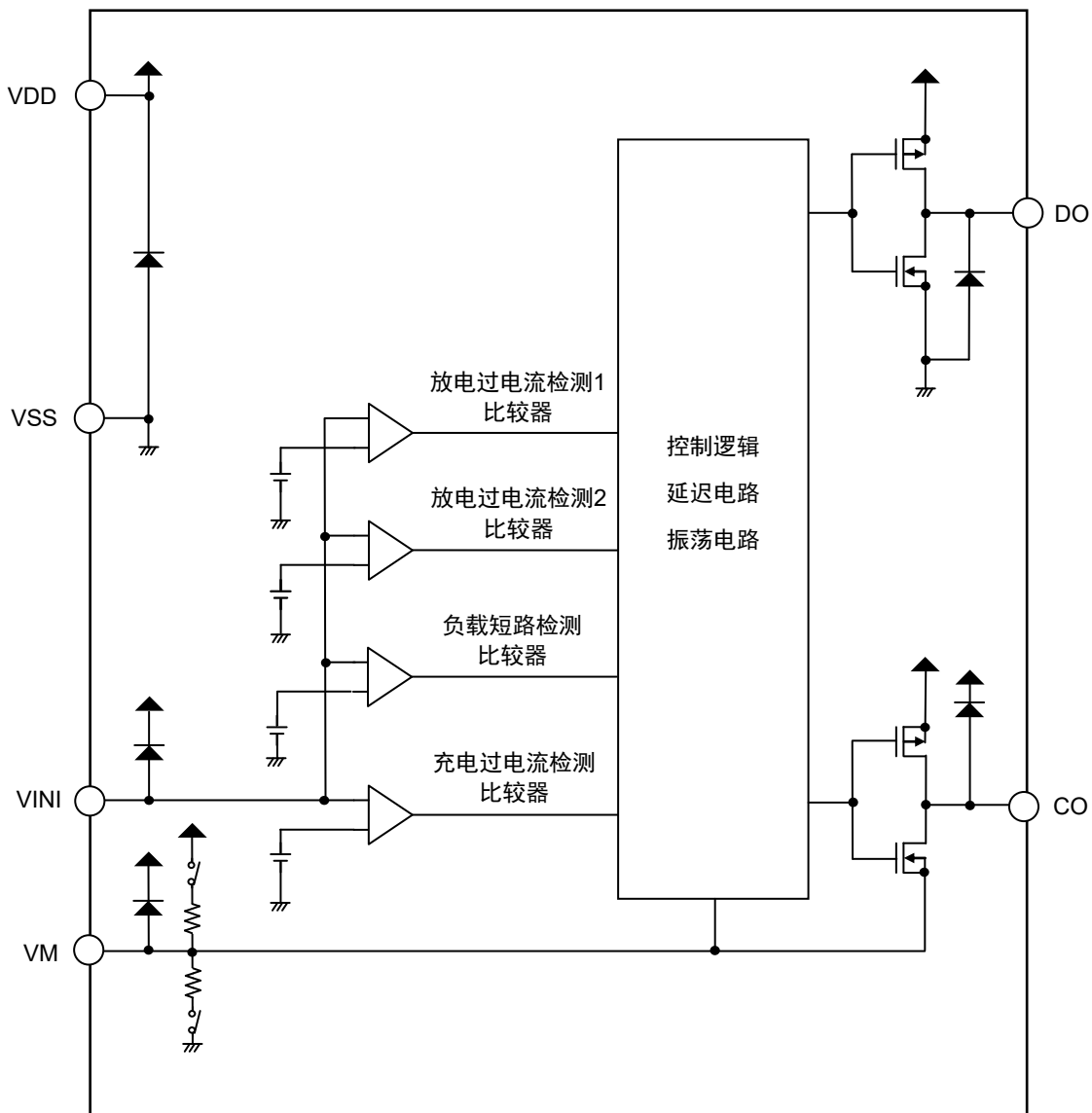
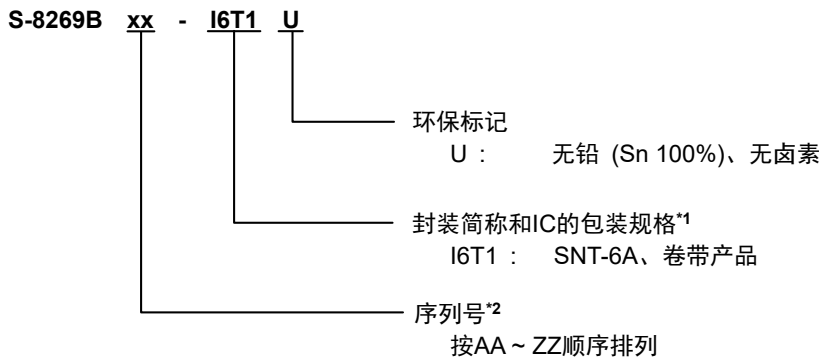


图1

■ 产品型号的构成

1. 产品名



*1. 请参阅卷带图。

*2. 请参阅 "3. 产品名目录"。

2. 封装

表1 封装图纸号码

封装名	外形尺寸图	卷带图	带卷图	焊盘图
SNT-6A	PG006-A-P-SD	PG006-A-C-SD	PG006-A-R-SD	PG006-A-L-SD

3. 产品名目录

表2

产品名	放电过电流 检测电压1 [V _{DIOV1}]	放电过电流 检测电压2 [V _{DIOV2}]	负载短路 检测电压 [V _{SHORT}]	充电过电流 检测电压 [V _{CI OV}]	放电过电流 检测延迟时间1 [t _{DIOV1}]	放电过电流 检测延迟时间2 [t _{DIOV2}]	负载短路 检测延迟时间 [t _{SHORT}]	充电过电流 检测延迟时间 [t _{CI OV}]	放电过电流 状态 解除电压*1,2
S-8269BAA-I6T1U	0.0300 V	0.060 V	0.100 V	-0.0300 V	4.0 s	8 ms	280 μs	8 ms	V _{RI OV}
S-8269BAB-I6T1U	0.0600 V	0.080 V	0.100 V	-0.0150 V	512 ms	128 ms	530 μs	128 ms	V _{DIOV1}
S-8269BAC-I6T1U	0.0300 V	0.050 V	0.075 V	-0.0050 V	256 ms	8 ms	280 μs	128 ms	V _{DIOV1}
S-8269BAD-I6T1U	0.0350 V	0.055 V	0.100 V	-0.015 V	2.0 s	32 ms	280 μs	128 ms	V _{RI OV}

*1. 放电过电流状态解除电压 : V_{DIOV1}、V_{RI OV} = V_{DD} × 0.8 (典型值)

*2. 关于详情, 请参阅 "■ 添加放电过电流保护功能的应用电路示例"、"4. 外接元器件一览" 的注意3。

备注 如果需要上述以外的产品时, 请向代理商咨询。

表3

延迟时间	符号	选择范围						备注
放电过电流检测延迟时间1	t _{DIOV1}	8 ms	16 ms	32 ms	64 ms	128 ms	256 ms	从左项中选择
		512 ms	1.0 s	2.0 s	3.0 s	3.75 s	4.0 s	
放电过电流检测延迟时间2	t _{DIOV2}	4 ms	8 ms	16 ms	32 ms	64 ms	128 ms	从左项中选择
负载短路检测延迟时间	t _{SHORT}	280 μs	530 μs	-	-	-	-	从左项中选择
充电过电流检测延迟时间	t _{CI OV}	4 ms	8 ms	16 ms	32 ms	64 ms	128 ms	从左项中选择

备注 可以更改表3范围内的延迟时间, 请向代理商咨询。

■ 引脚排列图

1. SNT-6A

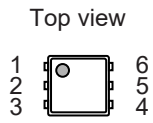


图2

表4

引脚号	符号	描述
1	VM	外部负电压输入端子
2	CO	充电控制用FET门极连接端子 (CMOS输出)
3	DO	放电控制用FET门极连接端子 (CMOS输出)
4	VSS	负电源输入端子
5	VDD	正电源输入端子
6	VINI	过电流检测端子

■ 绝对最大额定值

表5

(除特殊注明以外 : Ta = +25°C)

项目	符号	适用端子	绝对最大额定值	单位
VDD端子 - VSS端子间输入电压	V _{DS}	VDD	V _{SS} - 0.3 ~ V _{SS} + 6	V
VINI输入端子电压	V _{VINI}	VINI	V _{DD} - 6 ~ V _{DD} + 0.3	V
VM输入端子电压	V _{VM}	VM	V _{DD} - 28 ~ V _{DD} + 0.3	V
DO输出端子电压	V _{DO}	DO	V _{SS} - 0.3 ~ V _{DD} + 0.3	V
CO输出端子电压	V _{CO}	CO	V _{DD} - 28 ~ V _{DD} + 0.3	V
工作环境温度	T _{opr}	-	-40 ~ +85	°C
保存温度	T _{stg}	-	-55 ~ +125	°C

注意 绝对最大额定值是指无论在任何条件下都不能超过的额定值。万一超过此额定值, 有可能造成产品劣化等物理性的损伤。

■ 热敏电阻值

表6

项目	符号	条件	最小值	典型值	最大值	单位	
结至环境热阻*1	θ_{JA}	SNT-6A	Board A	-	224	-	°C/W
			Board B	-	176	-	°C/W
			Board C	-	-	-	°C/W
			Board D	-	-	-	°C/W
			Board E	-	-	-	°C/W

*1. 测定环境 : 遵循JEDEC STANDARD JESD51-2A标准

备注 关于详情, 请参阅 "■ Power Dissipation" 和 "Test Board"。

■ 电气特性

1. Ta = +25°C

表7

(除特殊注明以外 : Ta = +25°C)

项目	符号	条件	最小值	典型值	最大值	单位	测定电路
检测电压							
放电过电流检测电压1	V _{DIOV1}	-	V _{DIOV1} - 0.0015	V _{DIOV1}	V _{DIOV1} + 0.0015	V	1
放电过电流检测电压2	V _{DIOV2}	-	V _{DIOV2} - 0.003	V _{DIOV2}	V _{DIOV2} + 0.003	V	1
负载短路检测电压	V _{SHORT}	-	V _{SHORT} - 0.005	V _{SHORT}	V _{SHORT} + 0.005	V	1
充电过电流检测电压	V _{CIOV}	-	V _{CIOV} - 0.0015	V _{CIOV}	V _{CIOV} + 0.0015	V	1
放电过电流解除电压	V _{RIOV}	V _{DD} = 3.4 V	V _{DD} × 0.77	V _{DD} × 0.80	V _{DD} × 0.83	V	1
内部电阻							
V _{DD} 端子 - VM端子间电阻	R _{VMD}	V _{DD} = 1.8 V, V _{VM} = 0 V	500	1250	2500	kΩ	2
VM端子 - V _{SS} 端子间电阻	R _{VMS}	V _{DD} = 3.4 V, V _{VM} = 1.0 V	5	10	15	kΩ	2
输入电压							
V _{DD} 端子 - V _{SS} 端子间工作电压	V _{DSOP1}	-	1.5	-	6.0	V	-
V _{DD} 端子 - VM端子间工作电压	V _{DSOP2}	-	1.5	-	28	V	-
输入电流							
工作时消耗电流	I _{OPE}	V _{DD} = 3.4 V, V _{VM} = 0 V	-	2.0	4.0	μA	2
输出电阻							
CO端子电阻 "H"	R _{COH}	-	5	10	20	kΩ	3
CO端子电阻 "L"	R _{COL}	-	5	10	20	kΩ	3
DO端子电阻 "H"	R _{DOH}	-	5	10	20	kΩ	3
DO端子电阻 "L"	R _{DOL}	-	1	2	4	kΩ	3
延迟时间							
放电过电流检测延迟时间1	t _{DIOV1}	-	t _{DIOV1} × 0.75	t _{DIOV1}	t _{DIOV1} × 1.25	-	4
		Ta = -20°C ~ +60°C*1	t _{DIOV1} × 0.65	t _{DIOV1}	t _{DIOV1} × 1.35	-	4
放电过电流检测延迟时间2	t _{DIOV2}	-	t _{DIOV2} × 0.7	t _{DIOV2}	t _{DIOV2} × 1.3	-	4
负载短路检测延迟时间	t _{SHORT}	-	t _{SHORT} × 0.7	t _{SHORT}	t _{SHORT} × 1.3	-	4
充电过电流检测延迟时间	t _{CIOV}	-	t _{CIOV} × 0.7	t _{CIOV}	t _{CIOV} × 1.3	-	4

*1. 并没有在高温以及低温的条件下进行筛选, 因此只保证在此温度范围下的设计规格。

2. $T_a = -40^{\circ}\text{C} \sim +85^{\circ}\text{C}^{*1}$

表8

(除特殊注明以外： $T_a = -40^{\circ}\text{C} \sim +85^{\circ}\text{C}^{*1}$)

项目	符号	条件	最小值	典型值	最大值	单位	测定电路
检测电压							
放电过电流检测电压1	V_{DIOV1}	-	$V_{DIOV1} - 0.0020$	V_{DIOV1}	$V_{DIOV1} + 0.0020$	V	1
放电过电流检测电压2	V_{DIOV2}	-	$V_{DIOV2} - 0.003$	V_{DIOV2}	$V_{DIOV2} + 0.003$	V	1
负载短路检测电压	V_{SHORT}	-	$V_{SHORT} - 0.005$	V_{SHORT}	$V_{SHORT} + 0.005$	V	1
充电过电流检测电压	V_{CIOV}	-	$V_{CIOV} - 0.0020$	V_{CIOV}	$V_{CIOV} + 0.0020$	V	1
放电过电流解除电压	V_{RIOV}	$V_{DD} = 3.4\text{ V}$	$V_{DD} \times 0.77$	$V_{DD} \times 0.80$	$V_{DD} \times 0.83$	V	1
内部电阻							
VDD端子 - VM端子间电阻	R_{VMD}	$V_{DD} = 1.8\text{ V}, V_{VM} = 0\text{ V}$	250	1250	3500	$\text{k}\Omega$	2
VM端子 - VSS端子间电阻	R_{VMS}	$V_{DD} = 3.4\text{ V}, V_{VM} = 1.0\text{ V}$	3.5	10	20	$\text{k}\Omega$	2
输入电压							
VDD端子 - VSS端子间工作电压	V_{DSOP1}	-	1.5	-	6.0	V	-
VDD端子 - VM端子间工作电压	V_{DSOP2}	-	1.5	-	28	V	-
输入电流							
工作时消耗电流	I_{OPE}	$V_{DD} = 3.4\text{ V}, V_{VM} = 0\text{ V}$	-	2.0	5.0	μA	2
输出电阻							
CO端子电阻 "H"	R_{COH}	-	2.5	10	30	$\text{k}\Omega$	3
CO端子电阻 "L"	R_{COL}	-	2.5	10	30	$\text{k}\Omega$	3
DO端子电阻 "H"	R_{DOH}	-	2.5	10	30	$\text{k}\Omega$	3
DO端子电阻 "L"	R_{DOL}	-	0.5	2	6	$\text{k}\Omega$	3
延迟时间							
放电过电流检测延迟时间1	t_{DIOV1}	-	$t_{DIOV1} \times 0.4$	t_{DIOV1}	$t_{DIOV1} \times 1.6$	-	4
放电过电流检测延迟时间2	t_{DIOV2}	-	$t_{DIOV2} \times 0.4$	t_{DIOV2}	$t_{DIOV2} \times 1.6$	-	4
负载短路检测延迟时间	t_{SHORT}	-	$t_{SHORT} \times 0.4$	t_{SHORT}	$t_{SHORT} \times 1.6$	-	4
充电过电流检测延迟时间	t_{CIOV}	-	$t_{CIOV} \times 0.4$	t_{CIOV}	$t_{CIOV} \times 1.6$	-	4

*1. 并没有在高温以及低温的条件下进行筛选，因此只保证在此温度范围下的设计规格。

■ 测定电路

注意 在未经特别说明的情况下，CO端子的输出电压 (V_{CO}) 和DO端子的输出电压 (V_{DO}) 的 "H", "L" 的判定以N沟道FET的阈值电压 (1.0 V) 为基准。此时，CO端子请以 V_{VM} 为基准、DO端子请以 V_{SS} 为基准进行判定。

1. 放电过电流检测电压1、放电过电流解除电压 (测定电路1)

1.1 放电过电流状态解除电压 " V_{DIOV1} "

在 $V1 = 3.4\text{ V}$, $V2 = 1.4\text{ V}$, $V5 = 0\text{ V}$ 设置后的状态下，将 $V5$ 提升，从电压提升后开始到 $V_{DO} = \text{"H"} \rightarrow \text{"L"}$ 为止的延迟时间即为放电过电流检测延迟时间1 (t_{DIOV1})，此时的 $V5$ 的电压即为放电过电流检测电压1 (V_{DIOV1})。之后，设置 $V2 = 3.4\text{ V}$ ，将 $V2$ 缓慢降低至 V_{DIOV1} (典型值) 以下时 $V_{DO} = \text{"L"} \rightarrow \text{"H"}$ 。

1.2 放电过电流状态解除电压 " V_{RIOV} "

在 $V1 = 3.4\text{ V}$, $V2 = 1.4\text{ V}$, $V5 = 0\text{ V}$ 设置后的状态下，将 $V5$ 提升，从电压提升后开始到 $V_{DO} = \text{"H"} \rightarrow \text{"L"}$ 为止的延迟时间即为 t_{DIOV1} ，此时的 $V5$ 的电压即为 V_{DIOV1} 。之后，设置 $V2 = 3.4\text{ V}$ ，将 $V2$ 缓慢降低至 $V_{DO} = \text{"L"} \rightarrow \text{"H"}$ 时的 $V2$ 的电压即为放电过电流解除电压 (V_{RIOV})。

2. 放电过电流检测电压2 (测定电路1)

在 $V1 = 3.4\text{ V}$, $V2 = 1.4\text{ V}$, $V5 = 0\text{ V}$ 设置后的状态下，将 $V5$ 提升，从电压提升后开始到 $V_{DO} = \text{"H"} \rightarrow \text{"L"}$ 为止的延迟时间即为放电过电流检测延迟时间2 (t_{DIOV2})，此时的 $V5$ 的电压即为放电过电流检测电压2 (V_{DIOV2})。

3. 负载短路检测电压 (测定电路1)

在 $V1 = 3.4\text{ V}$, $V2 = 1.4\text{ V}$, $V5 = 0\text{ V}$ 设置后的状态下，将 $V5$ 提升，从电压提升后开始到 $V_{DO} = \text{"H"} \rightarrow \text{"L"}$ 为止的延迟时间即为负载短路检测延迟时间 (t_{SHORT})，此时的 $V5$ 的电压即为负载短路检测电压 (V_{SHORT})。

4. 充电过电流检测电压 (测定电路1)

在 $V1 = 3.4\text{ V}$, $V2 = V5 = 0\text{ V}$ 设置后的状态下，将 $V5$ 降低，从电压降低后开始到 $V_{CO} = \text{"H"} \rightarrow \text{"L"}$ 为止的延迟时间即为充电过电流检测延迟时间 (t_{CIOV})，此时的 $V5$ 的电压即为充电过电流检测电压 (V_{CIOV})。

5. 工作时消耗电流 (测定电路2)

在 $V1 = 3.4\text{ V}$, $V2 = V5 = 0\text{ V}$ 设置后的状态下，流经VDD端子的电流 (I_{DD}) 即为工作时消耗电流 (I_{OPE})。

6. VDD端子 – VM端子间电阻 (测定电路2)

在 $V1 = 1.8\text{ V}$, $V2 = V5 = 0\text{ V}$ 设置后的状态下，VDD端子 – VM端子间电阻即为 R_{VMD} 。

7. VM端子 – VSS端子间电阻 (测定电路2)

在 $V1 = 3.4\text{ V}$, $V2 = V5 = 1.0\text{ V}$ 设置后的状态下，将 $V5$ 降低至0 V时的VM端子 – VSS端子间电阻即为 R_{VMS} 。

8. CO端子电阻 "H"
(测定电路3)

在 $V1 = 3.4\text{ V}$, $V2 = V5 = 0\text{ V}$, $V3 = 3.0\text{ V}$ 设置后的状态下, VDD端子 – CO端子间电阻即为CO端子电阻 "H" (R_{COH})。

9. CO端子电阻 "L"
(测定电路3)

在 $V1 = 4.7\text{ V}$, $V2 = V5 = 0\text{ V}$, $V3 = 0.4\text{ V}$ 设置后的状态下, VM端子 – CO端子间电阻即为CO端子电阻 "L" (R_{COL})。

10. DO端子电阻 "H"
(测定电路3)

在 $V1 = 3.4\text{ V}$, $V2 = V5 = 0\text{ V}$, $V4 = 3.0\text{ V}$ 设置后的状态下, VDD端子 – DO端子间电阻即为DO端子电阻 "H" (R_{DOH})。

11. DO端子电阻 "L"
(测定电路3)

在 $V1 = 1.8\text{ V}$, $V2 = V5 = 0\text{ V}$, $V4 = 0.4\text{ V}$ 设置后的状态下, VSS端子 – DO端子间电阻即为DO端子电阻 "L" (R_{DOL})。

12. 放电过电流检测延迟时间1
(测定电路4)

在 $V1 = 3.4\text{ V}$, $V2 = 1.4\text{ V}$, $V5 = 0\text{ V}$ 设置后的状态下, 将V5提升, 从V5超过 V_{DIOV1} 时开始到 $V_{DO} = \text{"L"}$ 为止的时间即为放电过电流检测延迟时间1 (t_{DIOV1})。

13. 放电过电流检测延迟时间2
(测定电路4)

在 $V1 = 3.4\text{ V}$, $V2 = 1.4\text{ V}$, $V5 = 0\text{ V}$ 设置后的状态下, 将V5提升, 从V5超过 V_{DIOV2} 时开始到 $V_{DO} = \text{"L"}$ 为止的时间即为放电过电流检测延迟时间2 (t_{DIOV2})。

14. 负载短路检测延迟时间
(测定电路4)

在 $V1 = 3.4\text{ V}$, $V2 = 1.4\text{ V}$, $V5 = 0\text{ V}$ 设置后的状态下, 将V5提升, 从V5超过 V_{SHORT} 时开始到 $V_{DO} = \text{"L"}$ 为止的时间即为负载短路检测延迟时间 (t_{SHORT})。

15. 充电过电流检测延迟时间
(测定电路4)

在 $V1 = 3.4\text{ V}$, $V2 = V5 = 0\text{ V}$ 设置后的状态下, 将V5降低, 从V5低于 V_{CIOV} 时开始到 $V_{CO} = \text{"L"}$ 为止的时间即为充电过电流检测延迟时间 (t_{CIOV})。

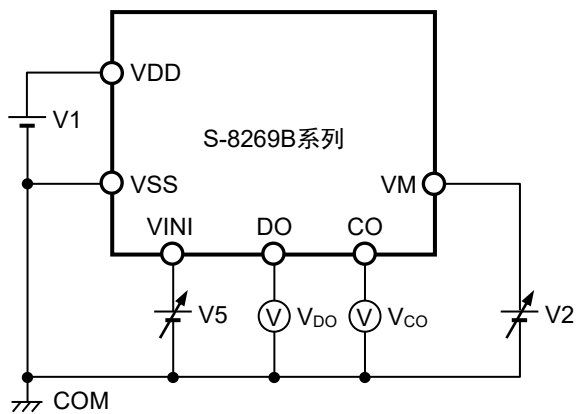


图3 测定电路1

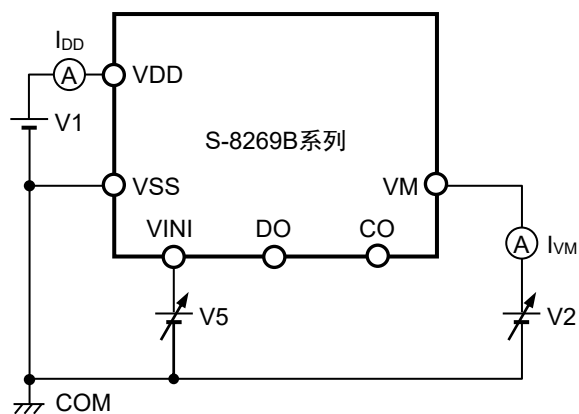


图4 测定电路2

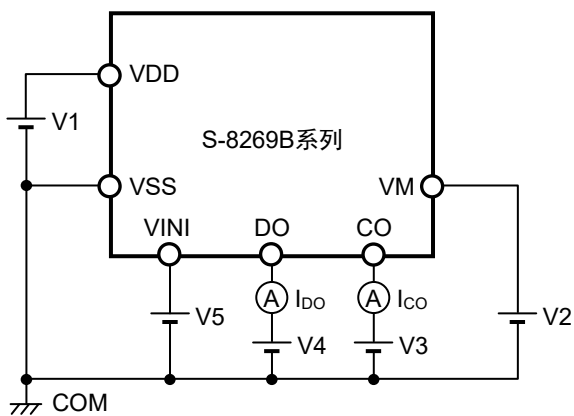


图5 测定电路3

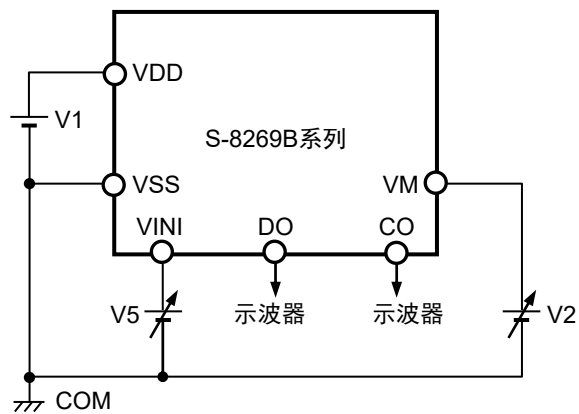


图6 测定电路4

■ 工作说明

备注 请参阅 "■ 添加放电过电流保护功能的应用电路示例"。

1. 通常状态

S-8269B系列是通过监视连接在VINI端子 - VSS端子间电压来控制充电和放电。VINI端子电压在充电过电流检测电压 (V_{C1OV}) 以上且在放电过电流检测电压1 (V_{D1OV1}) 以下的范围内, 充电控制用FET和放电控制用FET的双方均被打开。这种状态称为通常状态, 可以自由地进行充电和放电。在通常状态下, 没有连接VDD端子 - VM端子间电阻 (R_{VMD}) 和VM端子 - VSS端子间电阻 (R_{VMS})。

注意 初次连接电池时, 有可能不能放电。在这种情况下, 如果连接充电器即可变为通常状态。

2. 放电过电流状态 (放电过电流1、放电过电流2、负载短路)

处于通常状态下的电池, 当放电电流达到所定值以上时, 会导致VINI端子电压上升到 V_{D1OV1} 以上, 若这种状态持续保持在放电过电流检测延迟时间1 (t_{D1OV1}) 以上的情况下, 会关闭放电控制用FET而停止放电。这种状态称为放电过电流状态。

2.1 放电过电流状态解除电压 " V_{D1OV1} "

在放电过电流状态下, S-8269B系列内部的VM端子 - VSS端子间可通过 R_{VMS} 来进行短路。但是, 在连接着负载的期间, VM端子电压由于连接着负载而变为VDD端子电压。若断开与负载的连接, 则VM端子电压恢复回VSS端子电压。当VM端子电压降低到 V_{D1OV1} 以下时, 即可解除放电过电流状态。

在放电过电流状态下, 没有连接 R_{VMD} 。

2.2 放电过电流状态解除电压 " V_{R1OV} "

在放电过电流状态下, S-8269B系列内部的VM端子 - VSS端子间可通过 R_{VMS} 来进行短路。但是, 在连接着负载的期间, VM端子电压由于连接着负载而变为VDD端子电压。若断开与负载的连接, 则VM端子电压恢复回VSS端子电压。当VM端子电压降低到 V_{R1OV} 以下时, 即可解除放电过电流状态。

在放电过电流状态下, 没有连接 R_{VMD} 。

3. 充电过电流状态

在通常状态下的电池, 由于充电电流在额定值以上, 会导致VINI端子电压降低到 V_{C1OV} 以下, 若这种状态持续保持在充电过电流检测延迟时间 (t_{C1OV}) 以上的情况下, 会关闭充电控制用FET而停止充电。这种状态称为充电过电流状态。断开与充电器的连接, 当放电电流流动, VM端子电压上升到0.35 V (典型值) 以上时, 既可解除充电过电流状态。

在充电过电流状态下, VDD端子 - VM端子间在S-8269B系列的内部可通过 R_{VMD} 来进行短路。VM端子通过 R_{VMD} 被上拉。在充电过电流状态下, 没有连接 R_{VMS} 。

4. 延迟电路

各种检测延迟时间是将约4 kHz的时钟进行计数之后而分频计算出来的。

备注 t_{DIOV1} , t_{DIOV2} , t_{SHORT} 的计时是从检测出 V_{DIOV1} 时开始的。因此，从检测出 V_{DIOV1} 时刻起到超过 t_{DIOV2} , t_{SHORT} 之后，当检测出 V_{DIOV2} , V_{SHORT} 时，从检测出的时刻起分别在 t_{DIOV2} , t_{SHORT} 之内立即关闭放电控制用FET。

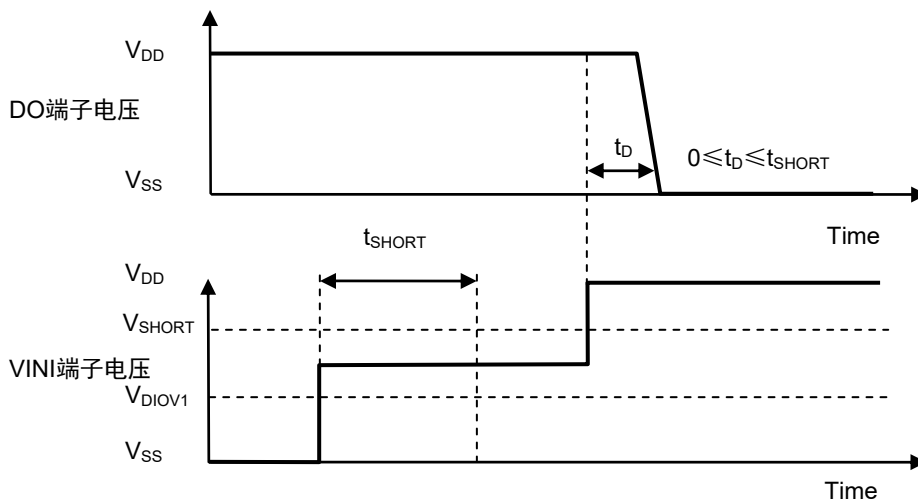
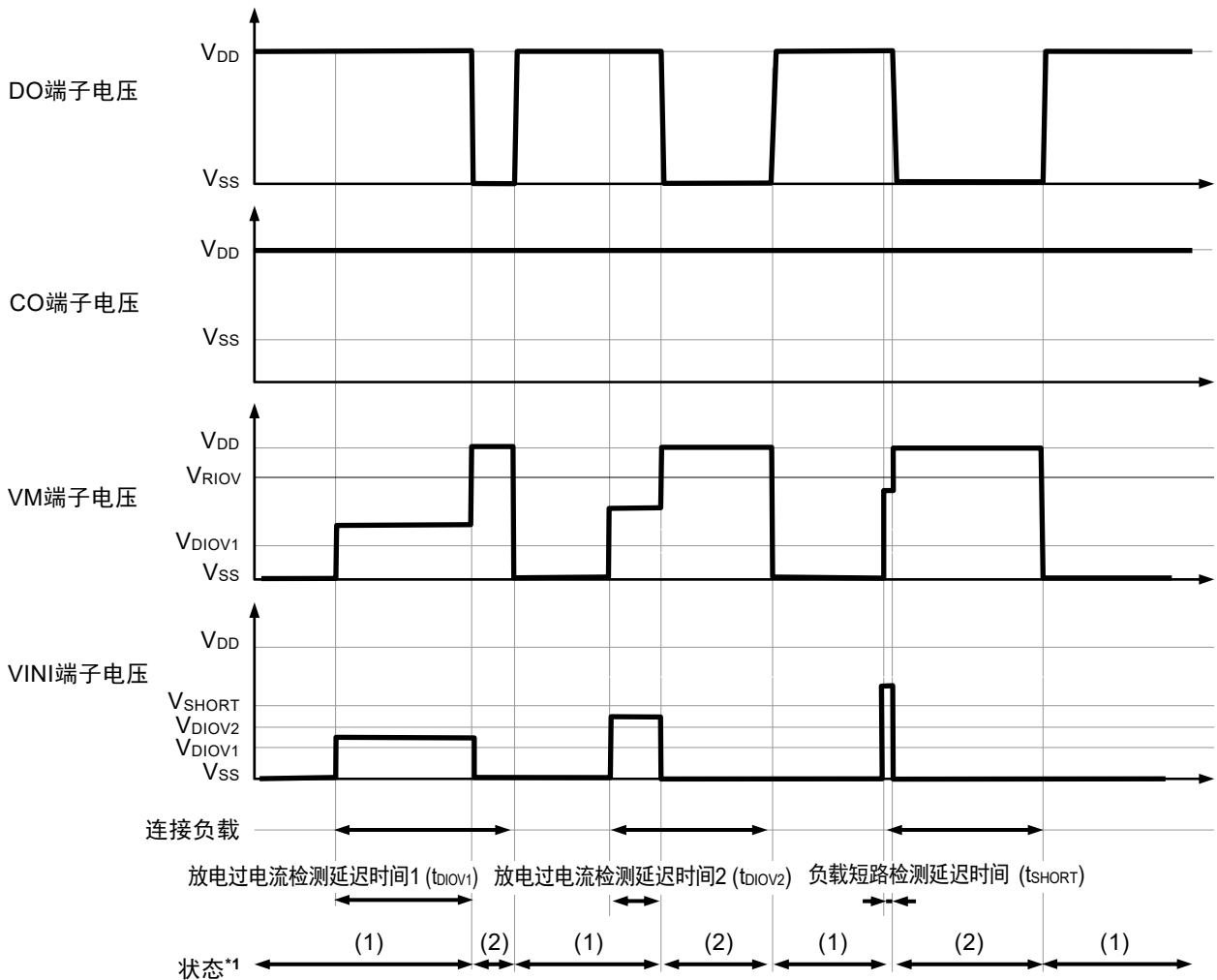


图7

■ 工作时序图

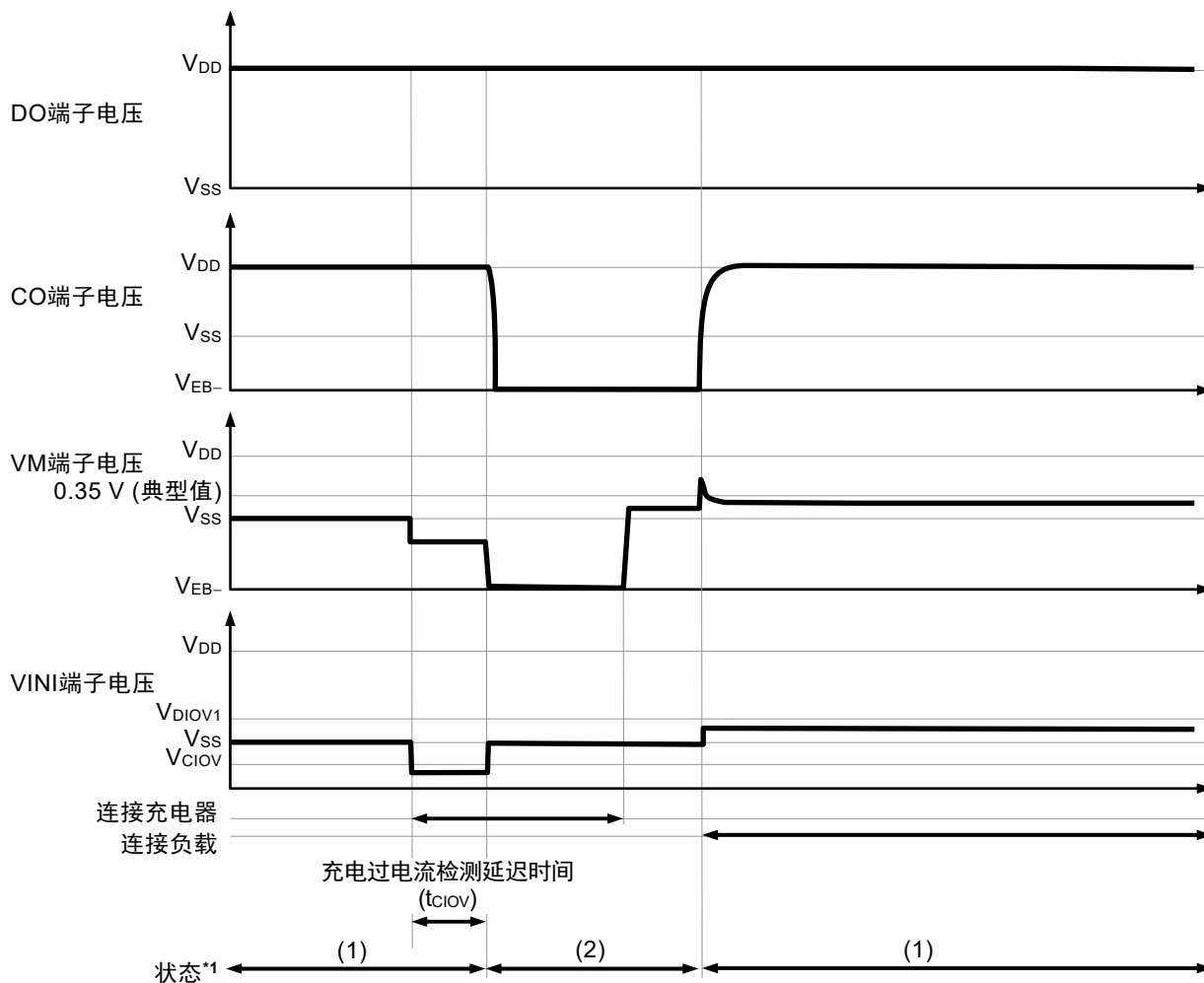
1. 放电过电流检测



*1. (1): 通常状态
(2): 放电过电流状态

图8

2. 充电过电流检测

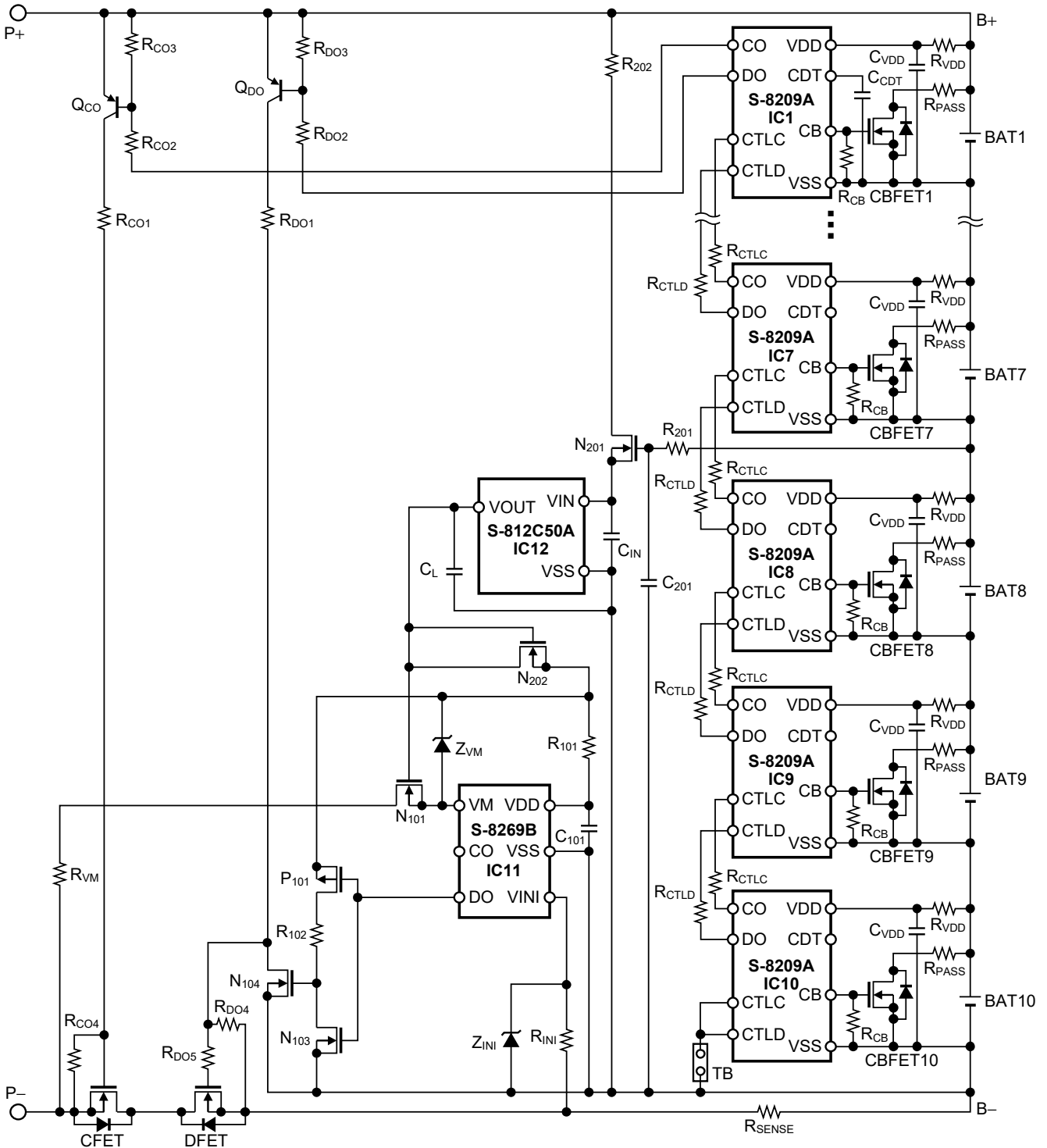


*1. (1): 通常状态
(2): 充电过电流状态

图9

■ 添加放电过大电流保护功能的应用电路示例

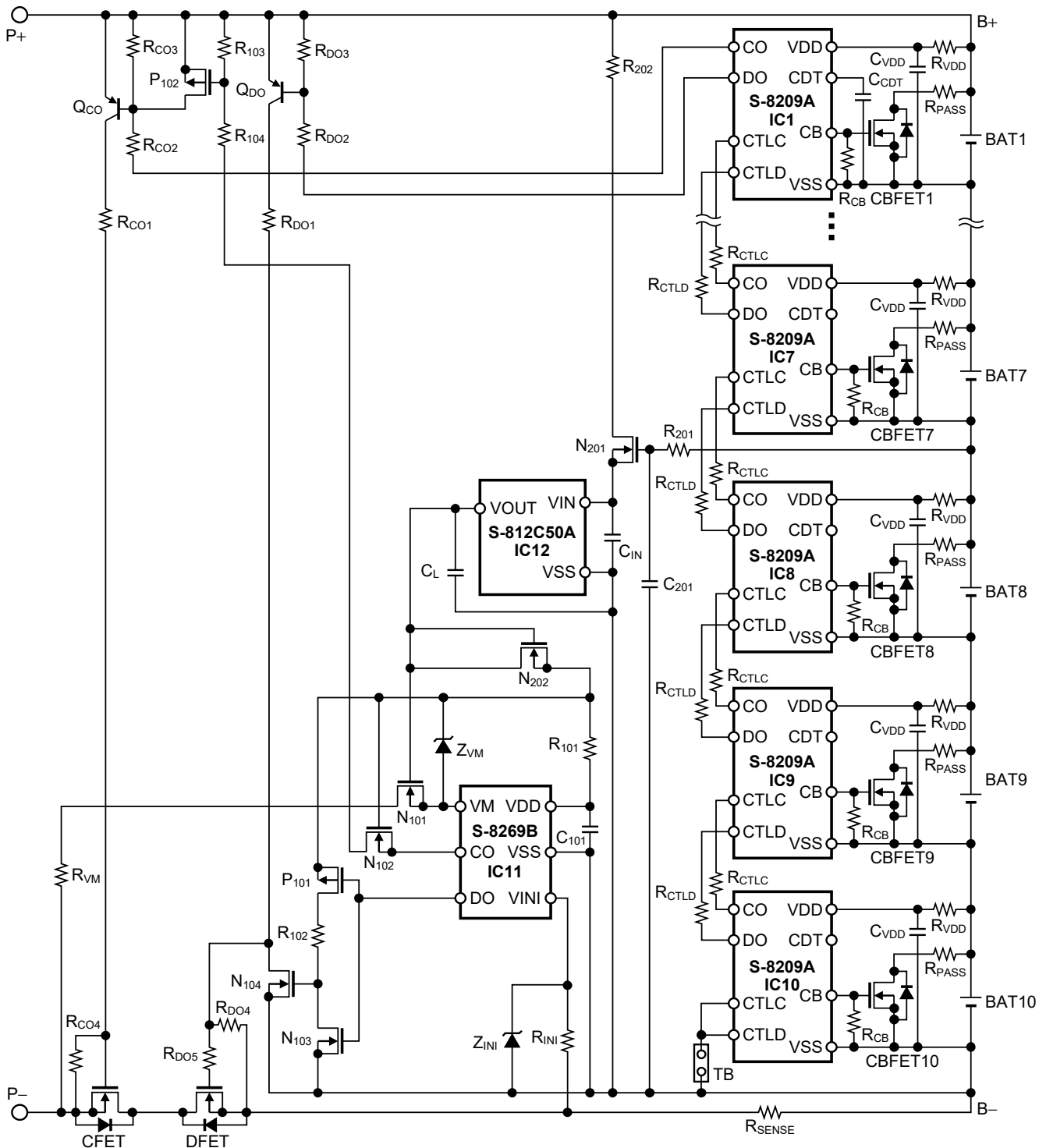
1. 添加放电过大电流保护功能的10节串联保护电路 (充放电端子通用、S-8269B系列)



备注 关于各外接元器件的参数, 请参阅 "4. 外接元器件一览".

图10

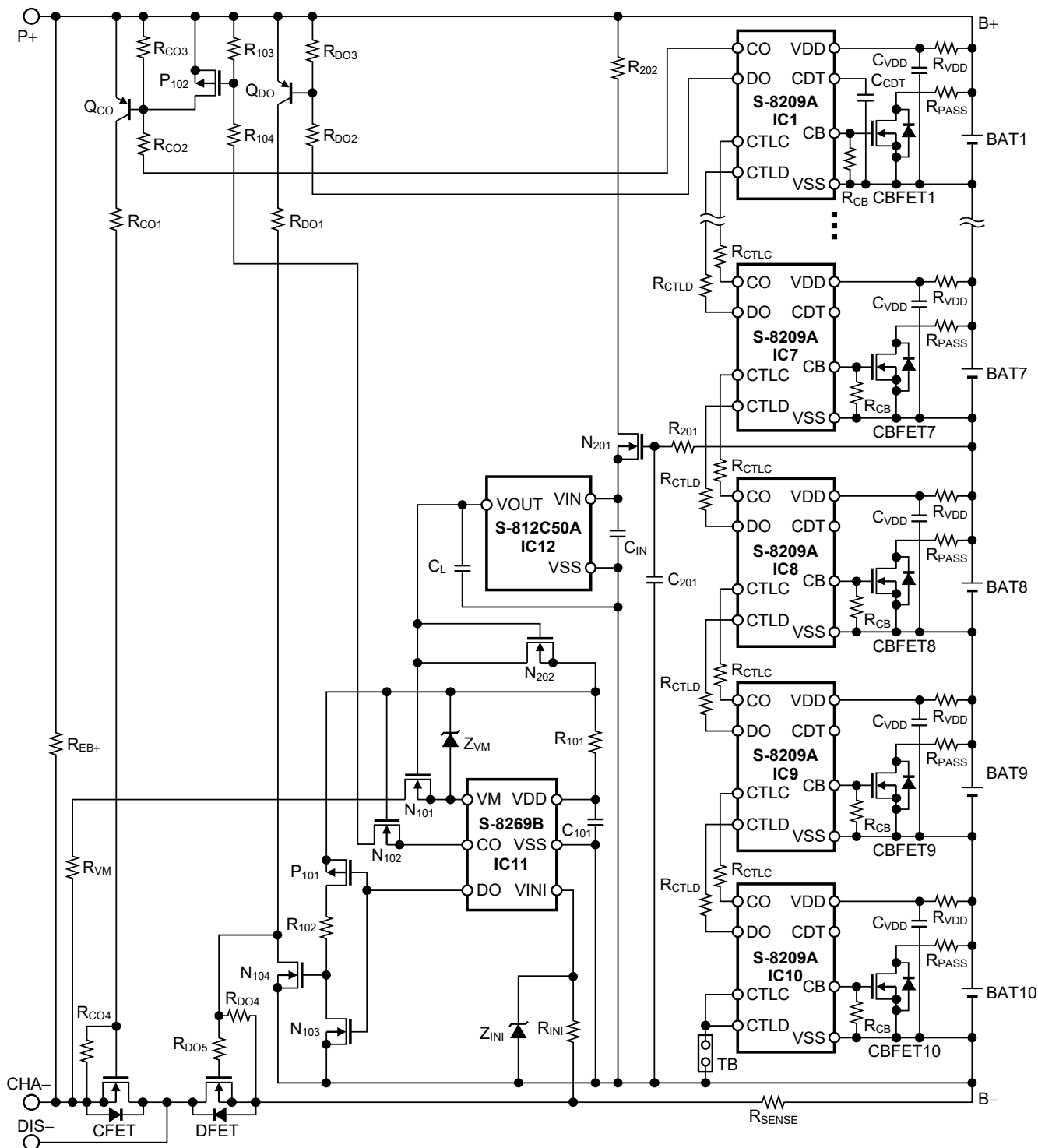
2. 添加充放电过电流保护功能的10节串联保护电路 (充放电端子通用、S-8269B系列)



备注 关于各外接元器件的参数, 请参阅 "4. 外接元器件一览"。

图11

3. 添加充放电过电流保护功能的10节串联保护电路 (充放电端子分离、S-8269B系列)



备注 关于各外接元器件的参数, 请参阅 "4. 外接元器件一览".

图12

4. 外接元器件一览

表9中是图10 ~ 图12的连接示例中的各个外接元器件。

表9

符号	典型值	单位	元器件名	厂家	备注
IC1 ~ IC10	-	-	S-8209A	艾普凌科有限公司	必须
IC11	-	-	S-8269B ^{*1}	艾普凌科有限公司	必须
IC12	-	-	S-812C50A	艾普凌科有限公司	必须
CBFET1 ~ CBFET10	-	-	-	-	用户自行设定
CFET	-	-	-	-	用户自行设定
DFET	-	-	-	-	用户自行设定
CCDT	-	-	-	-	用户自行设定
C _{IN}	0.1	μF	GRM188	Murata Manufacturing Co., Ltd.	用户自行设定
C _L	0.1	μF	GRM188	Murata Manufacturing Co., Ltd.	用户自行设定
C _{VDD}	0.1	μF	GRM188	Murata Manufacturing Co., Ltd.	推荐
C ₁₀₁	0.1	μF	-	-	推荐
C ₂₀₁ ^{*2}	1	μF	-	-	推荐
N ₁₀₁	-	-	SSM3K7002KF	Toshiba Electronic Devices & Storage Corporation	推荐
N ₁₀₂	-	-	SSM3K7002KF	Toshiba Electronic Devices & Storage Corporation	推荐
N ₁₀₃	-	-	SSM3K7002KF	Toshiba Electronic Devices & Storage Corporation	推荐
N ₁₀₄	-	-	SSM3K7002KF	Toshiba Electronic Devices & Storage Corporation	推荐
N ₂₀₁	-	-	SSM3K7002KF	Toshiba Electronic Devices & Storage Corporation	推荐
N ₂₀₂	-	-	SSM3K7002KF	Toshiba Electronic Devices & Storage Corporation	推荐
P ₁₀₁	-	-	SSM3J168F	Toshiba Electronic Devices & Storage Corporation	推荐
P ₁₀₂	-	-	SSM3J168F	Toshiba Electronic Devices & Storage Corporation	推荐
Q _{CO}	PNP	-	2SB1198K	ROHM CO., LTD.	推荐
Q _{DO}	PNP	-	2SB1198K	ROHM CO., LTD.	推荐
R _{CB}	10	MΩ	MCR03	ROHM CO., LTD.	推荐
R _{CO1} ^{*3}	-	-	-	-	用户自行设定
R _{CO2}	510	kΩ	MCR03	ROHM CO., LTD.	推荐
R _{CO3}	1	MΩ	MCR03	ROHM CO., LTD.	推荐
R _{CO4}	1	MΩ	MCR03	ROHM CO., LTD.	推荐
R _{CTL_C} ^{*4}	1	kΩ	MCR03	ROHM CO., LTD.	推荐
R _{CTLD} ^{*4}	1	kΩ	MCR03	ROHM CO., LTD.	推荐
R _{DO1} ^{*3}	-	-	-	-	用户自行设定
R _{DO2}	510	kΩ	MCR03	ROHM CO., LTD.	推荐
R _{DO3}	1	MΩ	MCR03	ROHM CO., LTD.	推荐
R _{DO4}	1	MΩ	MCR03	ROHM CO., LTD.	推荐
R _{DO5}	-	-	-	-	用户自行设定
R _{EB+}	10	MΩ	MCR03	ROHM CO., LTD.	推荐
R _{INI}	1	kΩ	MCR03	ROHM CO., LTD.	推荐
R _{PASS} ^{*5}	-	-	-	-	用户自行设定
R _{SENSE} ^{*5}	-	-	-	-	用户自行设定
R _{VDD}	470	Ω	MCR03	ROHM CO., LTD.	推荐
R _{VM}	1	kΩ	MCR03	ROHM CO., LTD.	推荐
R ₁₀₁	470	Ω	MCR03	ROHM CO., LTD.	推荐
R ₁₀₂	5.1	kΩ	MCR03	ROHM CO., LTD.	推荐
R ₁₀₃	1	MΩ	MCR03	ROHM CO., LTD.	推荐
R ₁₀₄	510	kΩ	MCR03	ROHM CO., LTD.	推荐
R ₂₀₁ ^{*2}	1	kΩ	MCR03	ROHM CO., LTD.	推荐
R ₂₀₂	100	Ω	MCR03	ROHM CO., LTD.	推荐
TB ^{*6}	-	-	-	-	用户自行设定
Z _{INI}	-	-	UFZV3.6B	ROHM CO., LTD.	推荐
Z _{VM} ^{*7}	-	-	1SMB5930B	Diodes Incorporated	用户自行设定

- *1. 可以根据需要的过电流检测电压来选择产品。
- *2. 在S-8269B系列检测出过电流并使DFET变为"OFF"的瞬间，BAT8发生的峰值电压有可能经由N₂₀₁引起S-8269B系列的电源瞬态变动，导致过电流检测的误工作。通过设定C₂₀₁, R₂₀₁，可防止这种现象的发生。
C₂₀₁, R₂₀₁的参数通常为1 μF × 1 kΩ = 1 mF × Ω。由于BAT8发生的峰值电压根据不同的应用电路而产生变化，请在实际的应用电路上对S-8269B系列的电源瞬态变动及过电流保护功能进行充分评价的基础上设定C₂₀₁, R₂₀₁。
- *3. 设定电阻值时，请注意FET的VGS额定值。
- *4. 为了防止在施加过大电压时IC的破损，请在1 kΩ ~ 100 kΩ的范围选择R_{CTLG}, R_{CTLD}。
- *5. 请注意额定功率。
- *6. TB : Thermal Breaker
不需要TB时，请连接与R_{CTLG}, R_{CTLD}相同的保护电阻。
- *7. 在组建10节以上的保护电路时，为了不使VM端子电压超过绝对最大额定值，请连接Z_{VM}。

注意 1. 参数有可能不经预告而作更改。

2. 未确认连接示例以外的电路工作。连接示例和参数并不作为保证电路工作的依据。请在实际的应用电路上进行充分的实测后再设定参数。
3. 断开负载后，请按以下的设定来解除S-8269B系列的放电过电流状态。

- "1. 添加放电过电流保护功能的10节串联保护电路 (充放电端子通用、S-8269B系列)"、"2. 添加充放电过电流保护功能的10节串联保护电路 (充放电端子通用、S-8269B系列)" 时

$$V_{VM} = V_{P+} \times \frac{R_{VMS}}{R_{CO1} + R_{CO4} + R_{VM} + R_{VMS}} \leq V_{RIOV} \text{ or } V_{DIOV1}$$

- "3. 添加充放电过电流保护功能的10节串联保护电路 (充放电端子分离、S-8269B系列)" 时

$$V_{VM} = V_{P+} \times \frac{R_{VMS}}{\frac{R_{EB+} \times (R_{CO1} + R_{CO4})}{R_{EB+} + R_{CO1} + R_{CO4}} + R_{VM} + R_{VMS}} \leq V_{RIOV} \text{ or } V_{DIOV1}$$

备注 V_{P+} : P+端子电压

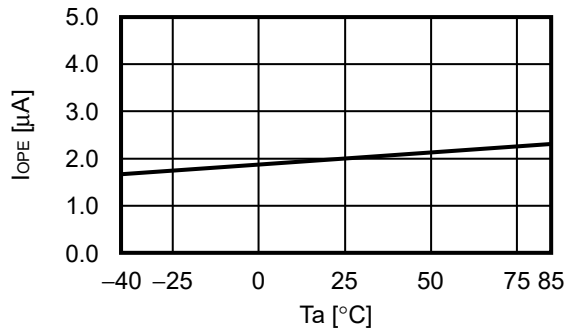
■ 注意事项

- 请注意输入输出电压、负载电流的使用条件，使IC内的功耗不超过容许功耗。
- 本IC虽内置防静电保护电路，但请不要对IC施加超过保护电路性能的过大静电。
- 使用本公司的IC生产产品时，如因其产品中对该IC的使用方法或产品的规格，或因进口国等原因，包含本IC产品在内的制品发生专利纠纷时，本公司概不承担相应责任。

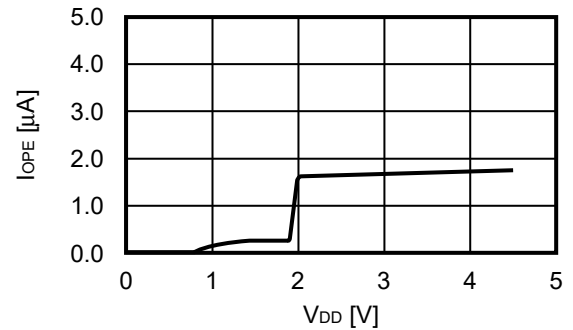
■ 各种特性数据 (典型数据)

1. 消耗电流

1.1 $I_{OPE} - T_a$

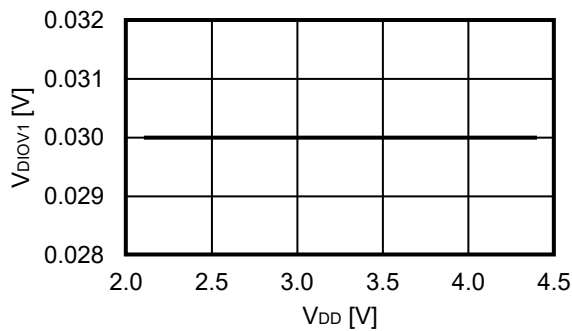


1.2 $I_{OPE} - V_{DD}$

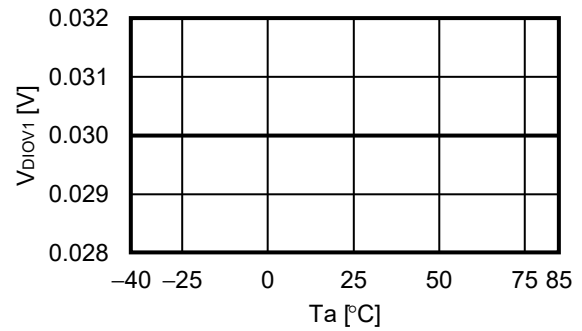


2. 检测电压

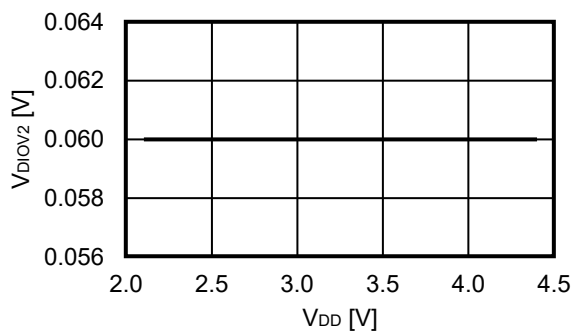
2.1 $V_{DIOV1} - V_{DD}$



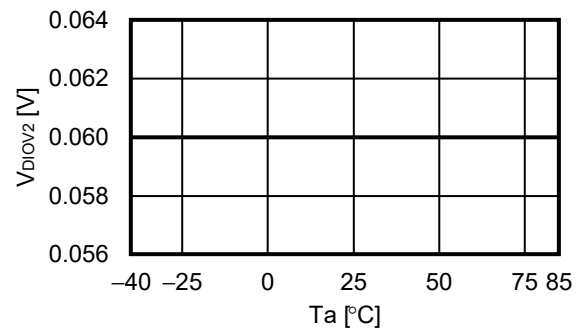
2.2 $V_{DIOV1} - T_a$



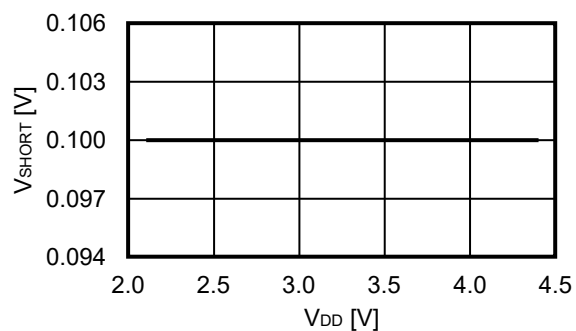
2.3 $V_{DIOV2} - V_{DD}$



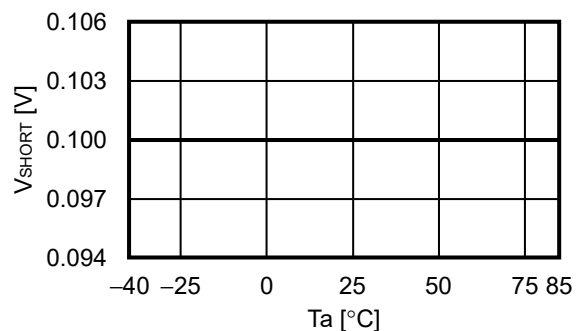
2.4 $V_{DIOV2} - T_a$



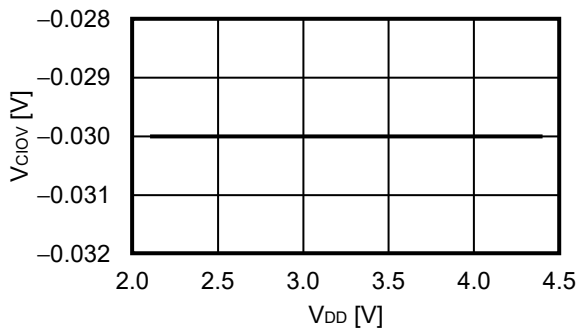
2.5 $V_{SHORT} - V_{DD}$



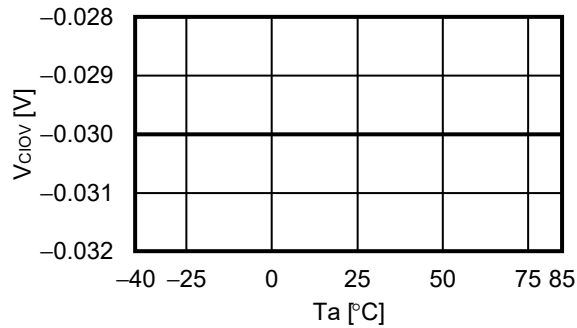
2.6 $V_{SHORT} - T_a$



2.7 $V_{CI0V} - V_{DD}$

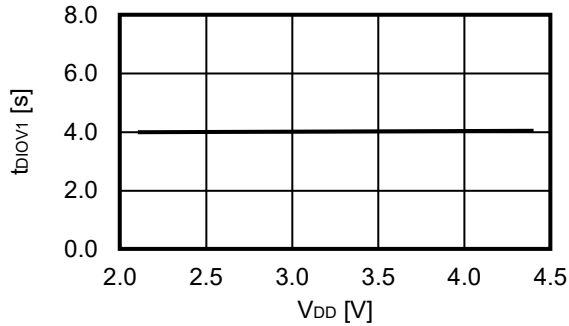


2.8 $V_{CI0V} - T_a$

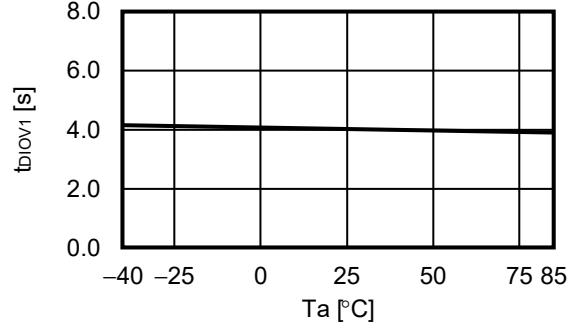


3. 延迟时间

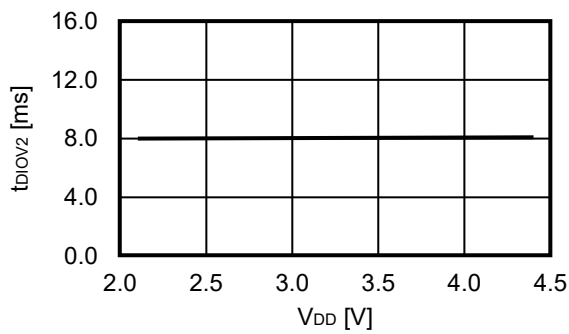
3.1 $t_{DIOV1} - V_{DD}$



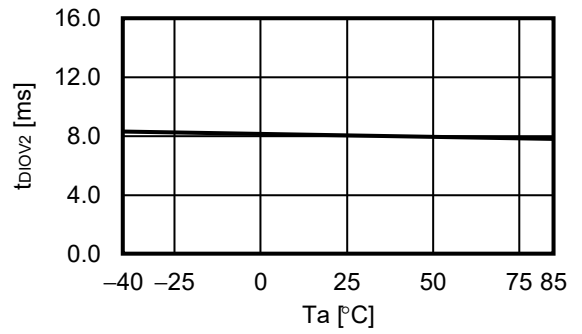
3.2 $t_{DIOV1} - T_a$



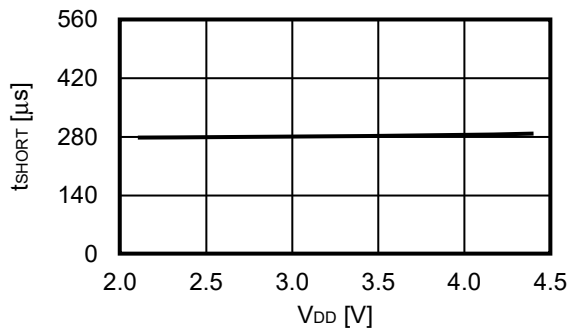
3.3 $t_{DIOV2} - V_{DD}$



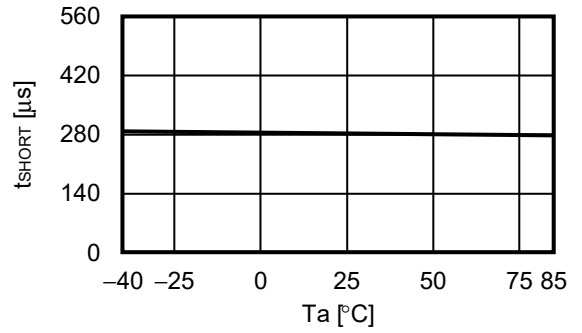
3.4 $t_{DIOV2} - T_a$



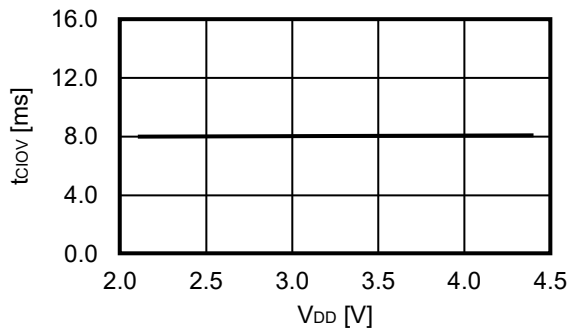
3.5 $t_{SHORT} - V_{DD}$



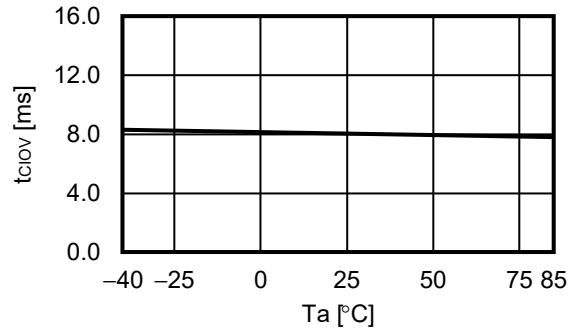
3.6 $t_{SHORT} - T_a$



3.7 $t_{CIOV} - V_{DD}$

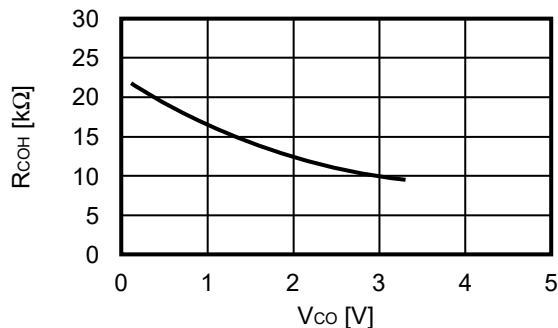


3.8 $t_{CIOV} - T_a$

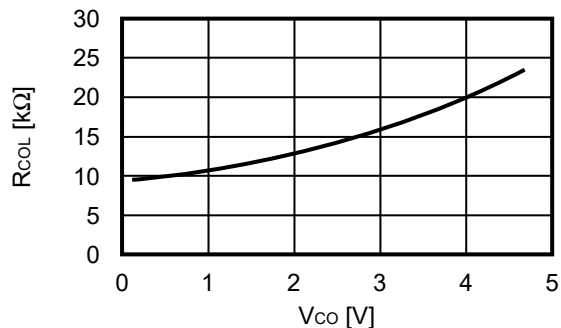


4. 输出电阻

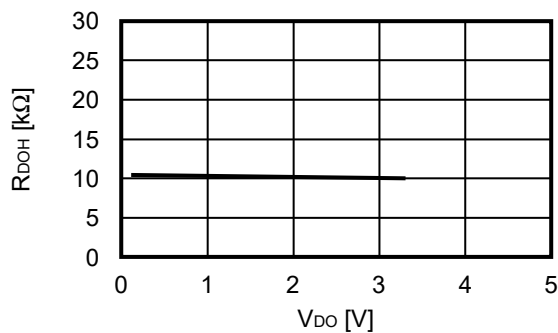
4.1 $R_{COH} - V_{CO}$



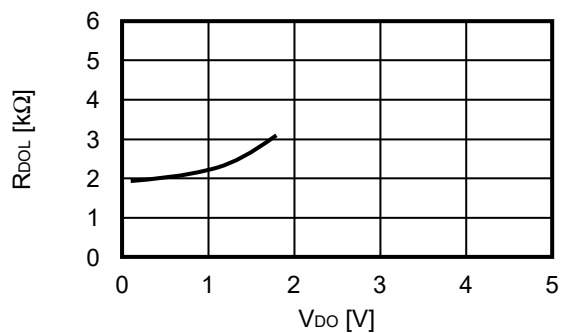
4.2 $R_{COL} - V_{CO}$



4.3 $R_{DOH} - V_{DO}$

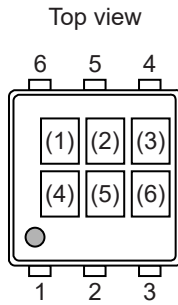


4.4 $R_{DOL} - V_{DO}$



■ 标记规格

1. SNT-6A



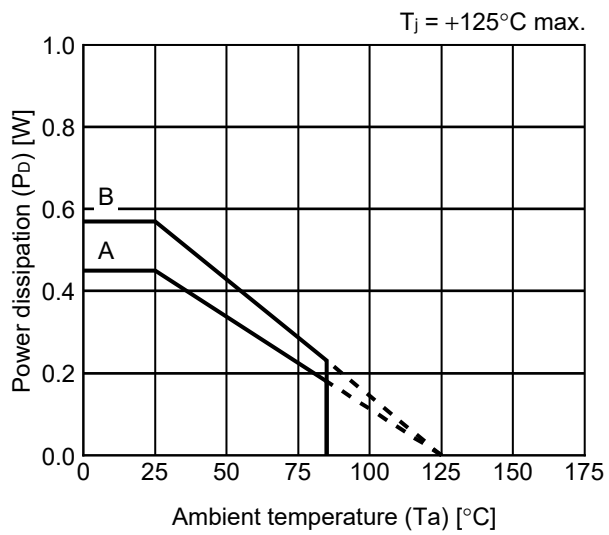
(1) ~ (3): 产品简称 (请参照产品名和产品简称的对照表)
(4) ~ (6): 批号

产品名和产品简称的对照表

产品名	产品简称		
	(1)	(2)	(3)
S-8269BAA-I6T1U	7	8	A
S-8269BAB-I6T1U	7	8	B
S-8269BAC-I6T1U	7	8	C
S-8269BAD-I6T1U	7	8	D

■ Power Dissipation

SNT-6A

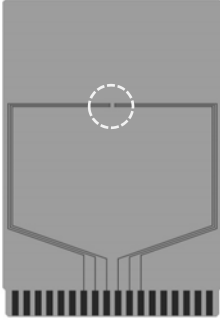


Board	Power Dissipation (P_D)
A	0.45 W
B	0.57 W
C	—
D	—
E	—

SNT-6A Test Board

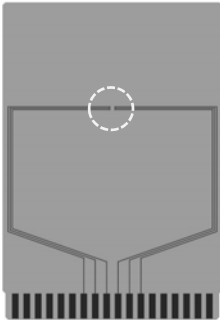
(1) Board A

 IC Mount Area



Item		Specification
Size [mm]		114.3 x 76.2 x t1.6
Material		FR-4
Number of copper foil layer		2
Copper foil layer [mm]	1	Land pattern and wiring for testing: t0.070
	2	-
	3	-
	4	74.2 x 74.2 x t0.070
Thermal via		-

(2) Board B



Item		Specification
Size [mm]		114.3 x 76.2 x t1.6
Material		FR-4
Number of copper foil layer		4
Copper foil layer [mm]	1	Land pattern and wiring for testing: t0.070
	2	74.2 x 74.2 x t0.035
	3	74.2 x 74.2 x t0.035
	4	74.2 x 74.2 x t0.070
Thermal via		-

No. SNT6A-A-Board-SD-1.0



No. PG006-A-P-SD-2.1

TITLE	SNT-6A-A-PKG Dimensions
No.	PG006-A-P-SD-2.1
ANGLE	
UNIT	mm
ABLIC Inc.	



→
Feed direction

No. PG006-A-C-SD-2.0

TITLE	SNT-6A-A-Carrier Tape
No.	PG006-A-C-SD-2.0
ANGLE	
UNIT	mm
ABLIC Inc.	



Enlarged drawing in the central part



No. PG006-A-R-SD-1.0

TITLE	SNT-6A-A-Reel		
No.	PG006-A-R-SD-1.0		
ANGLE		QTY.	5,000
UNIT	mm		
ABLIC Inc.			



※1. ランドパターンの幅に注意してください (0.25 mm min. / 0.30 mm typ.).
 ※2. パッケージ中央にランドパターンを広げないでください (1.30 mm ~ 1.40 mm)。

- 注意
1. パッケージのモールド樹脂下にシルク印刷やハンダ印刷などしないでください。
 2. パッケージ下の配線上のソルダーレジストなどの厚みをランドパターン表面から0.03 mm 以下にしてください。
 3. マスク開口サイズと開口位置はランドパターンと合わせてください。
 4. 詳細は "SNTパッケージ活用の手引き" を参照してください。

※1. Pay attention to the land pattern width (0.25 mm min. / 0.30 mm typ.).
 ※2. Do not widen the land pattern to the center of the package (1.30 mm ~ 1.40 mm).

- Caution**
1. Do not do silkscreen printing and solder printing under the mold resin of the package.
 2. The thickness of the solder resist on the wire pattern under the package should be 0.03 mm or less from the land pattern surface.
 3. Match the mask aperture size and aperture position with the land pattern.
 4. Refer to "SNT Package User's Guide" for details.

※1. 请注意焊盘模式的宽度 (0.25 mm min. / 0.30 mm typ.).
 ※2. 请勿向封装中间扩展焊盘模式 (1.30 mm ~ 1.40 mm)。

- 注意
1. 请勿在树脂型封装的下面印刷丝网、焊锡。
 2. 在封装下、布线上的阻焊膜厚度 (从焊盘模式表面起) 请控制在 0.03 mm 以下。
 3. 钢网的开口尺寸和开口位置请与焊盘模式对齐。
 4. 详细内容请参阅 "SNT 封装的应用指南"。

No. PG006-A-L-SD-4.1

TITLE	SNT-6A-A -Land Recommendation
No.	PG006-A-L-SD-4.1
ANGLE	
UNIT	mm
ABLIC Inc.	

免责声明 (使用注意事项)

1. 本资料记载的所有信息 (产品数据、规格、图、表、程序、算法、应用电路示例等) 是本资料公开时的最新信息, 有可能未经预告而更改。
2. 本资料记载的电路示例和使用方法仅供参考, 并非保证批量生产的设计。使用本资料的信息后, 发生并非因本资料记载的产品 (以下称本产品) 而造成的损害, 或是发生对第三方知识产权等权利侵犯情况, 本公司对此概不承担任何责任。
3. 因本资料记载错误而导致的损害, 本公司对此概不承担任何责任。
4. 请注意在本资料记载的条件范围内使用产品, 特别请注意绝对最大额定值、工作电压范围和电气特性等。因在本资料记载的条件范围外使用产品而造成的故障和 (或) 事故等的损害, 本公司对此概不承担任何责任。
5. 在使用本产品时, 请确认使用国家、地区以及用途的法律、法规, 测试产品用途的满足能力和安全性能。
6. 本产品出口海外时, 请遵守外汇交易及外国贸易法等出口法令, 办理必要的相关手续。
7. 严禁将本产品用于以及提供 (出口) 于开发大规模杀伤性武器或军事用途。对于如提供 (出口) 给开发、制造、使用或储藏核武器、生物武器、化学武器及导弹, 或有其他军事目的者的情况, 本公司对此概不承担任何责任。
8. 本产品并非是设计用于可能对生命、人体造成影响的设备或装置的部件, 也非是设计用于可能对财产造成损害的设备或装置的部件 (医疗设备、防灾设备、安全防范设备、燃料控制设备、基础设施控制设备、车辆设备、交通设备、车载设备、航空设备、太空设备及核能设备等)。请勿将本产品用于上述设备或装置的部件。本公司事先明确标示的车载用途例外。作为上述设备或装置的部件使用本产品时, 或本公司事先明确标示的用途以外使用本产品时, 所导致的损害, 本公司对此概不承担任何责任。
9. 半导体产品可能有一定的概率发生故障或误工作。为了防止因本产品的故障或误工作而导致的人身事故、火灾事故、社会性损害等, 请客户自行负责进行冗长设计、防止火势蔓延措施、防止误工作等安全设计。并请对整个系统进行充分的评价, 客户自行判断适用的可否。
10. 本产品非耐放射线设计产品。请客户根据用途, 在产品设计的过程中采取放射线防护措施。
11. 本产品在一般的使用条件下, 不会影响人体健康, 但因含有化学物质和重金属, 所以请不要将其放入口中。另外, 晶元和芯片的破裂面可能比较尖锐, 徒手接触时请注意防护, 以免受伤等。
12. 废弃本产品时, 请遵守使用国家和地区的法令, 合理地处理。
13. 本资料中也包含了与本公司的著作权和专有知识有关的内容。本资料记载的内容并非是对本公司或第三方的知识产权、其它权利的实施及使用的承诺或保证。严禁在未经本公司许可的情况下转载、复制或向第三方公开本资料的一部分或全部。
14. 有关本资料的详细内容等如有不明之处, 请向代理商咨询。
15. 本免责声明以日语版为正本。即使有英语版或中文版的翻译件, 仍以日语版的正本为准。

2.4-2019.07



ABLIC

艾普凌科有限公司
www.ablic.com