

ABLIC S-19110AxxA ~ S-19110HxxAシリーズ

www.ablic.com

車載用 125°C動作 36 V
SENSE入力 遅延機能付き (遅延時間外部設定)
ボルテージディテクタ

© ABLIC Inc., 2014-2020

Rev.1.5_00

S-19110シリーズは、CMOS技術を使用して開発した、高精度電圧検出ICです。検出電圧、解除電圧は内部で固定され、精度は±2.0%です。消費電流は600 nA typ.で動作します。

SENSE検出ピンは電源端子とは別に検出電圧入力端子 (SENSE端子) を備えているため、SENSE端子電圧が0 Vまで低下しても出力が不定になりません。

また、コンデンサを外付けすることで検出信号、解除信号を遅延させることができ、検出遅延時間の精度は±20% ($C_N = 3.3$ nF, $T_a = -40^\circ\text{C} \sim +125^\circ\text{C}$)、解除遅延時間の精度は±20% ($C_P = 3.3$ nF, $T_a = -40^\circ\text{C} \sim +125^\circ\text{C}$) です。

出力形態はNchオープンドレイン出力です。

弊社では、お客様の機能安全設計をサポートするため、ご使用条件に合わせて算出したFIT値を提供しております。FIT値算出の実施については販売窓口までお問い合わせください。

注意 本製品は、車両機器、車載機器へのご使用が可能です。これらの用途でご使用をお考えの際は、必ず販売窓口までご相談ください。

■ 特長

- ・ 検出電圧 : 5.0 V ~ 10.0 V (0.05 Vステップ)
- ・ 検出電圧精度 : ±2.0% ($T_a = -40^\circ\text{C} \sim +125^\circ\text{C}$)
- ・ 検出遅延時間精度 : ±20% ($C_N = 3.3$ nF, $T_a = -40^\circ\text{C} \sim +125^\circ\text{C}$)
- ・ 解除電圧 : 5.25 V ~ 13.0 V (0.05 Vステップ)
- ・ 解除電圧精度 : ±2.0% ($T_a = -40^\circ\text{C} \sim +125^\circ\text{C}$, $5.0\% \leq V_{HYS} \leq 20.0\%$)
±2.5% ($T_a = -40^\circ\text{C} \sim +125^\circ\text{C}$, $20.0\% < V_{HYS} \leq 30.0\%$)
- ・ 解除遅延時間精度 : ±20% ($C_P = 3.3$ nF, $T_a = -40^\circ\text{C} \sim +125^\circ\text{C}$)
- ・ 消費電流 : 600 nA typ.
- ・ 動作電圧範囲 : 1.8 V ~ 36.0 V
- ・ ヒステリシス幅^{*1} : "あり"、"なし" を選択可能
5.0% ~ 30.0% ($T_a = -40^\circ\text{C} \sim +125^\circ\text{C}$)
- ・ 出力形態 : Nchオープンドレイン出力
- ・ 動作温度範囲 : $T_a = -40^\circ\text{C} \sim +125^\circ\text{C}$
- ・ 鉛フリー (Sn 100%)、ハロゲンフリー
- ・ 45 Vロードダンプ耐性あり
- ・ AEC-Q100対応^{*2}

*1. "あり" を選択した場合、ヒステリシス幅は5.0% ~ 30.0%の範囲で設定可能です。

*2. 詳細は、販売窓口までお問い合わせください。

■ 用途

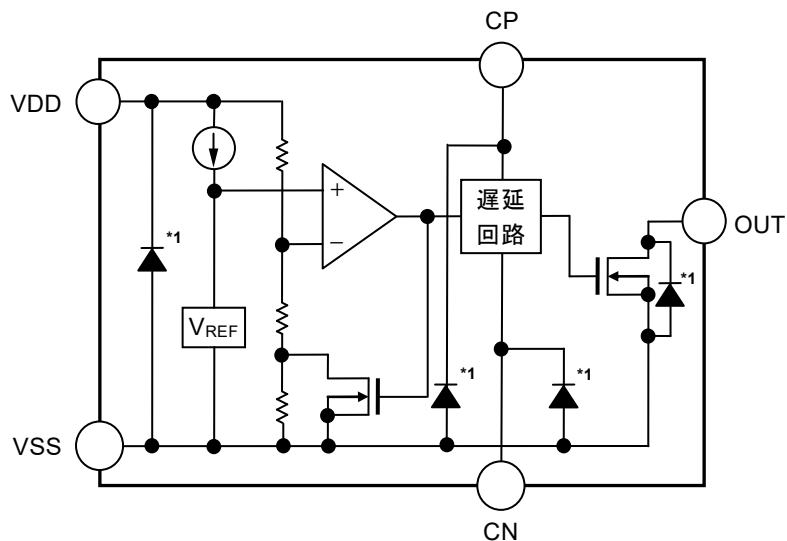
- ・ マイコン用電源の監視およびCPUのリセット
- ・ 車載バッテリー電圧関連の電圧検出
- ・ 車載用 (エンジン、トランスミッション、サスペンション、ABS、EV / HEV / PHEV関連機器等)

■ パッケージ

- ・ SOT-23-6

■ ブロック図

1. S-19110シリーズA / Bタイプ (VDD検出品)

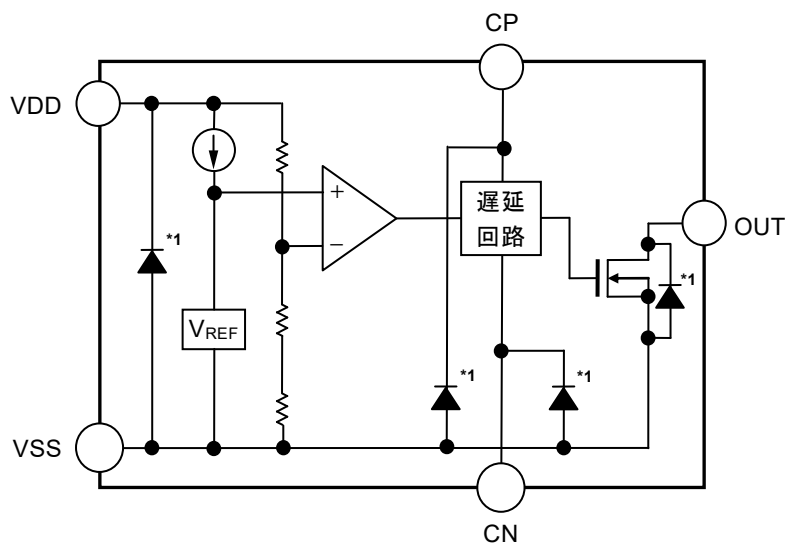


機能	状態
電圧検出	VDD検出
ヒステリシス幅	あり

*1. 寄生ダイオード

図1

2. S-19110シリーズC / Dタイプ (VDD検出品)

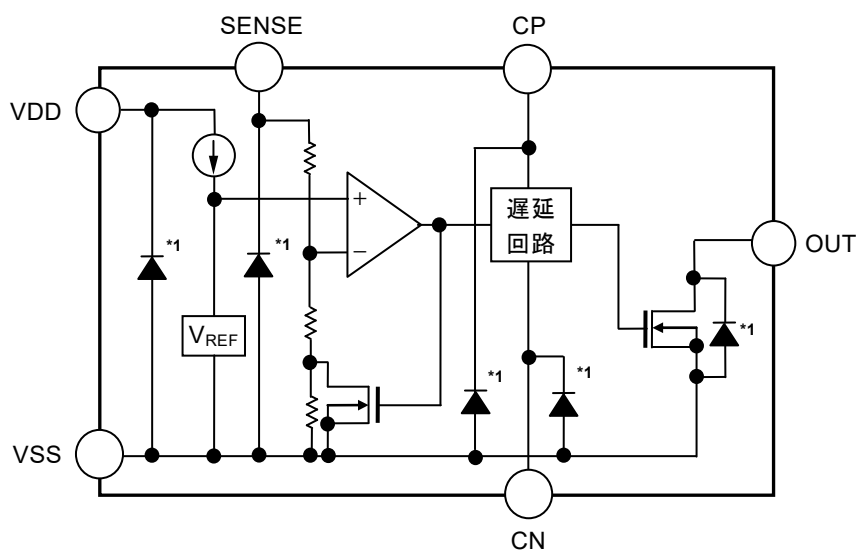


機能	状態
電圧検出	VDD検出
ヒステリシス幅	なし

*1. 寄生ダイオード

図2

3. S-19110シリーズE / Fタイプ (SENSE検出品)

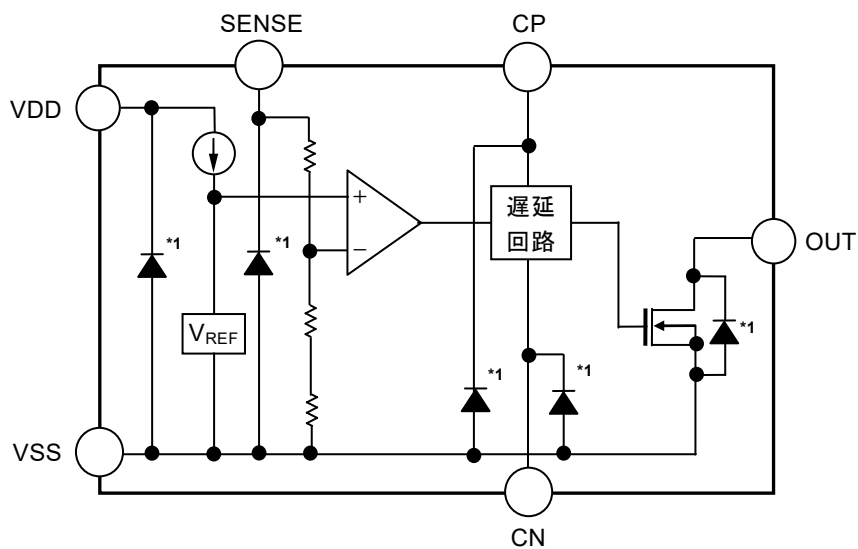


機能	状態
電圧検出	SENSE検出
ヒステリシス幅	あり

*1. 寄生ダイオード

図3

4. S-19110シリーズG / Hタイプ (SENSE検出品)



機能	状態
電圧検出	SENSE検出
ヒステリシス幅	なし

*1. 寄生ダイオード

図4

■ AEC-Q100対応

本ICはAEC-Q100の動作温度グレード1に対応しています。

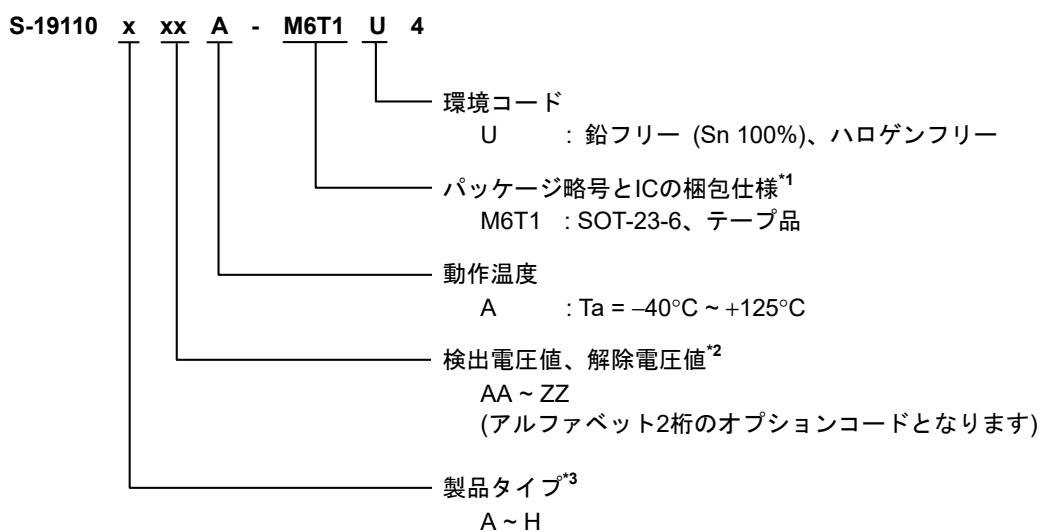
AEC-Q100の信頼性試験の詳細については、販売窓口までお問い合わせください。

■ 品目コードの構成

S-19110シリーズは、製品タイプ、検出電圧値、解除電圧値を用途により選択指定することができます。

製品名における文字列が示す内容は "1. 製品名" を、製品タイプは "2. 製品タイプ機能別一覧" を、パッケージ図面は "3. パッケージ" を参照してください。

1. 製品名



*1. テープ図面を参照してください。

*2. 検出電圧値、解除電圧値の組み合わせについては、販売窓口までお問い合わせください。

*3. "2. 製品タイプ機能別一覧" を参照してください。

備考1. 検出電圧 ($-V_{DET}$) は、解除電圧 ($+V_{DET}$) との差 (ヒステリシス幅) を5.0% ~ 30.0%の範囲で設定することができます。検出電圧、解除電圧の組み合わせは、図5に示すAの領域から選択可能です。

例： $-V_{DET} = 5.0$ Vの場合、解除電圧は5.25 V ~ 6.5 Vの範囲で50 mVステップで設定可能です。

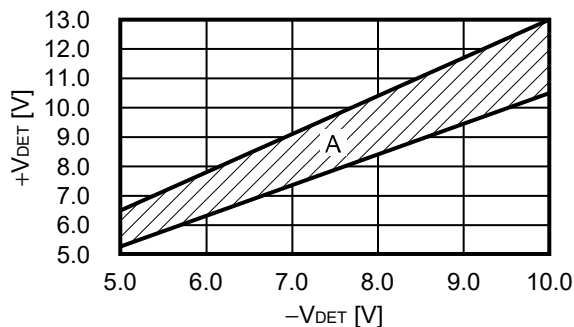


図5 検出電圧、解除電圧設定可能領域 ($-V_{DET} \leq 10.0$ V)

2. S-19110シリーズの検出電圧は10.0 V max.ですが、SENSE検出品の $-V_{DET} = 10.0$ V品では、図6のBの領域の解除電圧となります。外付け抵抗を用いて10.0 Vを越える検出電圧を設定する場合は、検出電圧との差が5.0% ~ 30.0%の範囲となる解除電圧を設定することができます。詳細は、「■ 動作説明」、「2. SENSE端子」を参照してください。

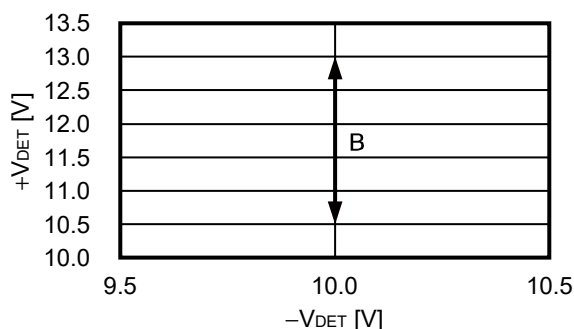


図6 検出電圧、解除電圧設定可能領域 ($-V_{DET} > 10.0$ V)

2. 製品タイプ機能別一覧

表1

製品タイプ	電圧検出	出力論理	ヒステリシス幅
A	VDD検出	アクティブ "L"	あり
B	VDD検出	アクティブ "H"	あり
C	VDD検出	アクティブ "L"	なし
D	VDD検出	アクティブ "H"	なし
E	SENSE検出	アクティブ "L"	あり
F	SENSE検出	アクティブ "H"	あり
G	SENSE検出	アクティブ "L"	なし
H	SENSE検出	アクティブ "H"	なし

3. パッケージ

表2 パッケージ図面コード

パッケージ名	外形寸法図面	テープ図面	リール図面
SOT-23-6	MP006-A-P-SD	MP006-A-C-SD	MP006-A-R-SD

■ ピン配置図

1. S-19110シリーズA/B/C/Dタイプ (VDD検出品)

1.1 SOT-23-6

Top view

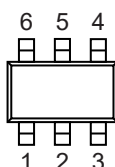


図7

表3

端子番号	端子記号	端子内容
1	VDD	電圧入力端子
2	NC*1	無接続
3	OUT	電圧検出出力端子
4	CP*2	解除遅延用コンデンサ接続端子
5	VSS	GND端子
6	CN*3	検出遅延用コンデンサ接続端子

- *1. NCは電氣的にオープンを示します。そのため、VDD端子またはVSS端子に接続しても問題ありません。
- *2. CP端子 - VSS端子間にコンデンサを接続します。その容量により、解除遅延時間を調整できます。また、CP端子はオープンでも使用可能です。
- *3. CN端子 - VSS端子間にコンデンサを接続します。その容量により、検出遅延時間を調整できます。また、CN端子はオープンでも使用可能です。

2. S-19110シリーズE/F/G/Hタイプ (SENSE検出品)

2.1 SOT-23-6

Top view

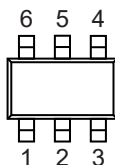


図8

表4

端子番号	端子記号	端子内容
1	VDD	電圧入力端子
2	SENSE	検出電圧入力端子
3	OUT	電圧検出出力端子
4	CP*1	解除遅延用コンデンサ接続端子
5	VSS	GND端子
6	CN*2	検出遅延用コンデンサ接続端子

- *1. CP端子 - VSS端子間にコンデンサを接続します。その容量により、解除遅延時間を調整できます。また、CP端子はオープンでも使用可能です。
- *2. CN端子 - VSS端子間にコンデンサを接続します。その容量により、検出遅延時間を調整できます。また、CN端子はオープンでも使用可能です。

■ 絶対最大定格

表5

(特記なき場合 : Ta = -40°C ~ +125°C)

項目	記号	絶対最大定格	単位
電源電圧	V _{DD} - V _{SS}	V _{SS} - 0.3 ~ V _{SS} + 45	V
SENSE端子入力電圧	V _{SENSE}	V _{SS} - 0.3 ~ V _{SS} + 45	V
CP端子入力電圧	V _{CP}	V _{SS} - 0.3 ~ V _{DD} + 0.3 ≦ V _{SS} + 7.0	V
CN端子入力電圧	V _{CN}	V _{SS} - 0.3 ~ V _{DD} + 0.3 ≦ V _{SS} + 7.0	V
出力電圧	V _{OUT}	V _{SS} - 0.3 ~ V _{SS} + 45	V
出力電流	I _{OUT}	25	mA
動作周囲温度	T _{opr}	-40 ~ +125	°C
保存温度	T _{stg}	-40 ~ +150	°C

注意 絶対最大定格とは、どのような条件下でも越えてはならない定格値です。万一この定格値を越えると、製品の劣化などの物理的な損傷を与える可能性があります。

■ 熱抵抗値

表6

項目	記号	条件	Min.	Typ.	Max.	単位	
ジャンクション温度 - 周囲温度間 熱抵抗値*1	θ _{JA}	SOT-23-6	Board A	-	159	-	°C/W
			Board B	-	124	-	°C/W
			Board C	-	-	-	°C/W
			Board D	-	-	-	°C/W
			Board E	-	-	-	°C/W

*1. 測定環境 : JEDEC STANDARD JESD51-2A準拠

備考 詳細については、"■ Power Dissipation"、"Test Board" を参照してください。

■ 電気的特性

1. VDD検出品

表7

(特記なき場合 : Ta = -40°C ~ +125°C)

項目	記号	条件	Min.	Typ.	Max.	単位	測定回路	
検出電圧*1	-V _{DET}	5.0 V ≤ -V _{DET(S)} ≤ 10.0 V	-V _{DET(S)} × 0.980	-V _{DET(S)}	-V _{DET(S)} × 1.020	V	1	
解除電圧*2	+V _{DET}	A/Bタイプ 5.0% ≤ V _{HYS} ≤ 20.0%*3	+V _{DET(S)} × 0.980	+V _{DET(S)}	+V _{DET(S)} × 1.020	V	1	
		A/Bタイプ 20.0% < V _{HYS} ≤ 30.0%*3	+V _{DET(S)} × 0.975	+V _{DET(S)}	+V _{DET(S)} × 1.025	V	1	
		C/Dタイプ V _{HYS} = 0%*4	-V _{DET(S)} × 0.980	-V _{DET(S)}	-V _{DET(S)} × 1.020	V	1	
消費電流	I _{SS}	A/B/C/Dタイプ V _{DD} = -V _{DET} - 0.1 V, 5.0 V ≤ -V _{DET} ≤ 10.0 V	-	0.60	1.60	μA	2	
		A/Bタイプ V _{DD} = +V _{DET} + 0.1 V, 5.25 V ≤ +V _{DET} ≤ 13.0 V	-	0.60	1.60	μA	2	
動作電圧	V _{DD}	-	1.8	-	36.0	V	1	
出力電流	I _{OUT}	出カトランジスタ Nch V _{DS} *5 = 0.05 V	V _{DD} = 4.5 V, アクティブ "L"	0.45	-	-	mA	3
			V _{DD} = 14.0 V, アクティブ "H"	0.45	-	-	mA	3
リーク電流	I _{LEAK}	出カトランジスタ Nch	V _{DD} = 30.0 V, V _{OUT} = 30.0 V, アクティブ "L"	-	-	2.0	μA	3
			V _{DD} = 4.5 V, V _{OUT} = 30.0 V, アクティブ "H"	-	-	2.0	μA	3
検出遅延時間*6	t _{RESET}	C _N = 3.3 nF	8.0	10.0	12.0	ms	4	
解除遅延時間	t _{DELAY}	A/Bタイプ*7 C _P = 3.3 nF	8.0	10.0	12.0	ms	4	
		C/Dタイプ*8 C _P = 3.3 nF	8.0	10.0	12.0	ms	4	
CP端子ディスチャージ オン抵抗	R _{CP}	V _{DD} = 14.0 V, V _{CP} = 0.5 V	0.30	-	2.60	kΩ	-	
CN端子ディスチャージ オン抵抗	R _{CN}	V _{DD} = 4.5 V, V _{CN} = 0.5 V	0.63	-	2.60	kΩ	-	

*1. -V_{DET} : 実際の検出電圧値、-V_{DET(S)} : 設定検出電圧値

*2. +V_{DET} : 実際の解除電圧値、+V_{DET(S)} : 設定解除電圧値

*3. ヒステリシス幅は5.0% ~ 30.0%の範囲で設定可能ですが、20.0%を越える設定では、解除電圧の精度が異なります。

*4. ヒステリシス幅 "なし" のため、解除電圧 = 検出電圧となります。

*5. V_{DS} : 出カトランジスタのドレイン - ソース間電圧

*6. 電源電圧 (V_{DD}) が一度解除電圧に達した後、V_{DD}端子に-V_{DET(S)} + 1.0 V → -V_{DET(S)} - 1.0 Vのパルス電圧を印加してから、V_{OUT}がV_{DD} / 2に達するまでの時間です。

*7. V_{DD}端子に+V_{DET(S)} - 1.0 V → +V_{DET(S)} + 1.0 Vのパルス電圧を印加してから、V_{OUT}がV_{DD} / 2に達するまでの時間です。

*8. V_{DD}端子に-V_{DET(S)} - 1.0 V → -V_{DET(S)} + 1.0 Vのパルス電圧を印加してから、V_{OUT}がV_{DD} / 2に達するまでの時間です。

2. SENSE検出品

表8

(特記なき場合 : Ta = -40°C ~ +125°C)

項目	記号	条件	Min.	Typ.	Max.	単位	測定回路	
検出電圧*1	-V _{DET}	V _{DD} = 16.0 V, 5.0 V ≤ -V _{DET(S)} ≤ 10.0 V	-V _{DET(S)} × 0.980	-V _{DET(S)}	-V _{DET(S)} × 1.020	V	1	
解除電圧*2	+V _{DET}	V _{DD} = 16.0 V	E/Fタイプ 5.0% ≤ V _{HYS} ≤ 20.0%*3	+V _{DET(S)} × 0.980	+V _{DET(S)}	+V _{DET(S)} × 1.020	V	1
			E/Fタイプ 20.0% < V _{HYS} ≤ 30.0%*3	+V _{DET(S)} × 0.975	+V _{DET(S)}	+V _{DET(S)} × 1.025	V	1
			G/Hタイプ V _{HYS} = 0%*4	-V _{DET(S)} × 0.980	-V _{DET(S)}	-V _{DET(S)} × 1.020	V	1
消費電流*5	I _{SS}	E/F/G/Hタイプ V _{DD} = 16.0 V, V _{SENSE} = -V _{DET} - 0.1 V, 5.0 V ≤ -V _{DET} ≤ 10.0 V	-	0.55	1.55	μA	2	
		E/Fタイプ V _{DD} = 16.0 V, V _{SENSE} = +V _{DET} + 0.1 V, 5.25 V ≤ +V _{DET} ≤ 13.0 V	-	0.55	1.55	μA	2	
動作電圧	V _{DD}	-	3.0	-	36.0	V	1	
出力電流	I _{OUT}	出力トランジスタ Nch V _{DS} *6 = 0.05 V	V _{DD} = 5.0 V, V _{SENSE} = 4.5 V, アクティブ "L"	0.45	-	-	mA	3
			V _{DD} = 5.0 V, V _{SENSE} = 14.0 V, アクティブ "H"	0.45	-	-	mA	3
リーク電流	I _{LEAK}	出力トランジスタ Nch	V _{DD} = 30.0 V, V _{OUT} = 30.0 V, V _{SENSE} = 30.0 V, アクティブ "L"	-	-	2.0	μA	3
			V _{DD} = 30.0 V, V _{OUT} = 30.0 V, V _{SENSE} = 4.5 V, アクティブ "H"	-	-	2.0	μA	3
検出遅延時間*7	t _{RESET}	C _N = 3.3 nF	8.0	10.0	12.0	ms	4	
解除遅延時間	t _{DELAY}	E/Fタイプ*8 C _P = 3.3 nF	8.0	10.0	12.0	ms	4	
		G/Hタイプ*9 C _P = 3.3 nF	8.0	10.0	12.0	ms	4	
SENSE端子抵抗	R _{SENSE}	-	26.0	-	400	MΩ	2	
CP端子ディスチャージ オン抵抗	R _{CP}	V _{DD} = 4.5 V, V _{SENSE} = 14.0 V, V _{CP} = 0.5 V	0.30	-	2.60	kΩ	-	
CN端子ディスチャージ オン抵抗	R _{CN}	V _{DD} = 4.5 V, V _{SENSE} = 4.5 V, V _{CN} = 0.5 V	0.63	-	2.60	kΩ	-	

*1. -V_{DET}: 実際の検出電圧値、-V_{DET(S)}: 設定検出電圧値

*2. +V_{DET}: 実際の解除電圧値、+V_{DET(S)}: 設定解除電圧値

*3. ヒステリシス幅は5.0% ~ 30.0%の範囲で設定可能ですが、20.0%を越える設定では、解除電圧の精度が異なります。

*4. ヒステリシス幅 "なし" のため、解除電圧 = 検出電圧となります。

*5. SENSE端子抵抗に流れる電流は含みません。

*6. V_{DS}: 出力トランジスタのドレイン - ソース間電圧

*7. V_{DD}端子に16.0 Vを印加し、SENSE端子入力電圧 (V_{SENSE}) が一度解除電圧に達した後、SENSE端子に-V_{DET(S)} + 1.0 V → -V_{DET(S)} - 1.0 Vのパルス電圧を印加してから、V_{OUT}がV_{DD} / 2に達するまでの時間です。

*8. V_{DD}端子に16.0 V、SENSE端子に+V_{DET(S)} - 1.0 V → +V_{DET(S)} + 1.0 Vのパルス電圧を印加してから、V_{OUT}がV_{DD} / 2に達するまでの時間です。

*9. V_{DD}端子に16.0 V、SENSE端子に-V_{DET(S)} - 1.0 V → -V_{DET(S)} + 1.0 Vのパルス電圧を印加してから、V_{OUT}がV_{DD} / 2に達するまでの時間です。

■ 測定回路

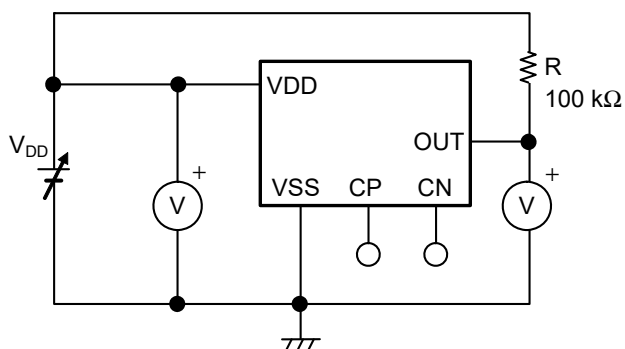


図9 測定回路1 (VDD検出品)

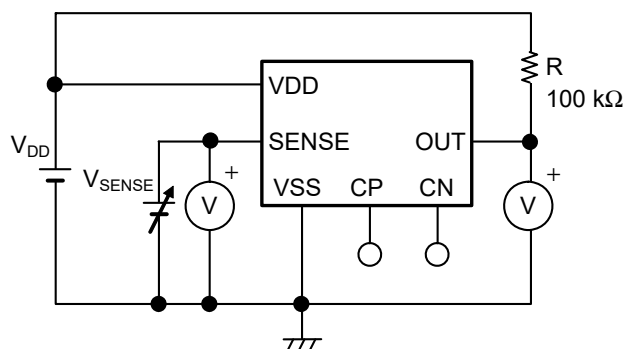


図10 測定回路1 (SENSE検出品)

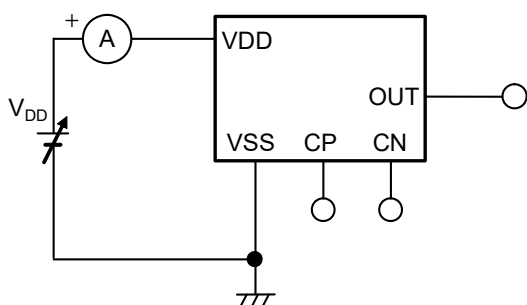


図11 測定回路2 (VDD検出品)

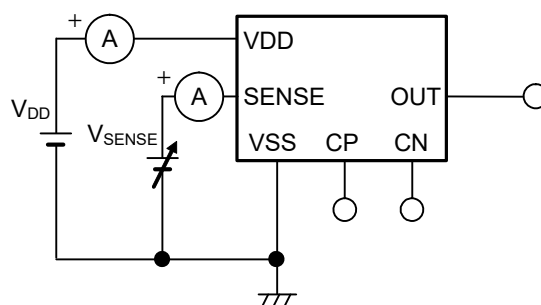


図12 測定回路2 (SENSE検出品)

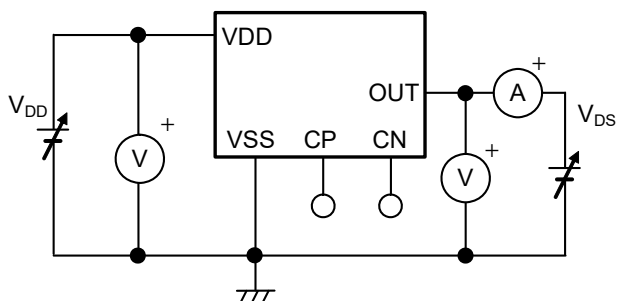


図13 測定回路3 (VDD検出品)

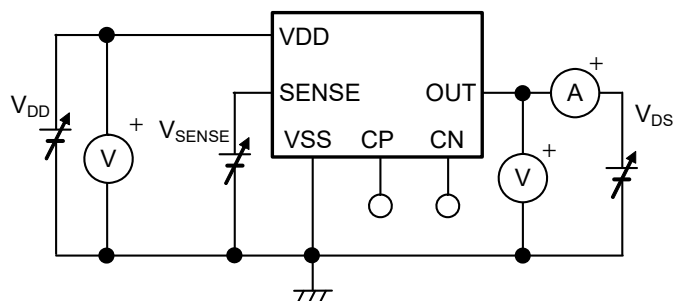


図14 測定回路3 (SENSE検出品)

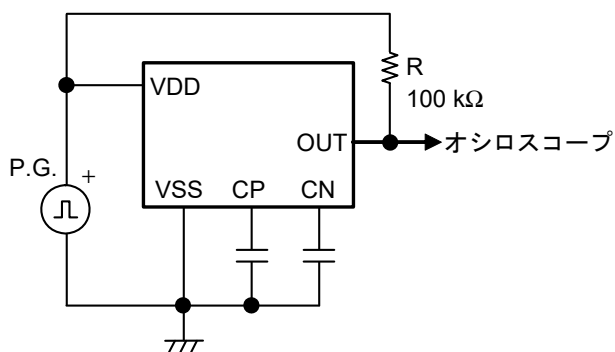


図15 測定回路4 (VDD検出品)

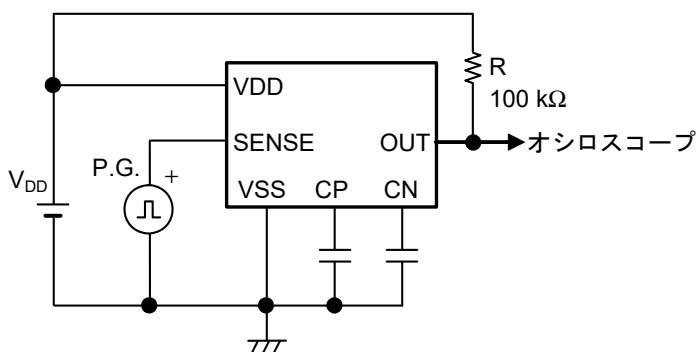
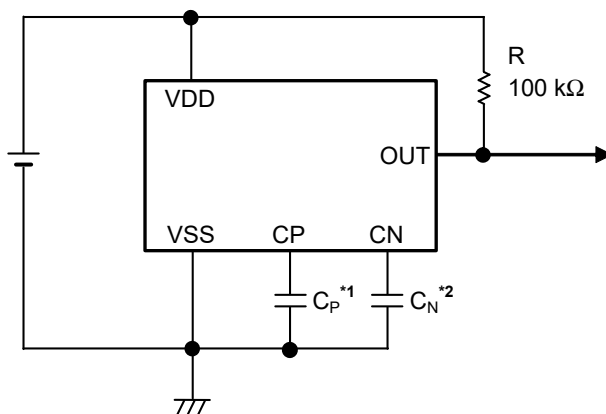


図16 測定回路4 (SENSE検出品)

■ 標準回路

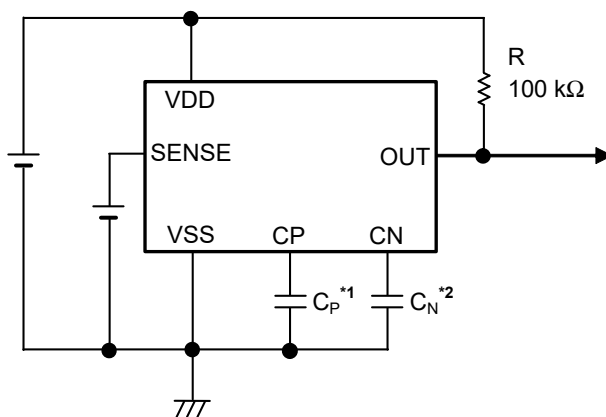
1. VDD検出品



- *1. 遅延用コンデンサ (C_P) は、CP端子とVSS端子に直接接続してください。
- *2. 遅延用コンデンサ (C_N) は、CN端子とVSS端子に直接接続してください。

図17

2. SENSE検出品



- *1. 遅延用コンデンサ (C_P) は、CP端子とVSS端子に直接接続してください。
- *2. 遅延用コンデンサ (C_N) は、CN端子とVSS端子に直接接続してください。

図18

注意 上記接続図および定数は、動作を保証するものではありません。実際のアプリケーションで十分な評価の上、定数を設定してください。

■ 用語の説明

1. 検出電圧 ($-V_{DET}$)

検出電圧とは、**図23**、**図24**の出力がアクティブ "H" では "H"、アクティブ "L" では "L" に切り換わる電圧 (VDD 検出品 : V_{DD} 、SENSE検出品 : V_{SENSE}) です。

この検出電圧は同じ製品であっても多少のバラツキがあり、そのバラツキによる検出電圧の最小値 ($-V_{DET}$ min.) から最大値 ($-V_{DET}$ max.) までを検出電圧範囲といいます (**図19**、**図21**参照)。

例 : $-V_{DET} = 5.0$ V品の場合、検出電圧は 4.900 V $\leq -V_{DET} \leq 5.100$ Vの範囲内の一点です。

つまり $-V_{DET} = 4.900$ Vの製品もあれば、 $-V_{DET} = 5.100$ Vの製品も存在します。

2. 解除電圧 ($+V_{DET}$)

解除電圧とは、**図23**、**図24**の出力がアクティブ "H" では "L"、アクティブ "L" では "H" に切り換わる電圧 (VDD 検出品 : V_{DD} 、SENSE検出品 : V_{SENSE}) です。

解除電圧は、検出電圧との差が5.0% ~ 30.0%の範囲内で設定できます ("**図5 検出電圧、解除電圧設定可能領域 ($-V_{DET} \leq 10.0$ V)**" 参照)。

この解除電圧は同じ製品であっても多少のバラツキがあり、そのバラツキによる解除電圧の最小値 ($+V_{DET}$ min.) から最大値 ($+V_{DET}$ max.) までを解除電圧範囲といいます (**図20**、**図22**参照)。

解除電圧精度は、ヒステリシス幅 = 5.0% ~ 20.0%の場合は $\pm 2.0\%$ 、ヒステリシス幅 = 20.0% ~ 30.0%の場合は $\pm 2.5\%$ です。

S-19110シリーズC/D/G/Hタイプの場合、解除電圧 ($+V_{DET}$) は製品の実際の検出電圧 ($-V_{DET}$) と同じ値です。

例1 : $-V_{DET} = 6.0$ V、 $+V_{DET} = 6.6$ V (ヒステリシス幅 = 10.0%) の場合、解除電圧は 6.468 V $\leq +V_{DET} \leq 6.732$ Vの範囲内の一点です。

つまり $+V_{DET} = 6.468$ Vの製品もあれば、 $+V_{DET} = 6.732$ Vの製品も存在します。

例2 : $-V_{DET} = 10.0$ V、 $+V_{DET} = 13.0$ V (ヒステリシス幅 = 30.0%) の場合、解除電圧は 12.675 V $\leq +V_{DET} \leq 13.325$ Vの範囲内の一点です。

つまり $+V_{DET} = 12.675$ Vの製品もあれば、 $+V_{DET} = 13.325$ Vの製品も存在します。

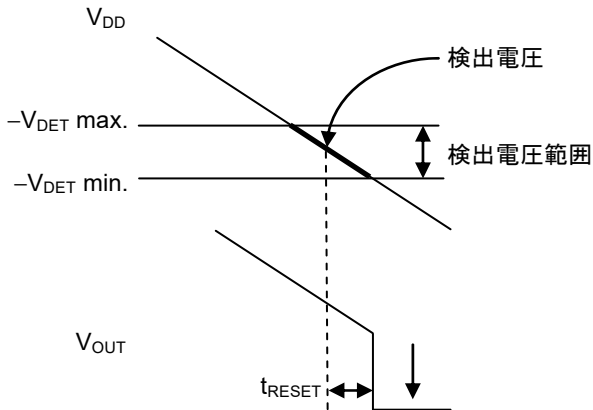


図19 検出電圧 (VDD検出品)

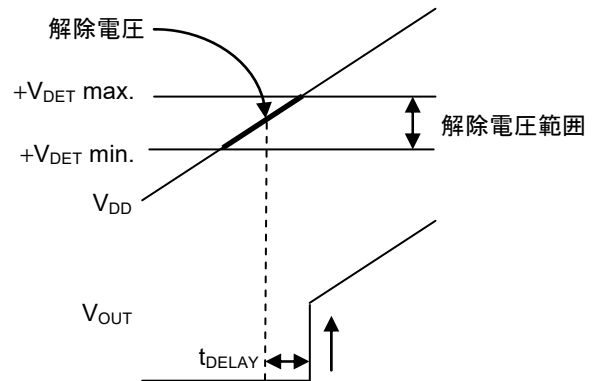


図20 解除電圧 (VDD検出品)

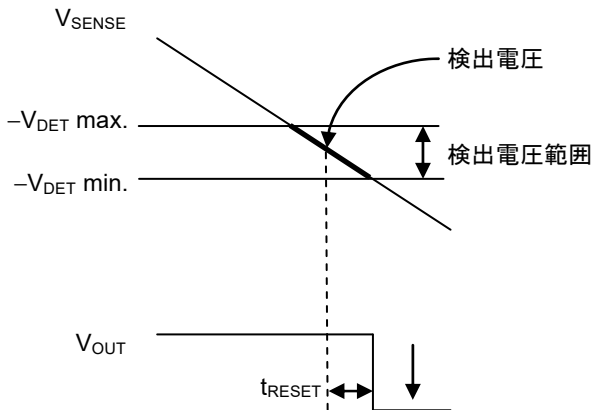


図21 検出電圧 (SENSE検出品)

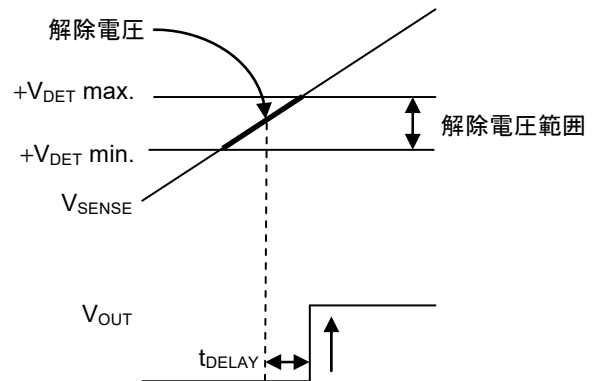


図22 解除電圧 (SENSE検出品)

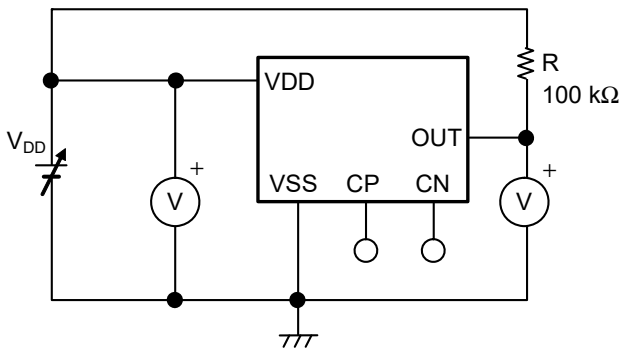


図23 検出電圧、解除電圧の測定回路 (VDD検出品)

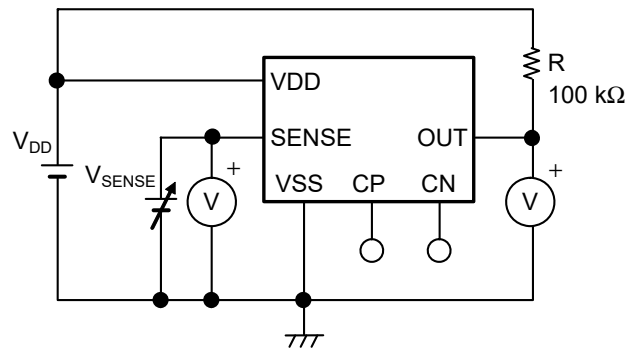


図24 検出電圧、解除電圧の測定回路 (SENSE検出品)

3. ヒステリシス幅 (V_{HYS})

ヒステリシス幅とは、検出電圧と解除電圧との電圧差 (図26、図28、図34、図36におけるB点の電圧 - A点の電圧 = V_{HYS}) を表しています。検出電圧と解除電圧との間にヒステリシス幅をもたせることにより、入力電圧にノイズ等が乗るときに生じる誤動作を防止できます。

4. 貫通電流

貫通電流とは、電圧検出器の検出および解除時にVDD端子に瞬間的に流れる電流です。

■ 動作説明

1. 基本動作

1.1 S-19110シリーズAタイプ

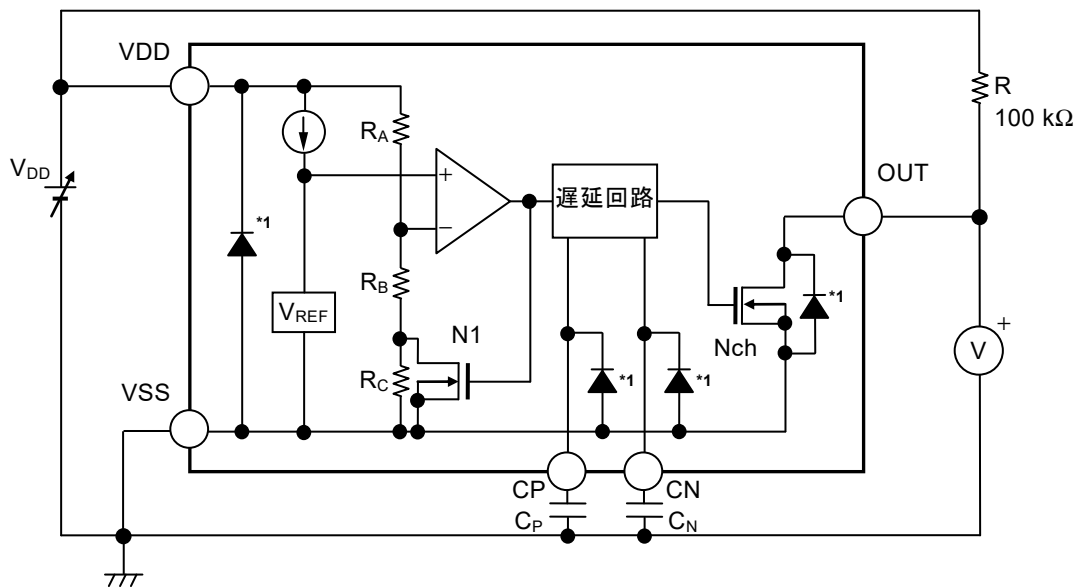
- (1) 電源電圧 (V_{DD}) が解除電圧 ($+V_{DET}$) 以上でNchトランジスタはオフになり、出力がプルアップされている場合、 V_{DD} が出力 ("H" が出力) されます。

このときNchトランジスタ (N1) はオフ状態で、コンパレータへの入力電圧は $\frac{(R_B + R_C) \cdot V_{DD}}{R_A + R_B + R_C}$ になります。

- (2) V_{DD} が低下し $+V_{DET}$ 以下になっても、検出電圧 ($-V_{DET}$) より高ければ V_{DD} が出力されます。
 V_{DD} が $-V_{DET}$ (図26のA点) 以下になると出力段のNchトランジスタはオンになり、検出遅延時間 (t_{RESET}) が経過した後、OUT端子から V_{SS} が出力 ("L" が出力) されます。

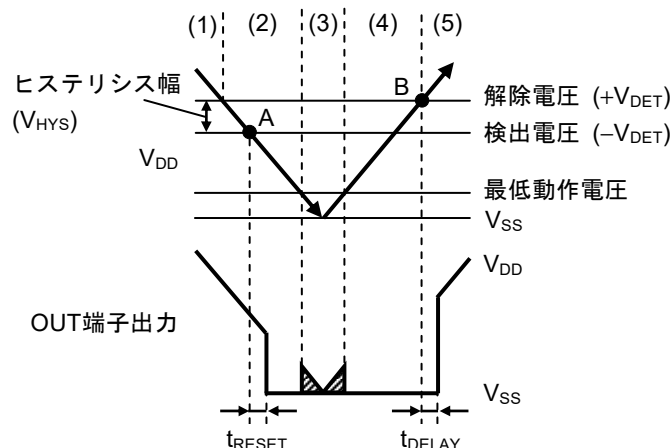
このときN1はオンになり、コンパレータへの入力電圧は $\frac{R_B \cdot V_{DD}}{R_A + R_B}$ になります。

- (3) V_{DD} がさらに低下し、ICの最低動作電圧以下になると出力は不定になり、出力がプルアップされている場合、 V_{DD} が出力されます。
(4) V_{DD} を最低動作電圧以上に上昇させると V_{SS} が出力されます。また、 V_{DD} が $-V_{DET}$ を越えても $+V_{DET}$ 未満の場合、 V_{SS} が出力されます。
(5) さらに V_{DD} を上昇させ $+V_{DET}$ (図26のB点) 以上になるとNchトランジスタはオフになり、出力がプルアップされている場合、解除遅延時間 (t_{DELAY}) が経過した後、OUT端子から V_{DD} が出力されます。



*1. 寄生ダイオード

図25 S-19110シリーズAタイプの動作説明図

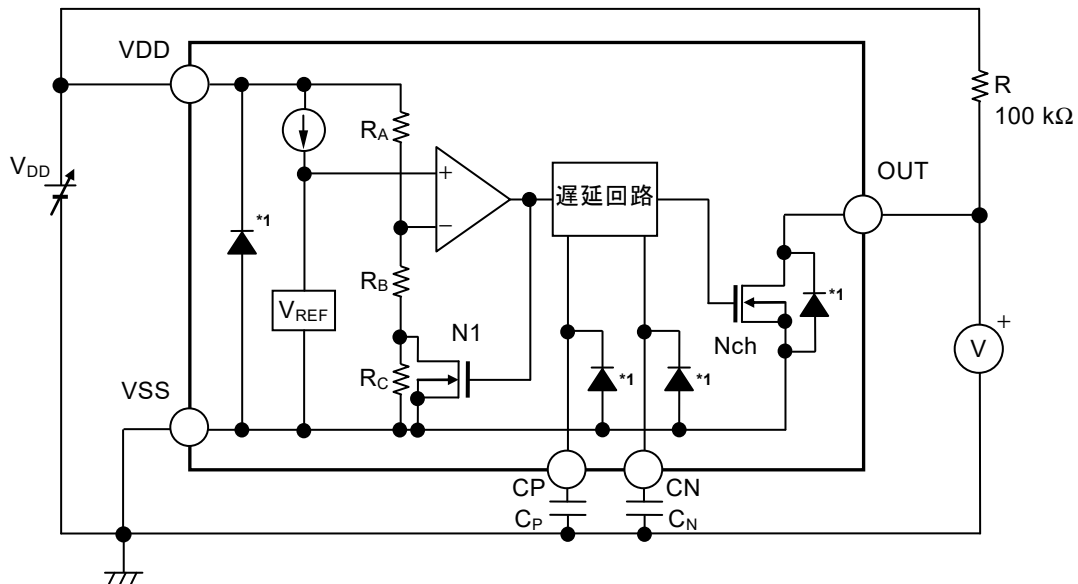


備考 V_{DD} が最低動作電圧以下のとき、OUT端子出力電圧は斜線部内で不定となります。

図26 S-19110シリーズAタイプのタイミングチャート

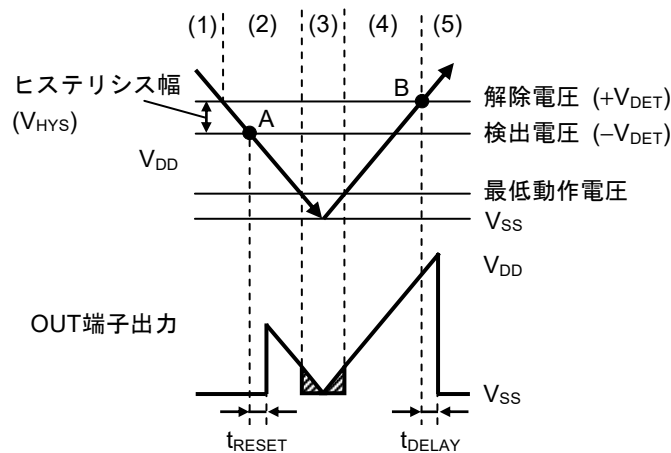
1.2 S-19110シリーズBタイプ

- (1) 電源電圧 (V_{DD}) が解除電圧 ($+V_{DET}$) 以上でNchトランジスタはオンになり、 V_{SS} が出力 ("L" が出力) されます。
 このときNchトランジスタ (N1) はオフ状態で、コンパレータへの入力電圧は $\frac{(R_B + R_C) \cdot V_{DD}}{R_A + R_B + R_C}$ になります。
- (2) V_{DD} が低下し $+V_{DET}$ 以下になっても、検出電圧 ($-V_{DET}$) より高ければ、 V_{SS} が出力されます。
 V_{DD} が $-V_{DET}$ (図28のA点) 以下になると出力段のNchトランジスタはオフになり、出力がプルアップされている場合、検出遅延時間 (t_{RESET}) が経過した後、OUT端子から V_{DD} が出力 ("H" が出力) されます。
 このときN1はオンになり、コンパレータへの入力電圧は $\frac{R_B \cdot V_{DD}}{R_A + R_B}$ になります。
- (3) V_{DD} がさらに低下し、ICの最低動作電圧以下になると出力は不定になり、出力がプルアップされている場合、 V_{DD} が出力されます。
- (4) V_{DD} を最低動作電圧以上に上昇させると V_{DD} が出力されます。また、 V_{DD} が $-V_{DET}$ を越えても $+V_{DET}$ 未満の場合、 V_{DD} が出力されます。
- (5) さらに V_{DD} を上昇させ $+V_{DET}$ (図28のB点) 以上になるとNchトランジスタはオンになり、解除遅延時間 (t_{DELAY}) が経過した後、OUT端子から V_{SS} が出力されます。



*1. 寄生ダイオード

図27 S-19110シリーズBタイプの動作説明図



備考 V_{DD} が最低動作電圧以下のとき、OUT端子出力電圧は斜線部内で不定となります。

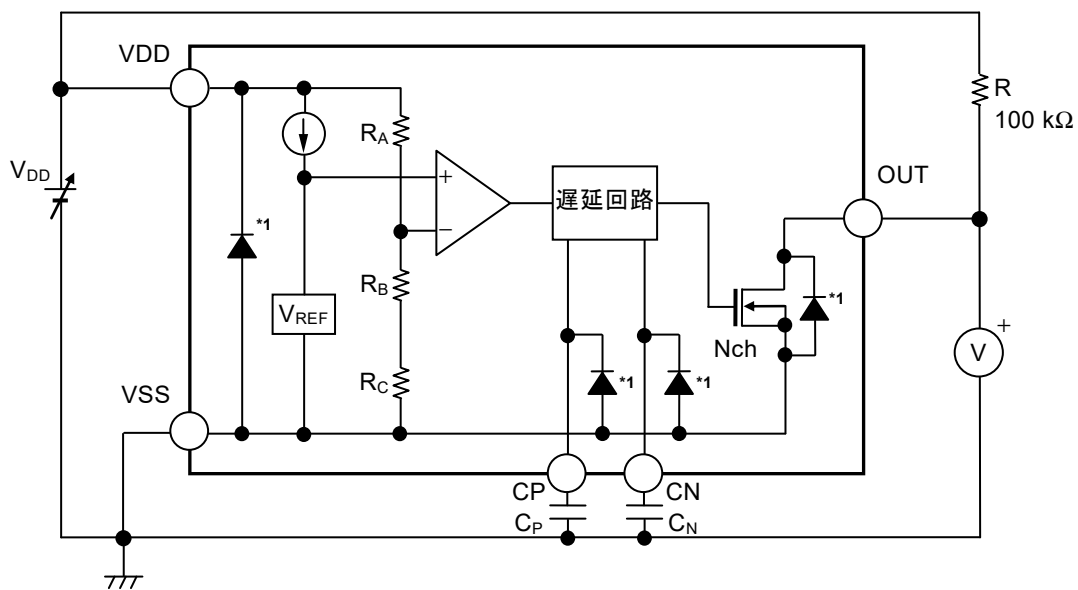
図28 S-19110シリーズBタイプのタイミングチャート

1.3 S-19110シリーズCタイプ

- (1) 電源電圧 (V_{DD}) が解除電圧 ($+V_{DET}$) 以上でNchトランジスタはオフになり、出力がプルアップされている場合、 V_{DD} が出力 ("H" が出力) されます。

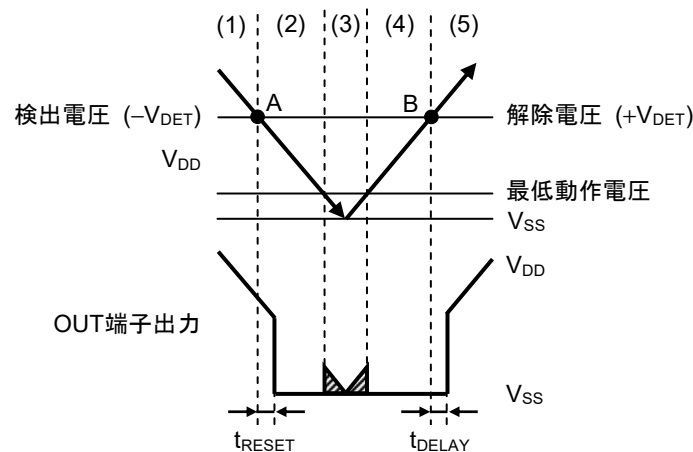
このときコンパレータへの入力電圧は $\frac{(R_B + R_C) \cdot V_{DD}}{R_A + R_B + R_C}$ になります。

- (2) V_{DD} が検出電圧 ($-V_{DET}$) (図30のA点) 以下になると出力段のNchトランジスタはオンになり、検出遅延時間 (t_{RESET}) が経過した後、OUT端子から V_{SS} が出力 ("L" が出力) されます。
- (3) V_{DD} がさらに低下し、ICの最低動作電圧以下になると出力は不定になり、出力がプルアップされている場合、 V_{DD} が出力されます。
- (4) V_{DD} を最低動作電圧以上に上昇させると V_{SS} が出力されます。
- (5) さらに V_{DD} を上昇させ $+V_{DET}$ (図30のB点) 以上になるとNchトランジスタはオフになり、出力がプルアップされている場合、解除遅延時間 (t_{DELAY}) が経過した後、OUT端子から V_{DD} が出力されます。



*1. 寄生ダイオード

図29 S-19110シリーズCタイプの動作説明図

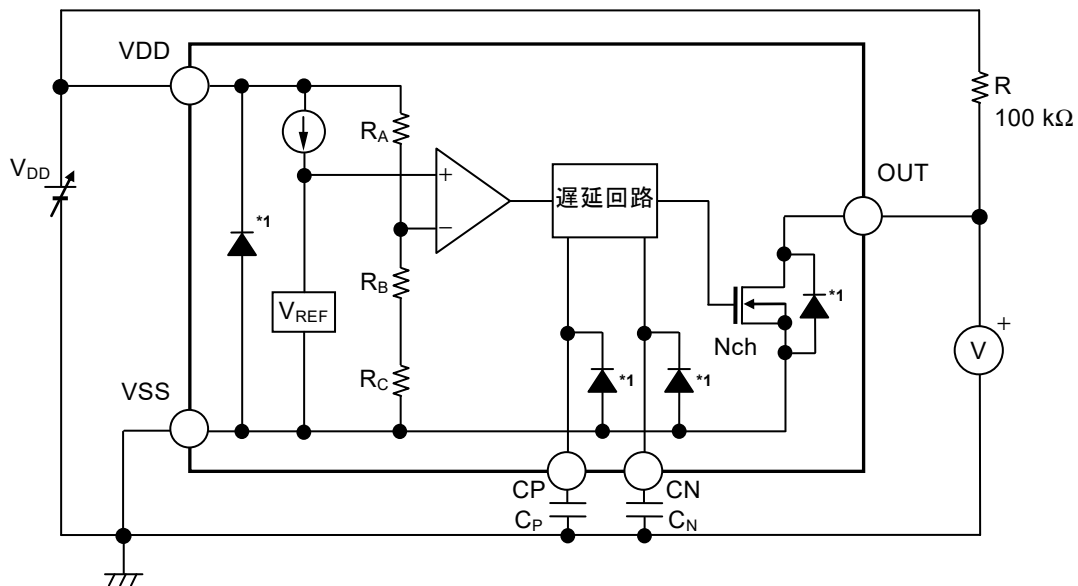


- 備考 1. V_{DD} が最低動作電圧以下のとき、OUT端子出力電圧は斜線部内で不定となります。
2. ヒステリシス幅がないため、解除電圧は検出電圧と同じ値に設定されています。

図30 S-19110シリーズCタイプのタイミングチャート

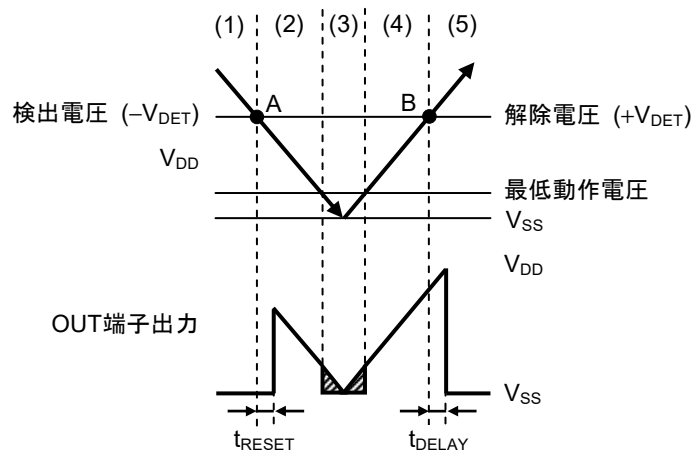
1.4 S-19110シリーズDタイプ

- (1) 電源電圧 (V_{DD}) が解除電圧 (+V_{DET}) 以上でNchトランジスタはオンになり、V_{SS}が出力 ("L" が出力) されます。
 このときコンパレータへの入力電圧は $\frac{(R_B + R_C) \cdot V_{DD}}{R_A + R_B + R_C}$ になります。
- (2) V_{DD}が検出電圧 (-V_{DET}) (図32のA点) 以下になると出力段のNchトランジスタはオフになり、出力がプルアップされている場合、検出遅延時間 (t_{RESET}) が経過した後、OUT端子からV_{DD}が出力 ("H" が出力) されます。
- (3) V_{DD}がさらに低下し、ICの最低動作電圧以下になると出力は不定になり、出力がプルアップされている場合、V_{DD}が出力されます。
- (4) V_{DD}を最低動作電圧以上に上昇させるとV_{DD}が出力されます。
- (5) さらにV_{DD}を上昇させ+V_{DET} (図32のB点) 以上になるとNchトランジスタはオンになり、解除遅延時間 (t_{DELAY}) が経過した後、OUT端子からV_{SS}が出力されます。



*1. 寄生ダイオード

図31 S-19110シリーズDタイプの動作説明図



- 備考 1. V_{DD}が最低動作電圧以下のとき、OUT端子出力電圧は斜線部内で不定となります。
 2. ヒステリシス幅がないため、解除電圧は検出電圧と同じ値に設定されています。

図32 S-19110シリーズDタイプのタイミングチャート

1.5 S-19110シリーズEタイプ

- (1) 電源電圧 (V_{DD}) が最低動作電圧以上、SENSE端子電圧 (V_{SENSE}) が解除電圧 ($+V_{DET}$) 以上でNchトランジスタはオフになり、出力がプルアップされている場合、 V_{DD} が出力 ("H" が出力) されます。
このときNchトランジスタ (N1) はオフ状態で、コンパレータへの入力電圧は $\frac{(R_B + R_C) \cdot V_{SENSE}}{R_A + R_B + R_C}$ になります。
- (2) V_{SENSE} が低下し $+V_{DET}$ 以下になっても、検出電圧 ($-V_{DET}$) より高ければ V_{DD} が出力されます。
 V_{SENSE} が $-V_{DET}$ (図34のA点) 以下になると出力段のNchトランジスタはオンになり、検出遅延時間 (t_{RESET}) が経過した後、OUT端子から V_{SS} が出力 ("L" が出力) されます。
このときN1はオンになり、コンパレータへの入力電圧は $\frac{R_B \cdot V_{SENSE}}{R_A + R_B}$ になります。
- (3) V_{SENSE} がさらに低下し、ICの最低動作電圧以下になっても、 V_{DD} が最低動作電圧以上であれば、OUT端子出力は不定になりません。
- (4) V_{SENSE} が $-V_{DET}$ を越えても $+V_{DET}$ 未満の場合、 V_{SS} が出力されます。
- (5) さらに V_{SENSE} を上昇させ $+V_{DET}$ (図34のB点) 以上になるとNchトランジスタはオフになり、出力がプルアップされている場合、解除遅延時間 (t_{DELAY}) が経過した後、OUT端子から V_{DD} が出力されます。

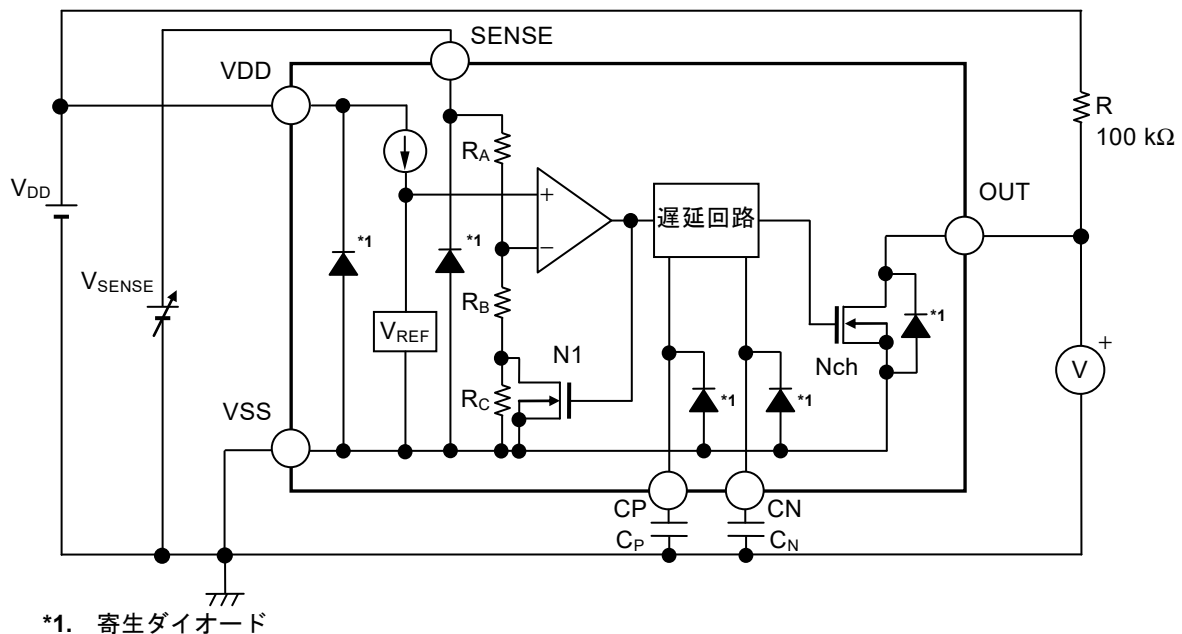


図33 S-19110シリーズEタイプの動作説明図

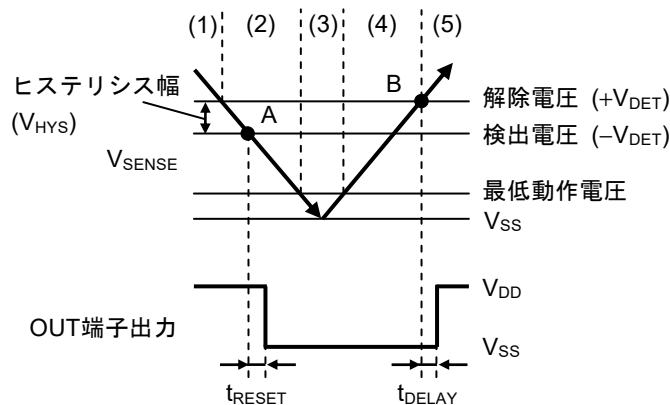


図34 S-19110シリーズEタイプのタイミングチャート

1.6 S-19110シリーズタイプ

- (1) 電源電圧 (V_{DD}) が最低動作電圧以上、SENSE端子電圧 (V_{SENSE}) が解除電圧 (+V_{DET}) 以上でNchトランジスタはオンになり、V_{SS}が出力 ("L" が出力) されます。
 このときNchトランジスタ (N1) はオフ状態で、コンパレータへの入力電圧は $\frac{(R_B + R_C) \cdot V_{SENSE}}{R_A + R_B + R_C}$ になります。
- (2) V_{SENSE}が低下し+V_{DET}以下になっても、検出電圧 (-V_{DET}) より高ければV_{SS}が出力されます。
 V_{SENSE}が-V_{DET} (図36のA点) 以下になると出力段のNchトランジスタはオフになり、出力がプルアップされている場合、検出遅延時間 (t_{RESET}) が経過した後、OUT端子からV_{DD}が出力 ("H" が出力) されます。
 このときN1はオンになり、コンパレータへの入力電圧は $\frac{R_B \cdot V_{SENSE}}{R_A + R_B}$ になります。
- (3) V_{SENSE}がさらに低下し、ICの最低動作電圧以下になっても、V_{DD}が最低動作電圧以上であれば、OUT端子出力は不定になりません。
- (4) V_{SENSE}が-V_{DET}を越えても+V_{DET}未満の場合、V_{DD}が出力されます。
- (5) さらにV_{SENSE}を上昇させ+V_{DET} (図36のB点) 以上になるとNchトランジスタはオンになり、解除遅延時間 (t_{DELAY}) が経過した後、OUT端子からV_{SS}が出力されます。

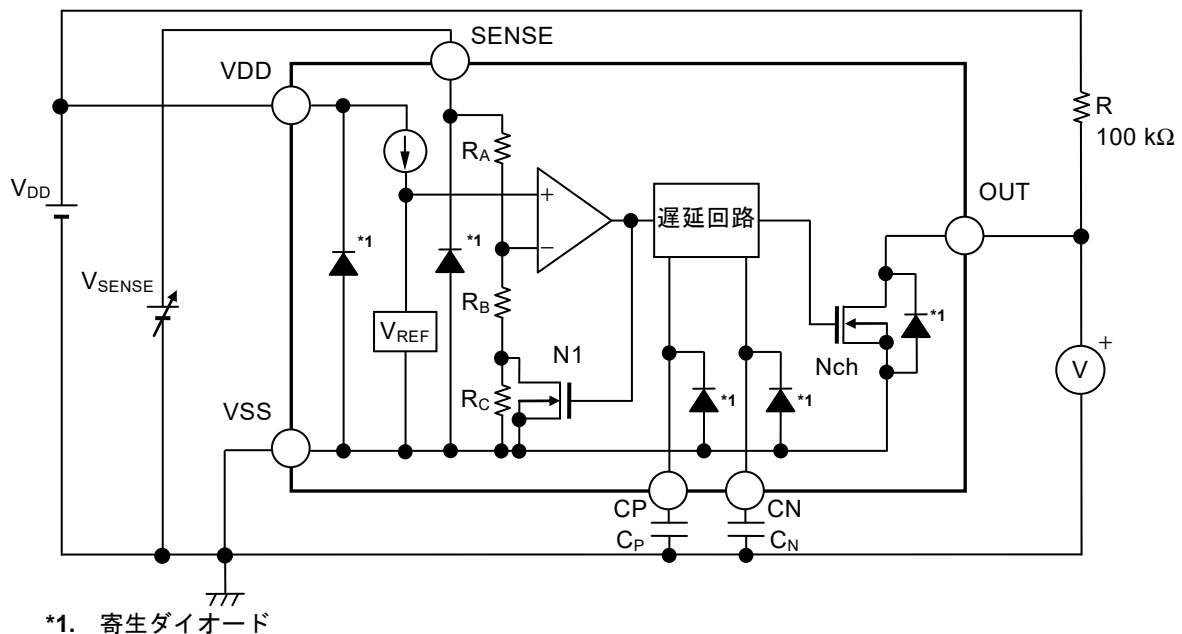


図35 S-19110シリーズタイプの動作説明図

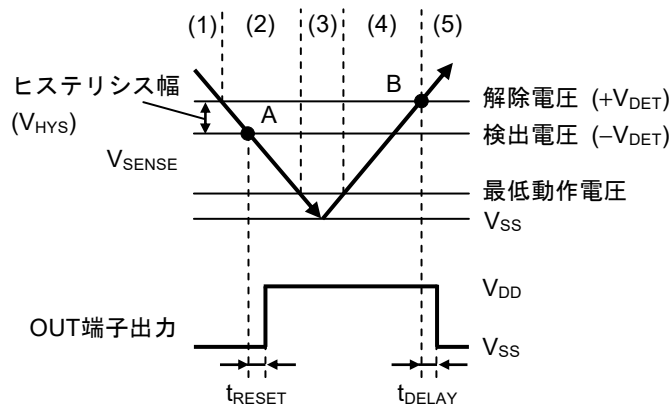
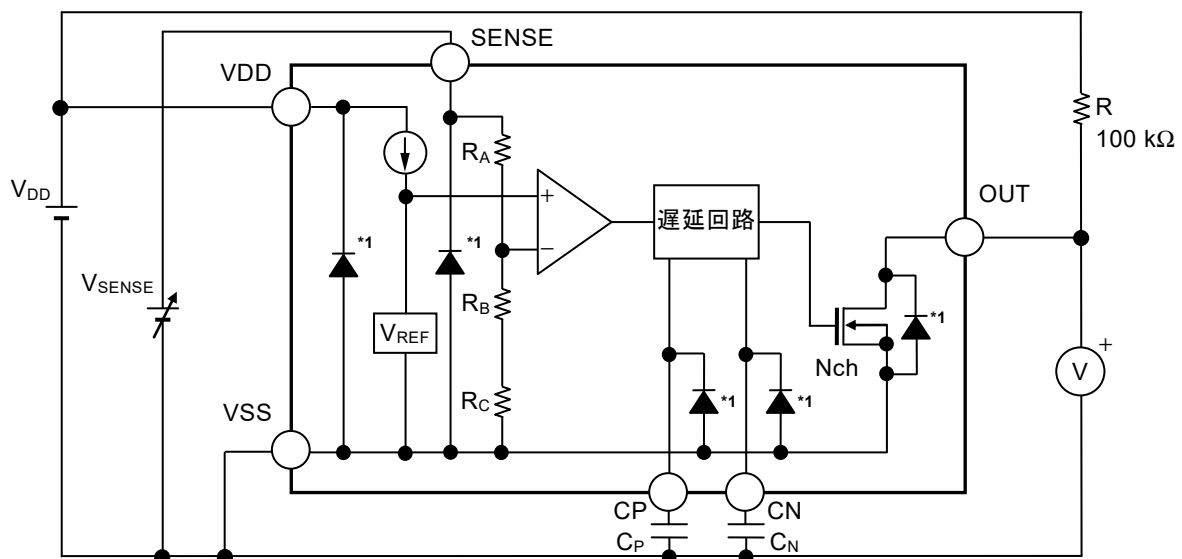


図36 S-19110シリーズタイプのタイミングチャート

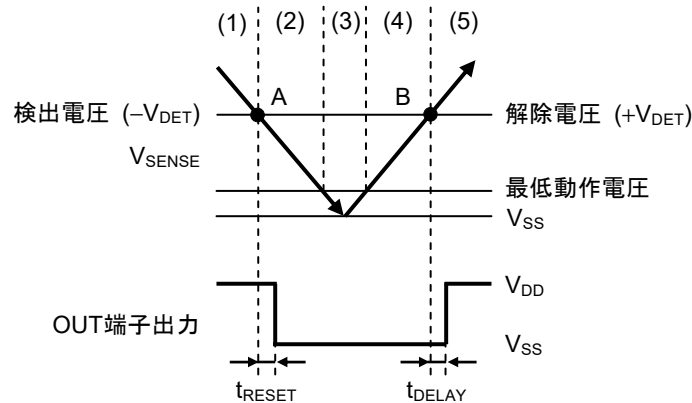
1.7 S-19110シリーズGタイプ

- (1) 電源電圧 (V_{DD}) が最低動作電圧以上、SENSE端子電圧 (V_{SENSE}) が解除電圧 (+V_{DET}) 以上でNchトランジスタはオフになり、出力がプルアップされている場合、V_{DD}が出力 ("H" が出力) されます。
このときコンパレータへの入力電圧は $\frac{(R_B + R_C) \cdot V_{SENSE}}{R_A + R_B + R_C}$ になります。
- (2) V_{SENSE}が検出電圧 (-V_{DET}) (図38のA点) 以下になると出力段のNchトランジスタはオンになり、検出遅延時間 (t_{RESET}) が経過した後、OUT端子からV_{SS}が出力 ("L" が出力) されます。
- (3) V_{SENSE}がさらに低下し、ICの最低動作電圧以下になっても、V_{DD}が最低動作電圧以上であれば、OUT端子出力は不定になりません。
- (4) V_{SENSE}が上昇しても+V_{DET}未満の場合、V_{SS}が出力されます。
- (5) さらにV_{SENSE}を上昇させ+V_{DET} (図38のB点) 以上になるとNchトランジスタはオフになり、出力がプルアップされている場合、解除遅延時間 (t_{DELAY}) が経過した後、OUT端子からV_{DD}が出力されます。



*1. 寄生ダイオード

図37 S-19110シリーズGタイプの動作説明図

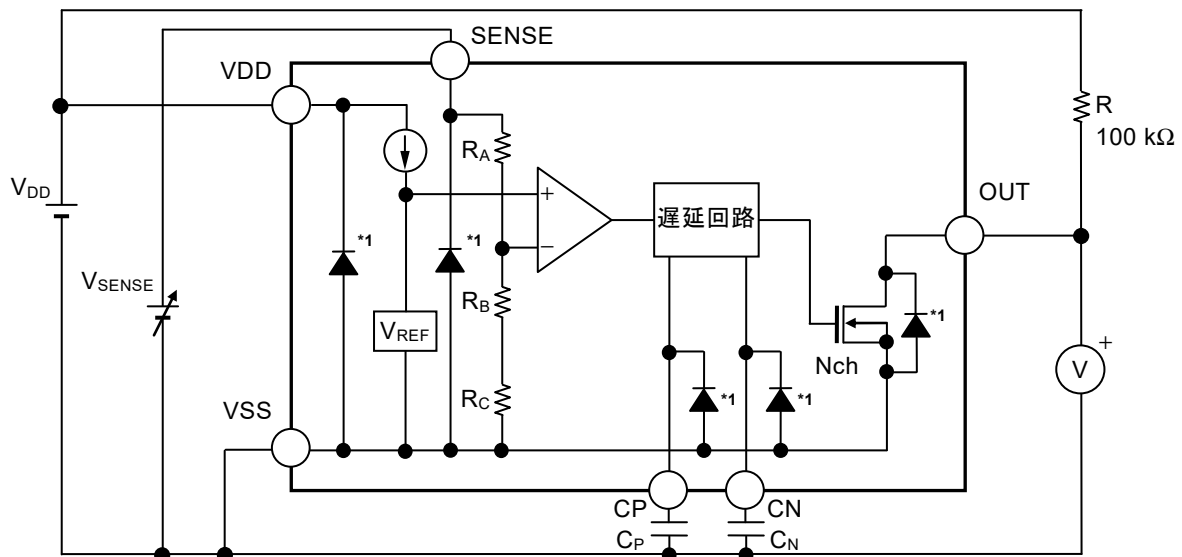


備考 ヒステリシス幅がないため、解除電圧は検出電圧と同じ値に設定されています。

図38 S-19110シリーズGタイプのタイミングチャート

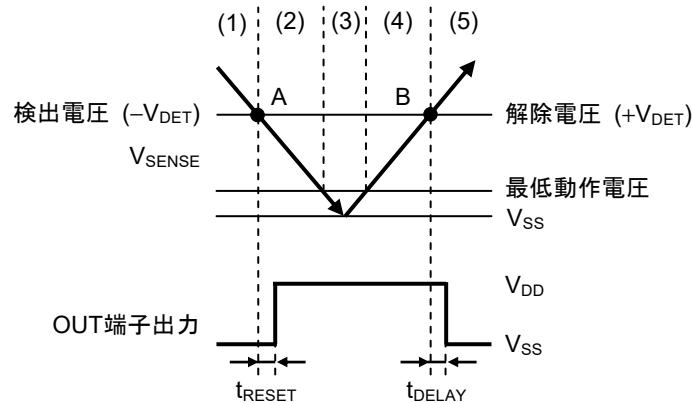
1.8 S-19110シリーズHタイプ

- (1) 電源電圧 (V_{DD}) が最低動作電圧以上、SENSE端子電圧 (V_{SENSE}) が解除電圧 (+V_{DET}) 以上でNchトランジスタはオンになり、V_{SS}が出力 ("L" が出力) されます。
 このときコンパレータへの入力電圧は $\frac{(R_B + R_C) \cdot V_{SENSE}}{R_A + R_B + R_C}$ になります。
- (2) V_{SENSE}が検出電圧 (-V_{DET}) (図40のA点) 以下になると出力段のNchトランジスタはオフになり、出力がプルアップされている場合、検出遅延時間 (t_{RESET}) が経過した後、OUT端子からV_{DD}が出力 ("H" が出力) されます。
- (3) V_{SENSE}がさらに低下し、ICの最低動作電圧以下になっても、V_{DD}が最低動作電圧以上であれば、OUT端子出力は不定になりません。
- (4) V_{SENSE}が上昇しても+V_{DET}未満の場合、V_{DD}が出力されます。
- (5) さらにV_{SENSE}を上昇させ+V_{DET} (図40のB点) 以上になるとNchトランジスタはオンになり、解除遅延時間 (t_{DELAY}) が経過した後、OUT端子からV_{SS}が出力されます。



*1. 寄生ダイオード

図39 S-19110シリーズHタイプの動作説明図



備考 ヒステリシス幅がないため、解除電圧は検出電圧と同じ値に設定されています。

図40 S-19110シリーズHタイプのタイミングチャート

2. SENSE端子

2.1 検出電圧外部設定時の誤差

S-19110シリーズの検出電圧は10.0 V max.ですが、SENSE検出品の $-V_{DET} = 10.0$ V品では、**図41**のように抵抗 (R_A) と抵抗 (R_B) で分圧したノードをSENSE端子に接続することにより、検出電圧を外部設定できます。

SENSE端子がない従来の製品では、分圧ノードをVDD端子に接続する必要があるため、外付け抵抗をあまり大きくできません。VDD端子には検出 / 解除の切り換え時に貫通電流が流れ、外付け抵抗が大きい場合、発振するまたはヒステリシス幅の誤差が大きくなるなどの問題が発生しやすいためです。

S-19110シリーズでは、貫通電流が流れないSENSE端子に分圧ノードを接続できるため、**図41**の R_A 、 R_B を大きくしやすくなっています。ただし、内部の抵抗 (R_{SENSE}) に流れる電流分の誤差は生じますので注意してください。

S-19110シリーズはこの誤差も小さくなるように R_{SENSE} を大きく (26 M Ω min.) していますが、許容範囲内の誤差に収まるように R_A 、 R_B を選定してください。

2.2 R_A 、 R_B の選定

図41において、外部設定検出電圧 (V_{DX}) と実際の検出電圧 ($-V_{DET}$) の関係式は、理想的には下式のようにになります。

$$V_{DX} = -V_{DET} \times \left(1 + \frac{R_A}{R_B}\right) \quad \dots (1)$$

しかし実際には、 R_{SENSE} に流れる電流分の誤差が生じます。

この誤差を考慮した場合、 V_{DX} と $-V_{DET}$ の関係式は下式のようにになります。

$$\begin{aligned} V_{DX} &= -V_{DET} \times \left(1 + \frac{R_A}{R_B \parallel R_{SENSE}}\right) \\ &= -V_{DET} \times \left(1 + \frac{R_A}{\frac{R_B \times R_{SENSE}}{R_B + R_{SENSE}}}\right) \\ &= -V_{DET} \times \left(1 + \frac{R_A}{R_B}\right) + \frac{R_A}{R_{SENSE}} \times -V_{DET} \quad \dots (2) \end{aligned}$$

(1)、(2) の式から、誤差は $-V_{DET} \times \frac{R_A}{R_{SENSE}}$ となります。

誤差を (1) の式の右辺で割った誤差率は、下式のようにになります。

$$\frac{R_A \times R_B}{R_{SENSE} \times (R_A + R_B)} \times 100 [\%] = \frac{R_A \parallel R_B}{R_{SENSE}} \times 100 [\%] \quad \dots (3)$$

(3) の式から、 R_A と R_B の抵抗値が R_{SENSE} に対して小さいほど、誤差率は小さくなります。

また、外部設定ヒステリシス幅 (V_{HX}) とヒステリシス幅 (V_{HYS}) の関係式は下式のようにになります。これにも、検出電圧と同様に R_{SENSE} による誤差が生じます。

$$V_{HX} = V_{HYS} \times \left(1 + \frac{R_A}{R_B}\right) \quad \dots (4)$$

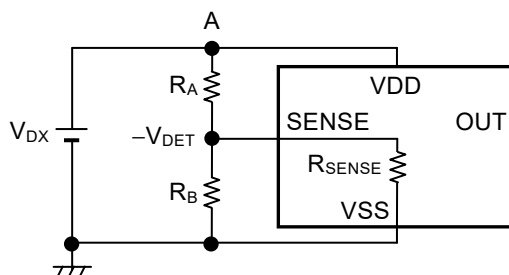


図41 検出電圧外部設定回路

- 注意 1. 検出電圧を外部設定する場合は、 $-V_{DET} = 10.0$ V品で行ってください。詳細は、販売窓口までお問い合わせください。
2. R_B に流れる電流を $1 \mu\text{A}$ 以下に設定すると、誤差が大きくなる可能性があります。
3. $V_{DX} - \text{A点間}$ および $\text{A点} - \text{VDD}$ 端子間の寄生抵抗、寄生インダクタンスが大きくなると発振する可能性があります。実際のアプリケーションで十分な評価をおこなってください。
4. R_A 、 R_B が大きいとSENSE端子の入インピーダンスが高くなり、ノイズによって誤動作する可能性があります。その場合は、SENSE端子 - VSS端子間にコンデンサを接続してください。

3. 遅延回路

遅延回路は、電源電圧 (V_{DD}) またはSENSE端子電圧 (V_{SENSE}) が検出電圧 ($-V_{DET}$) 以下になってからOUT端子出力が反転するまでの検出遅延時間 (t_{RESET}) を調整する機能を持っています。

また、電源電圧 (V_{DD}) またはSENSE端子電圧 (V_{SENSE}) が解除電圧 ($+V_{DET}$) に達してからOUT端子出力が反転するまでの解除遅延時間 (t_{DELAY}) を調整する機能を持っています。

t_{RESET} は、遅延係数、遅延用コンデンサ (C_N)、CN端子オープン時検出遅延時間 (t_{RESET0})、 t_{DELAY} は、遅延係数、遅延用コンデンサ (C_P)、CP端子オープン時解除遅延時間 (t_{DELAY0}) で決まり、次式で算出されます。

$$t_{RESET} [\text{ms}] = \text{遅延係数} \times C_N [\text{nF}] + t_{RESET0} [\text{ms}]$$

$$t_{DELAY} [\text{ms}] = \text{遅延係数} \times C_P [\text{nF}] + t_{DELAY0} [\text{ms}]$$

表9

動作温度	遅延係数		
	Min.	Typ.	Max.
Ta = +125°C	2.41	2.85	3.32
Ta = +105°C	2.41	2.85	3.32
Ta = +25°C	2.41	2.86	3.30
Ta = -40°C	2.40	2.83	3.25

表10

動作温度	CN端子オープン時検出遅延時間 (t_{RESET0})	CP端子オープン時解除遅延時間 (t_{DELAY0})
	Typ.	Typ.
Ta = -40°C ~ +125°C	0.35 ms	0.35 ms

- 注意 1. CN端子、CP端子のインピーダンスは高いので、この端子に外部より電流が流れ込んだり、また流れ出したりしないように実装基板をレイアウトしてください (正確な遅延時間が得られないことがあります)。
2. C_N 、 C_P はコンデンサ自身のリーク電流が内蔵定電流値 (約300 nA) に対して無視できるものを選べば容量に制限はありません。リーク電流があると、遅延時間に誤差が発生します。また、内蔵定電流以上のリーク電流があると検出、解除しなくなります。
3. 上記計算式は、動作を保証するものではありません。 C_N 、 C_P の容量は実際の使用条件において、温度特性を含めた十分な評価を行い決定してください。

X8R相当のコンデンサを使用した場合の特性は、「■ 参考データ」、「2. 検出遅延時間 (t_{RESET}) - 温度 (Ta)」、「3. 検出遅延時間 (t_{RESET}) - 電源電圧 (V_{DD})」、「5. 解除遅延時間 (t_{DELAY}) - 温度 (Ta)」、「6. 解除遅延時間 (t_{DELAY}) - 電源電圧 (V_{DD})」を参照してください。

■ 使用上の注意

1. 検出、解除時の貫通電流

S-19110シリーズでは、検出および解除時に貫通電流が流れます。このため、入力インピーダンスを高くすると、貫通電流による電圧降下によって発振することがあります。

S-19110シリーズを図42、図43のような構成で使用する場合、入力インピーダンスは1 kΩ以下を推奨します。実際の使用条件において、温度特性を含めた十分な評価を行い、決定してください。

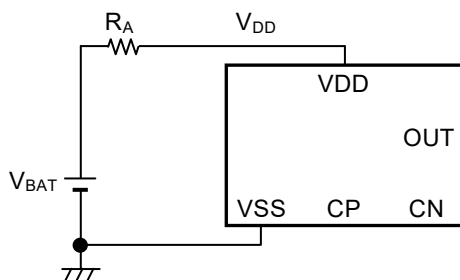


図42 VDD検出品

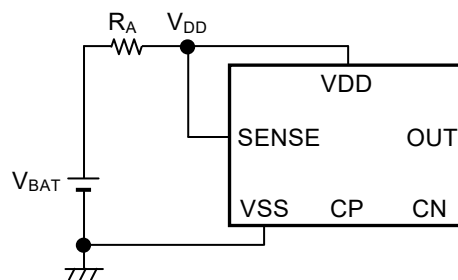


図43 SENSE検出品

2. 電源投入、立ち下げ手順

SENSE検出品は、VDD端子に電源供給されている状態でSENSE端子電圧 (V_{SENSE}) を監視します。

電源投入は、VDD端子、SENSE端子の順番に行ってください。

また、VDD端子を立ち下げるときはSENSE端子を先に立ち下げ、検出遅延時間 (t_{RESET}) 経過後にVDD端子を立ち下げてください。

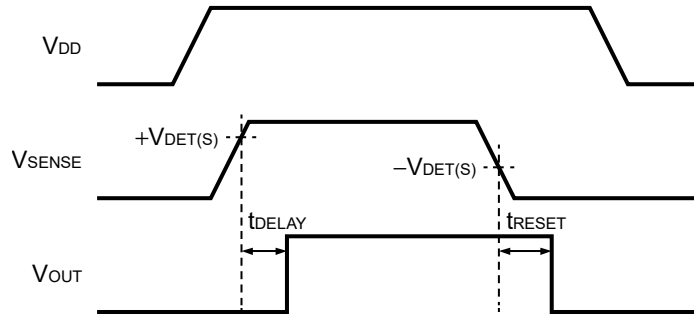


図44

3. 電源の立ち下げ (参考)

解除状態でVDD端子 (VDD検出品) を検出電圧 ($-V_{DET}$) 以上の電圧まで急峻に立ち下げたときに解除状態を保持できるVDD振幅量 (V_{P-P}) と入力電圧立ち下げ時間 (t_F) の関係を図45に示します。

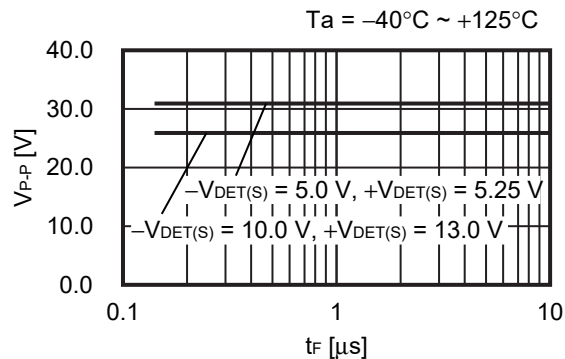
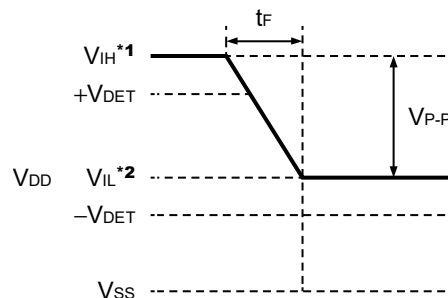


図45



*1. $V_{IH} = 36.0 \text{ V}$

*2. $V_{IL} = -V_{DET(S)} + 1.0 \text{ V}$

図46 VDD端子入力電圧波形

注意 図45は、解除状態を保持できる入力電圧条件を示しています。その条件よりも V_{P-P} 、 t_F の大きい電圧をVDD端子 (VDD検出品) に入力すると、OUT端子が検出状態になる場合があります。

4. VDD端子、SENSE端子電圧のグリッチ (参考)

4.1 検出動作

解除状態でVDD端子 (VDD検出品) またはSENSE端子 (SENSE検出品) に検出電圧 ($-V_{DET}$) 以下のパルスを入力したとき、解除状態を保持できるパルス幅とパルス電圧差 (V_{OD}) の関係を図47、図48に示します。

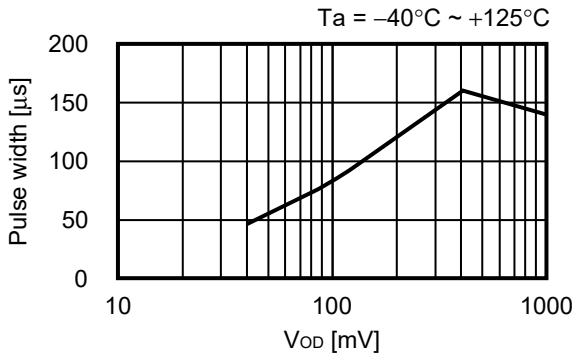


図47 VDD検出品

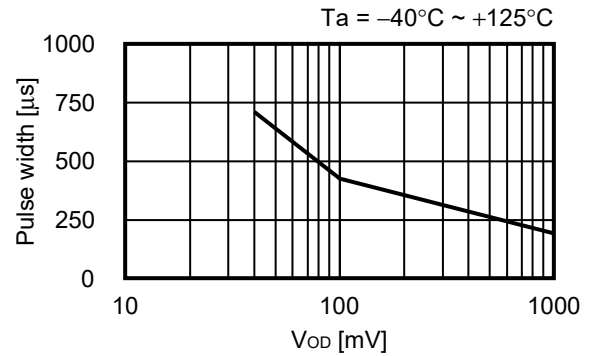
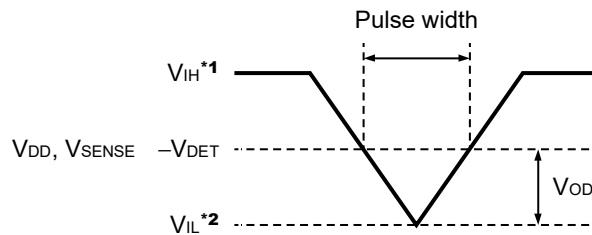


図48 SENSE検出品



- *1. $V_{IH} = 16.0 \text{ V}$
- *2. $V_{IL} = -V_{DET} - V_{OD}$

図49 VDD端子、SENSE端子入力電圧波形

注意 図47、図48は、解除状態を保持できるパルス条件を示しています。その条件よりもパルス幅、 V_{OD} の大きいパルスをVDD端子 (VDD検出品) またはSENSE端子 (SENSE検出品) に入力すると、OUT端子が検出状態になる場合があります。

4.2 解除動作

検出状態でVDD端子 (VDD検出品) またはSENSE端子 (SENSE検出品) に解除電圧 ($+V_{DET}$) 以上のパルスを入力したとき、検出状態を保持できるパルス幅とパルス電圧差 (V_{OD}) の関係を図50、図51に示します。

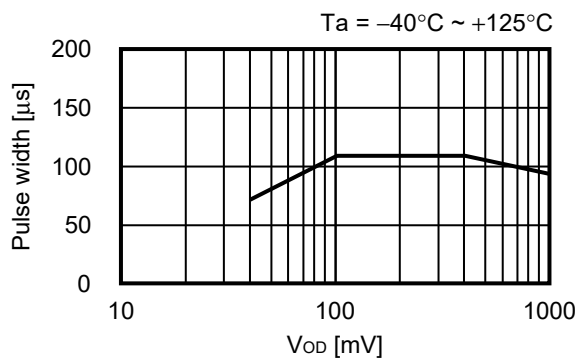


図50 VDD検出品

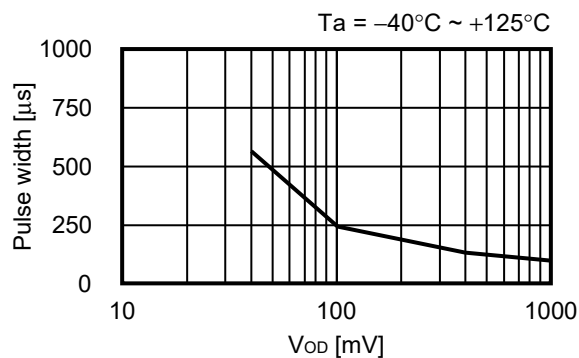
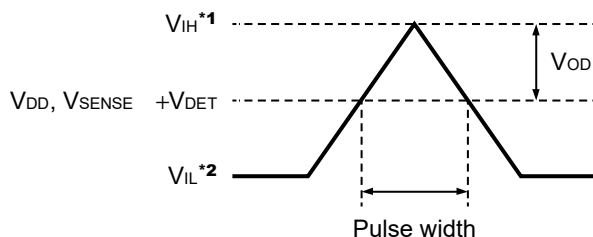


図51 SENSE検出品



- *1. $V_{IH} = +V_{DET} + V_{OD}$
- *2. $V_{IL} = +V_{DET} - 1.0 \text{ V}$

図52 VDD端子、SENSE端子入力電圧波形

注意 図50、図51は、検出状態を保持できるパルス条件を示しています。その条件よりもパルス幅、 V_{OD} の大きいパルスをVDD端子 (VDD検出品) またはSENSE端子 (SENSE検出品) に入力すると、OUT端子が解除状態になる場合があります。

5. 検出遅延時間精度 (参考)

VDD端子 (VDD検出品) を急峻に立ち下げたときに、任意で設定した検出遅延時間の精度を保持できるVDD振幅量 (V_{P-P}) と入力電圧立ち下げ時間 (t_F) の関係を図53、図54に示します。

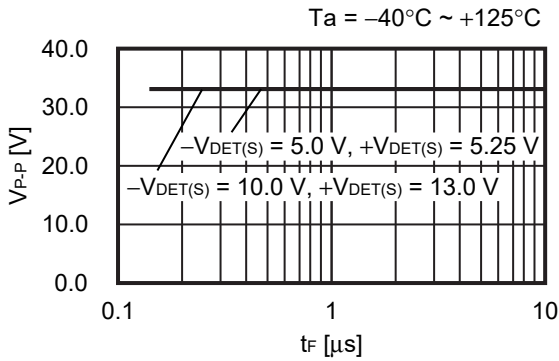


図53 C_N = 3.3 nF

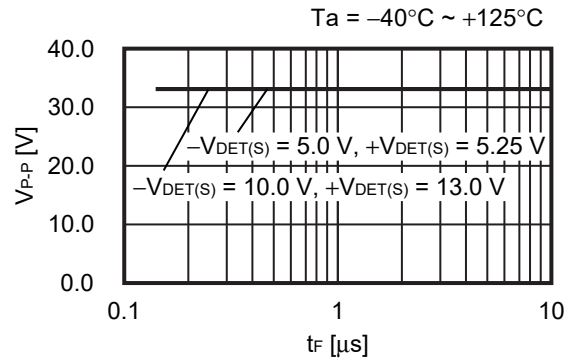
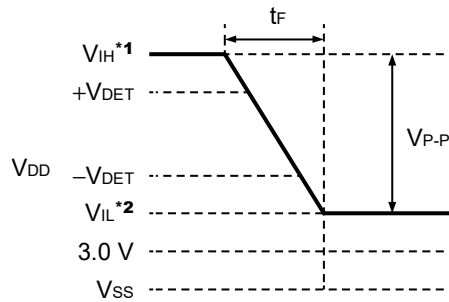


図54 C_N = 100 nF



- *1. V_{IH} = 36.0 V
- *2. V_{IL} = -V_{DET(S)} - 1.0 V (3.0 V min.)

図55 VDD端子入力電圧波形

注意 図53、図54は、検出遅延時間精度を保持できる入力電圧条件を示しています。その条件よりもV_{P-P}、t_Fの大きい電圧をVDD端子 (VDD検出品) に入力すると、所望の検出遅延時間が得られない場合があります。

6. 解除遅延時間中のV_{DD}低下 (参考)

解除遅延時間中、V_{DD}端子 (V_{DD}検出品) が瞬間的に検出電圧 (-V_{DET}) 以下まで低下し、再度解除電圧 (+V_{DET}) 以上となったとき、正常な解除遅延時間経過後に解除信号が出力されるパルス幅 (t_{PW}) とV_{DD}下限値 (V_{DROP}) との関係を図56、図57に示します。

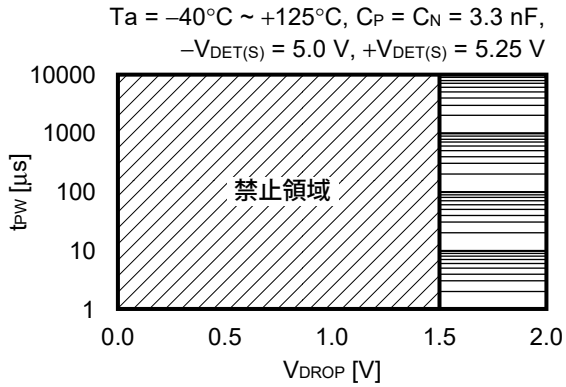


図56

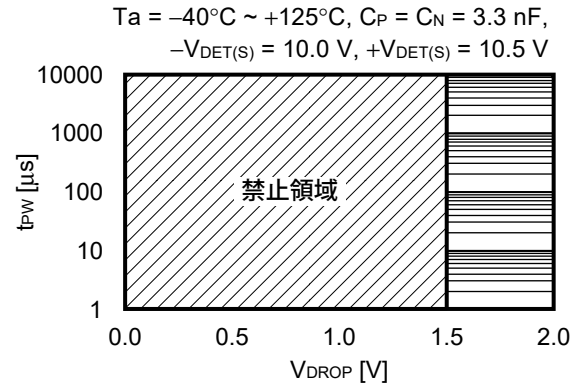


図57

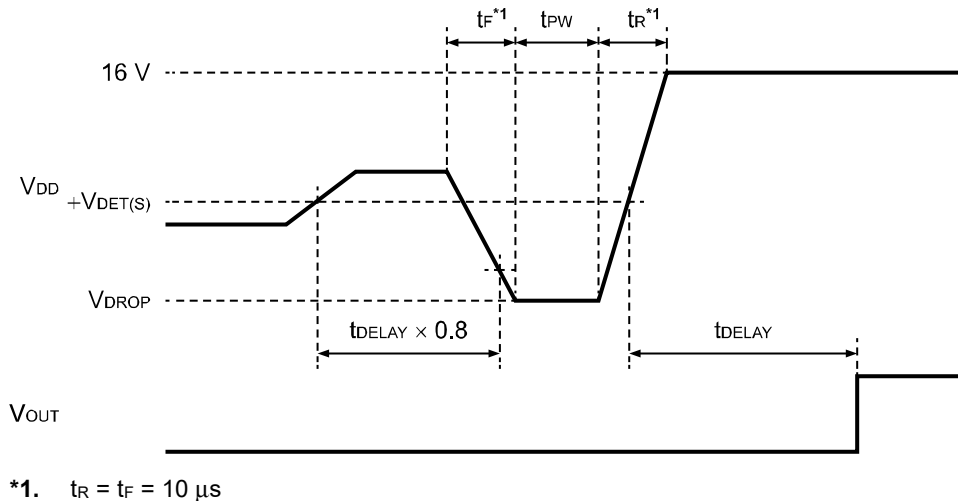


図58 V_{DD}端子入力電圧波形

- 注意 1. 図56、図57は、正常な解除遅延時間経過後に解除信号が出力される入力電圧条件を示しています。禁止領域となった場合、遅延時間完了前に誤って解除されることがあります。
2. 解除遅延時間中にV_{DD}端子電圧が図56、図57に示した禁止領域となった場合、一度V_{DD}端子に0 Vを入力し、S-19110シリーズを再起動してください。

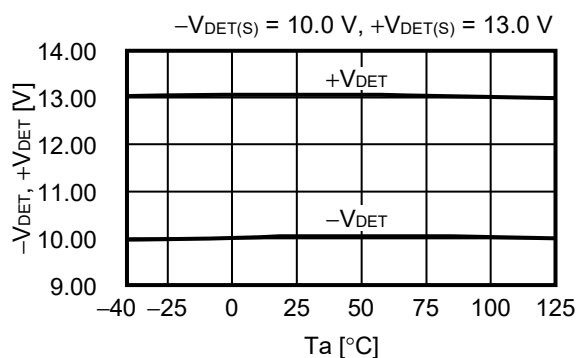
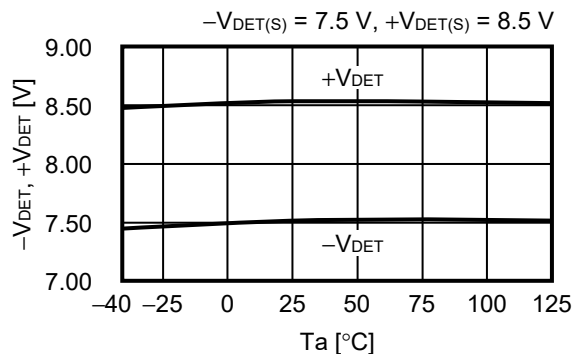
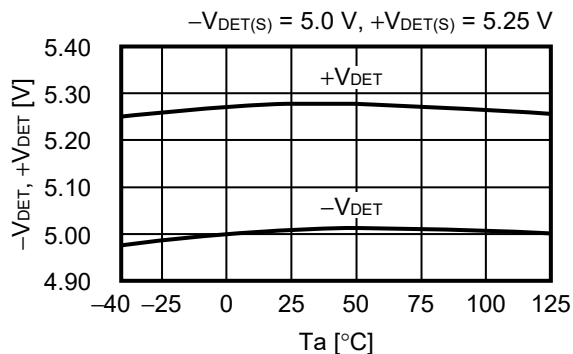
■ 注意事項

- ・ 本ICは静電気に対する保護回路が内蔵されていますが、保護回路の性能を越える過大静電気がICに印加されないようにしてください。
- ・ SENSE端子はインピーダンスが高いため、ノイズによって誤動作することがあります。実際のアプリケーションでは、SENSE端子の配線と併走する配線に注意してください。
- ・ 本資料に掲載の応用回路を量産設計に用いる場合は、部品の偏差、温度特性に注意してください。また、掲載回路に関する特許については、弊社ではその責を負いかねます。
- ・ 弊社ICを使用して製品を作る場合には、その製品での当ICの使い方や製品の仕様、出荷先の国などによって当ICを含めた製品が特許に抵触した場合、その責任は負いかねます。

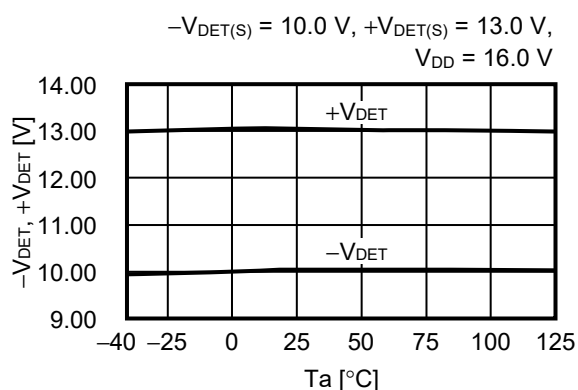
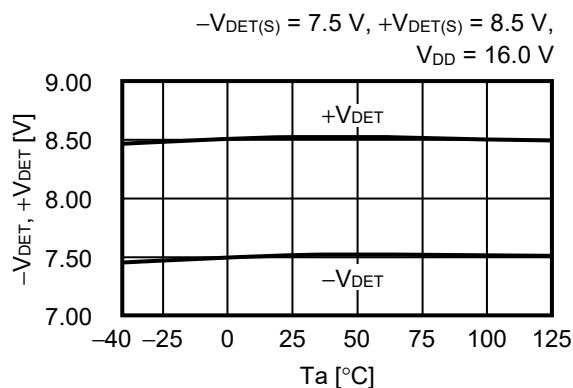
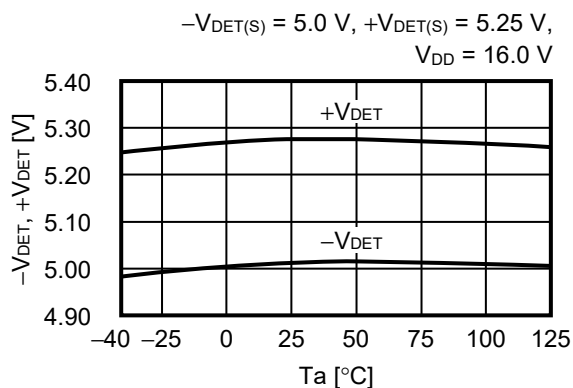
■ 諸特性データ (Typicalデータ)

1. 検出電圧 ($-V_{DET}$), 解除電圧 ($+V_{DET}$) - 温度 (T_a)

1.1 VDD検出品

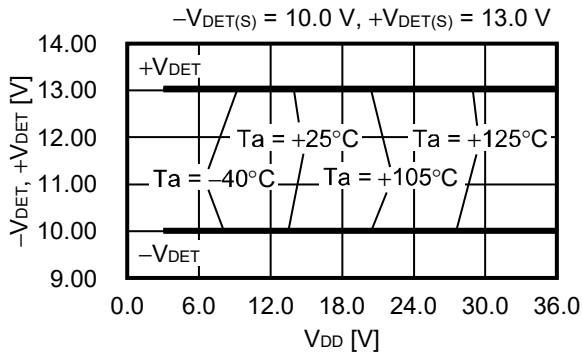
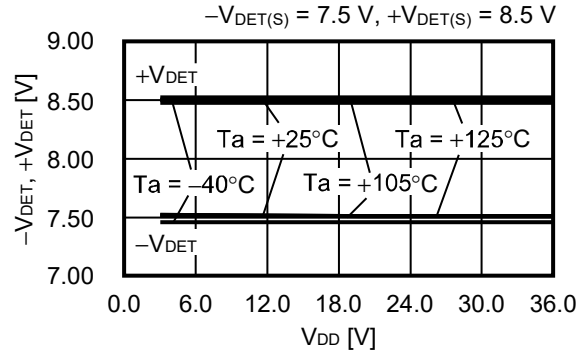
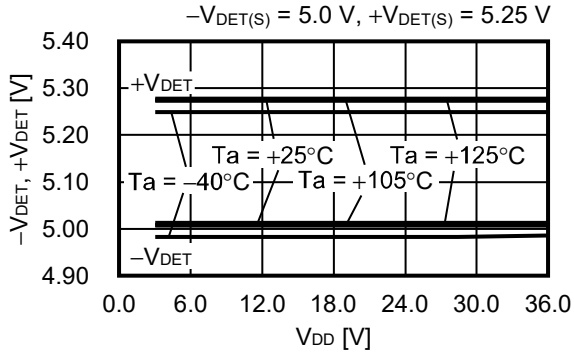


1.2 SENSE検出品



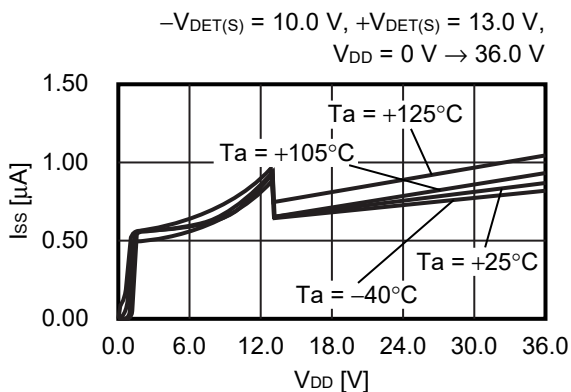
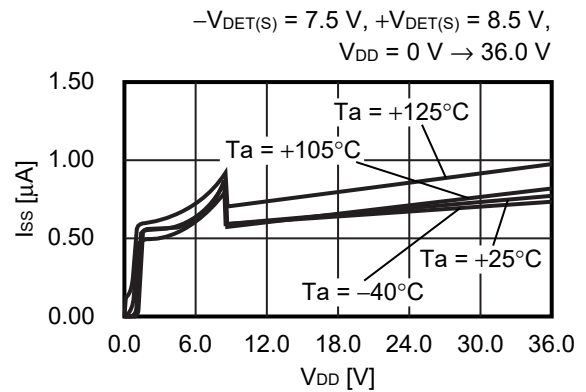
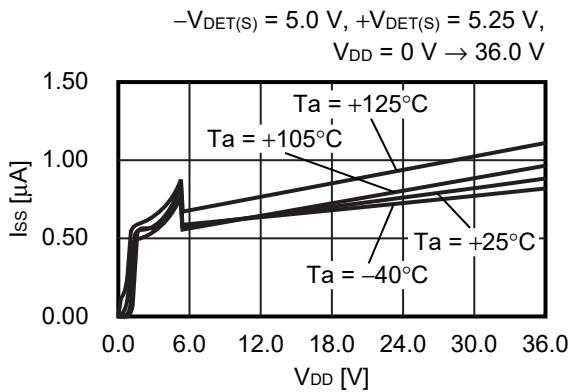
2. 検出電圧 ($-V_{DET}$), 解除電圧 ($+V_{DET}$) - 電源電圧 (V_{DD})

2.1 SENSE検出値

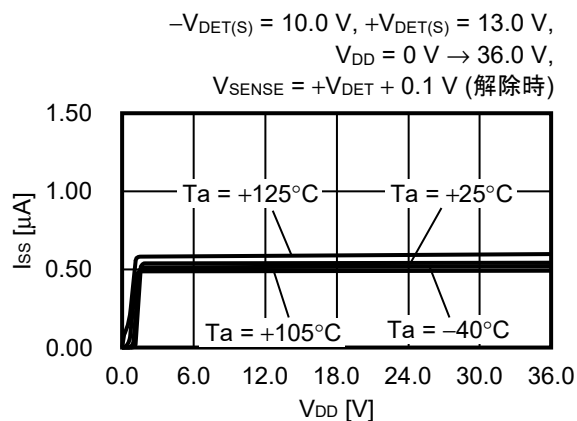
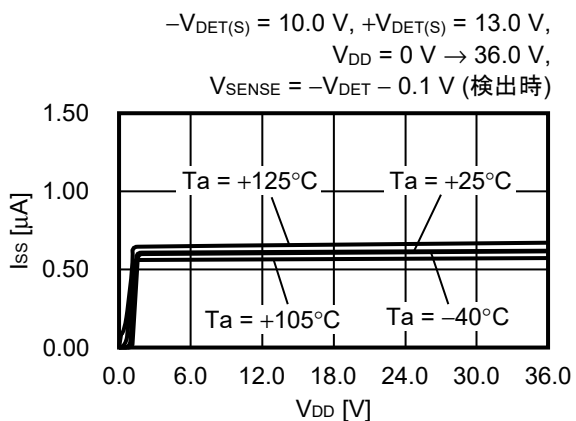
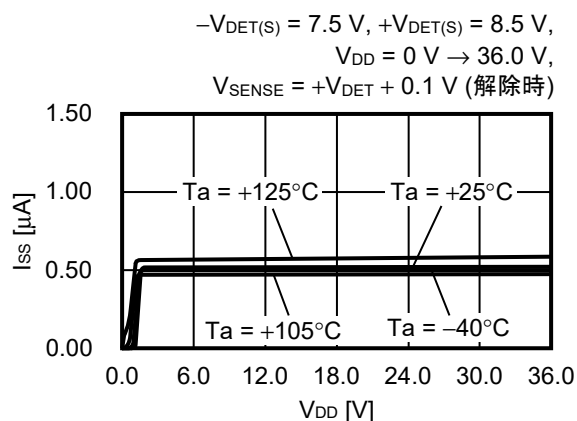
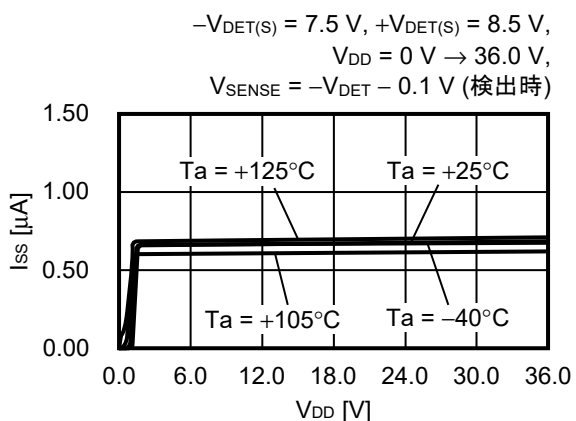
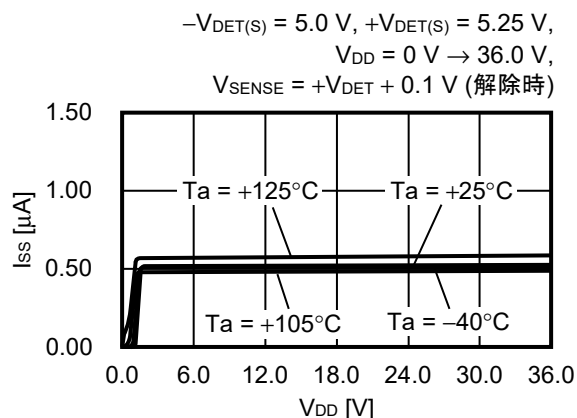
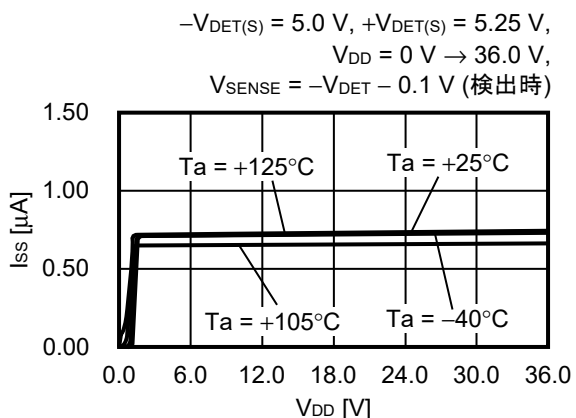


3. 消費電流 (I_{SS}) - 電源電圧 (V_{DD})

3.1 VDD検出値

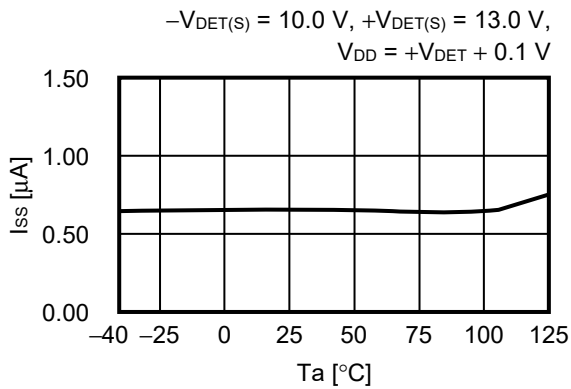
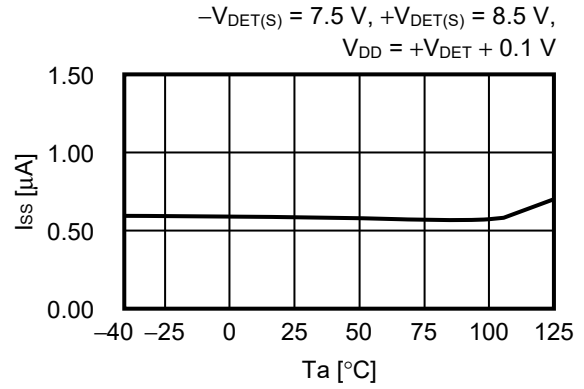
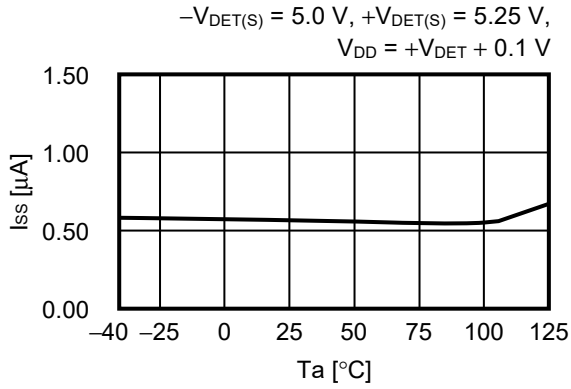


3.2 SENSE検出品

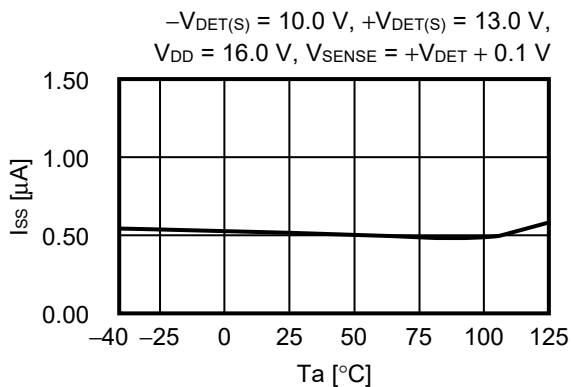
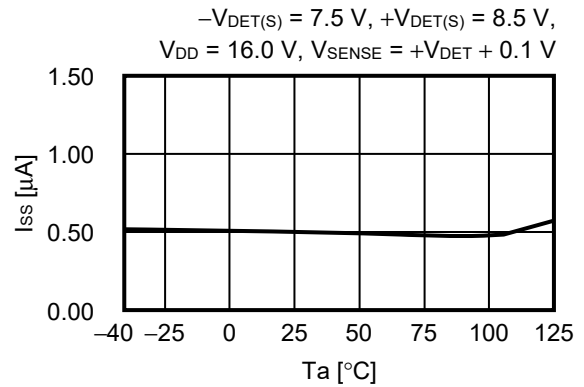
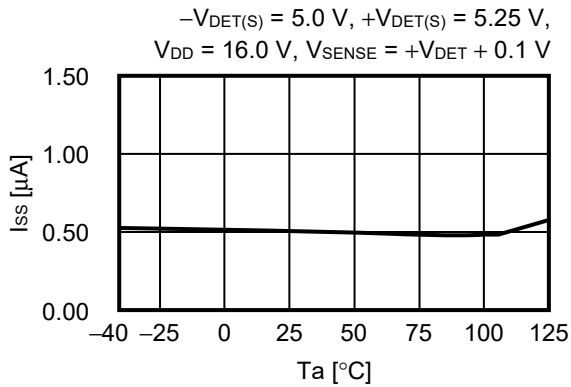


4. 消費電流 (I_{SS}) – 温度 (Ta)

4.1 VDD検出品



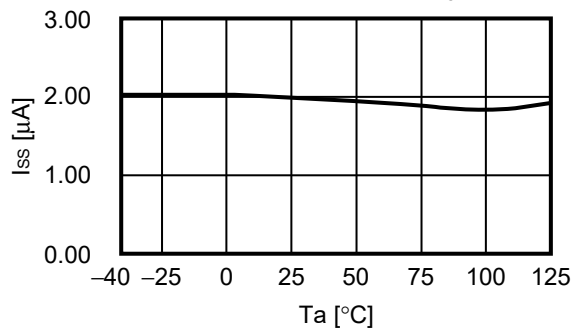
4.2 SENSE検出品



5. 検出遅延時消費電流 (I_{ss}) – 温度 (Ta)

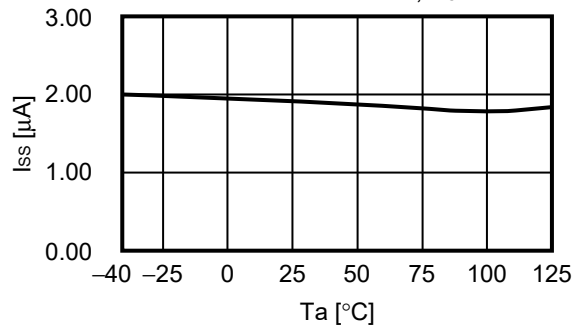
5.1 VDD検出品

$$-V_{\text{DET(S)}} = 7.5 \text{ V}, +V_{\text{DET(S)}} = 8.5 \text{ V}, \\ V_{\text{CN}} = 0.2 \text{ V}$$



5.2 SENSE検出品

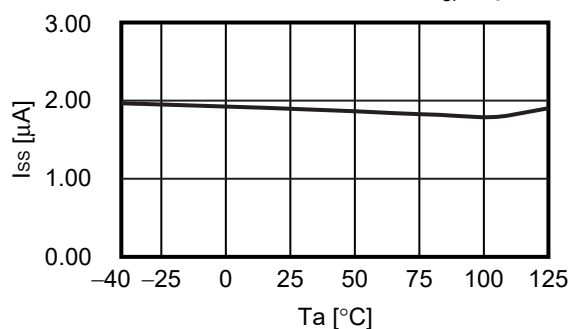
$$-V_{\text{DET(S)}} = 7.5 \text{ V}, +V_{\text{DET(S)}} = 8.5 \text{ V}, \\ V_{\text{DD}} = 16.0 \text{ V}, V_{\text{CN}} = 0.2 \text{ V}$$



6. 解除遅延時消費電流 (I_{ss}) – 温度 (Ta)

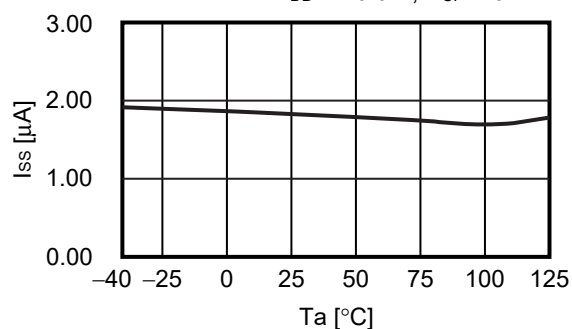
6.1 VDD検出品

$$-V_{\text{DET(S)}} = 7.5 \text{ V}, +V_{\text{DET(S)}} = 8.5 \text{ V}, \\ V_{\text{CP}} = 0.2 \text{ V}$$



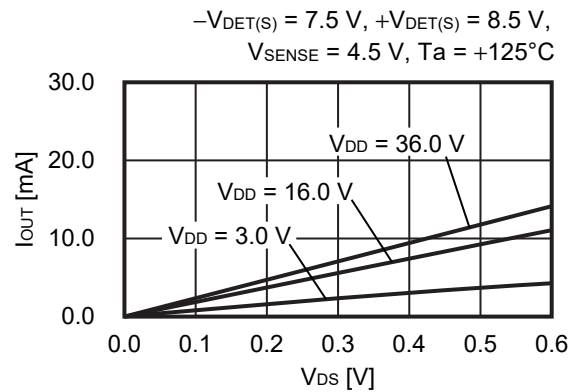
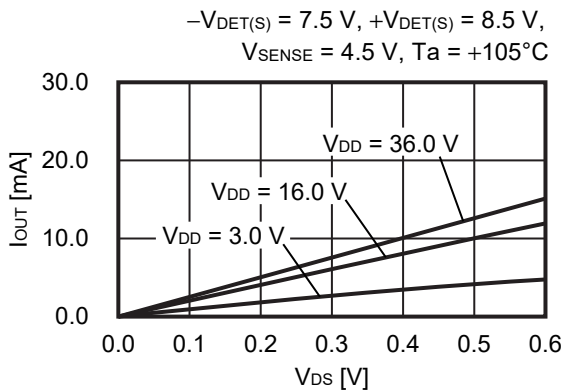
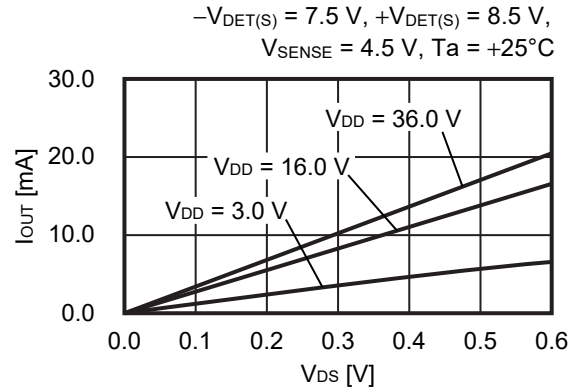
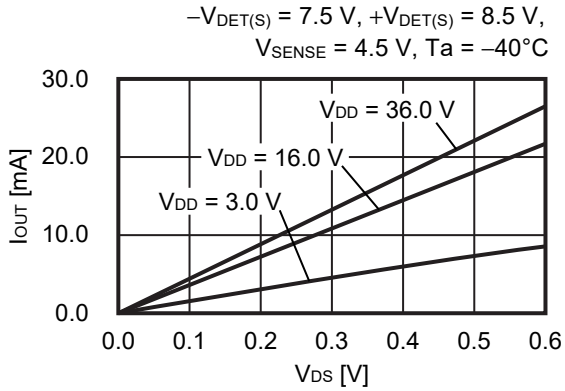
6.2 SENSE検出品

$$-V_{\text{DET(S)}} = 7.5 \text{ V}, +V_{\text{DET(S)}} = 8.5 \text{ V}, \\ V_{\text{DD}} = 16.0 \text{ V}, V_{\text{CP}} = 0.2 \text{ V}$$



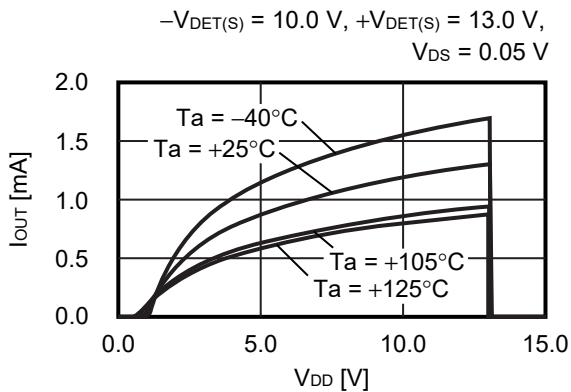
7. Nchトランジスタ出力電流 (I_{OUT}) – V_{DS}

7.1 SENSE検出品

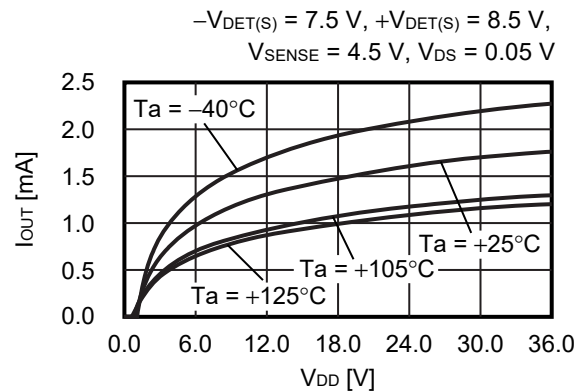


8. Nchトランジスタ出力電流 (I_{OUT}) – 電源電圧 (V_{DD})

8.1 VDD検出品



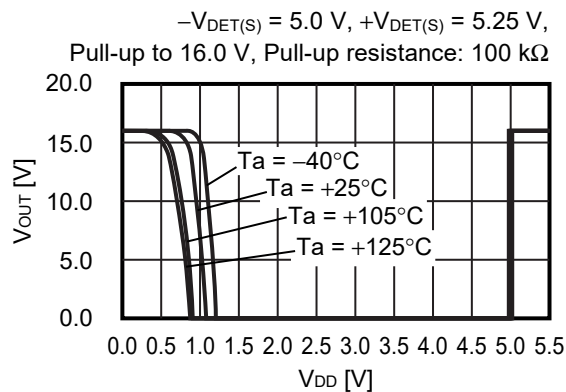
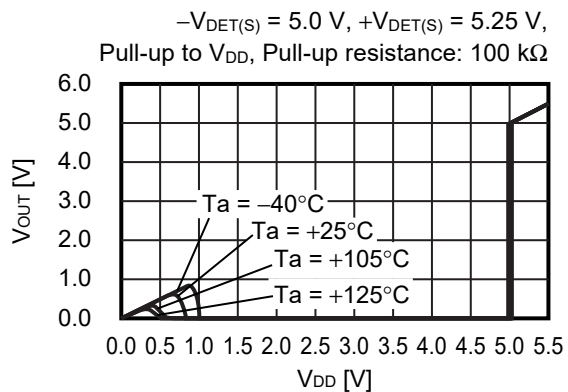
8.2 SENSE検出品



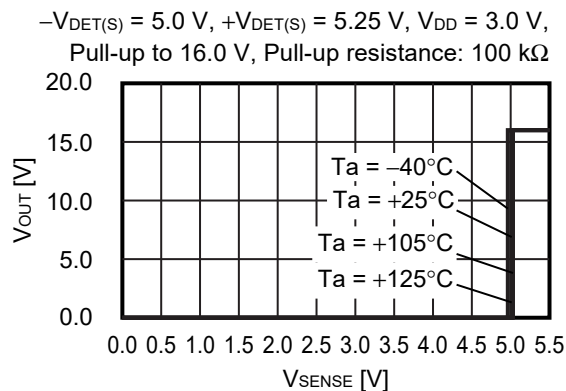
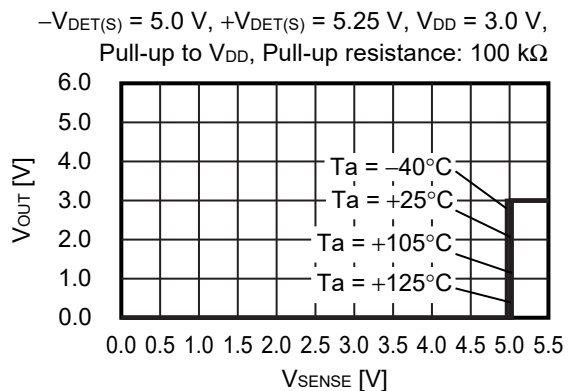
備考 V_{DS}: 出力トランジスタのドレイン-ソース間電圧

9. 最低動作電圧 (V_{OUT}) – 電源電圧 (V_{DD})

9.1 VDD検出品

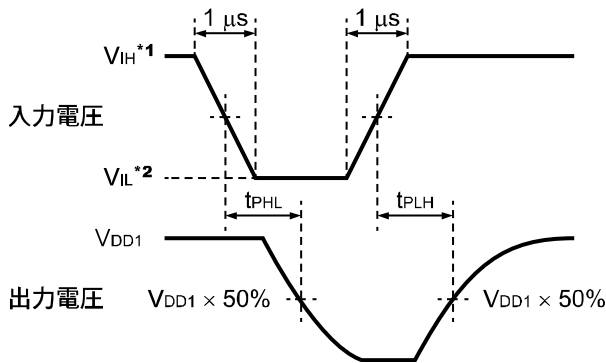
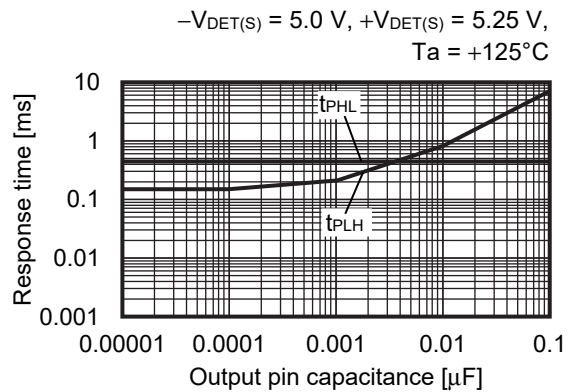
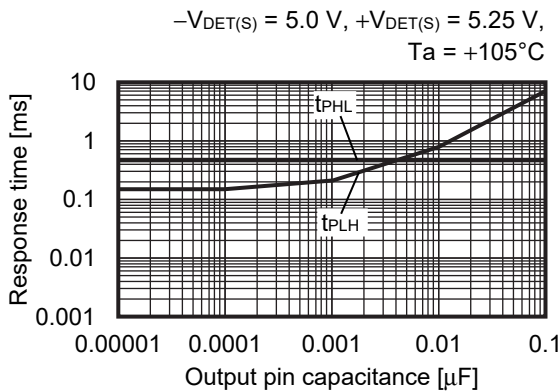
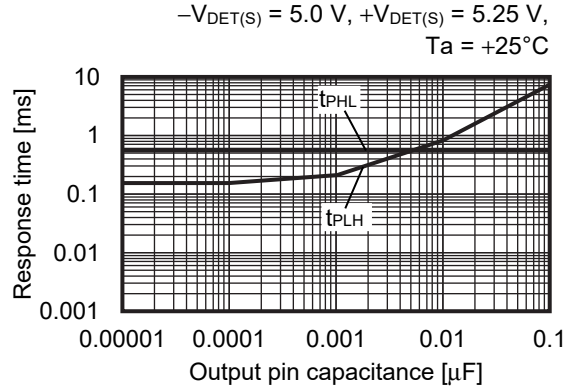
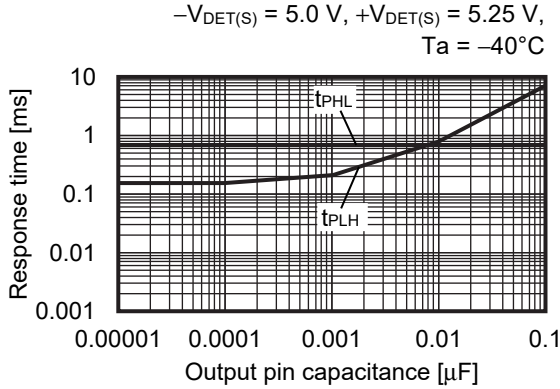


9.2 SENSE検出品



10. ダイナミック応答特性 – 出力端子容量 (C_{OUT}) (CP端子、CN端子オープン)

10.1 VDD検出品



- *1. $V_{IH} = 36.0\text{ V}$
- *2. $V_{IL} = 3.0\text{ V}$

図59 応答時間の測定条件

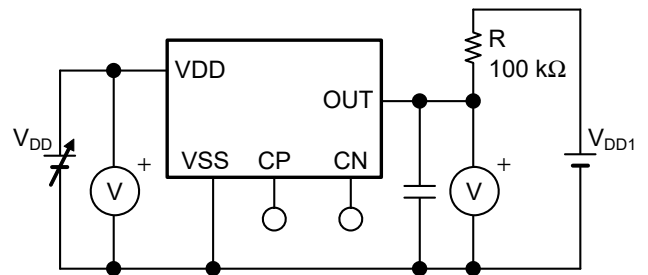


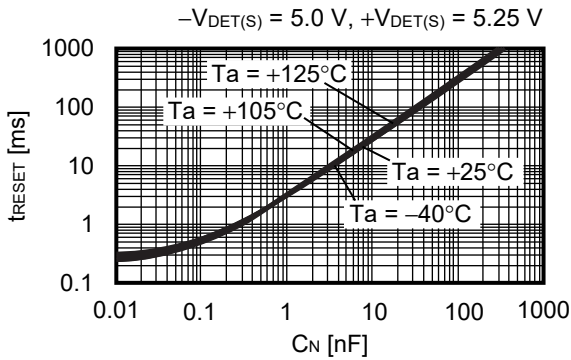
図60 応答時間の測定回路

注意 上記接続図および定数は、動作を保証するものではありません。実際のアプリケーションで十分な評価の上、定数を設定してください。

■ 参考データ

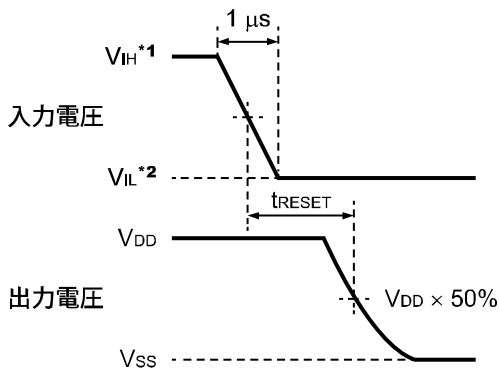
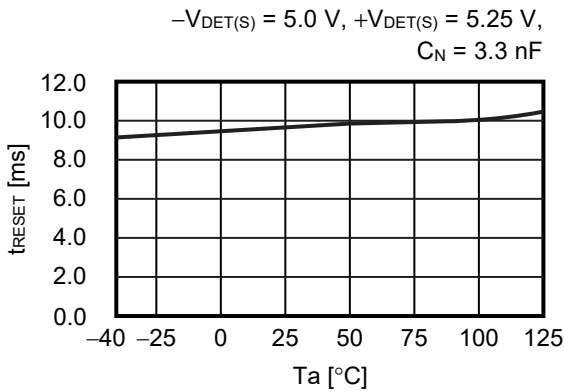
1. 検出遅延時間 (t_{RESET}) – C_N 端子容量 (C_N) (出力端子容量なし)

1.1 VDD検出品



2. 検出遅延時間 (t_{RESET}) – 温度 (T_a)

2.1 VDD検出品



- *1. $V_{IH} = -V_{DET(S)} + 1.0 \text{ V}$
- *2. $V_{IL} = -V_{DET(S)} - 1.0 \text{ V}$

図61 検出遅延時間の測定条件

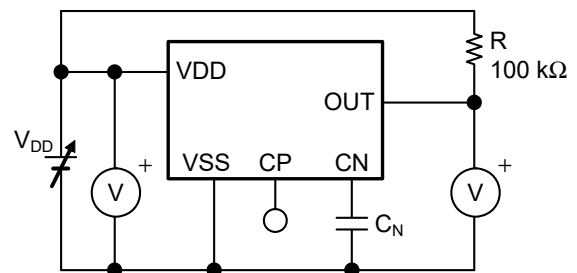
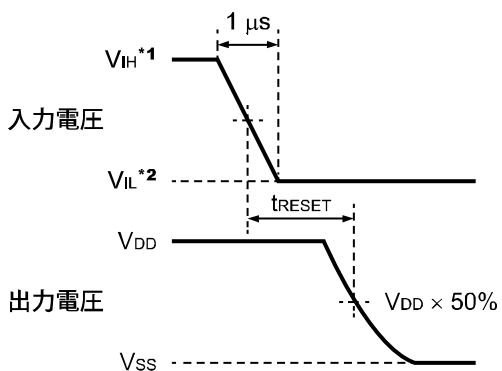
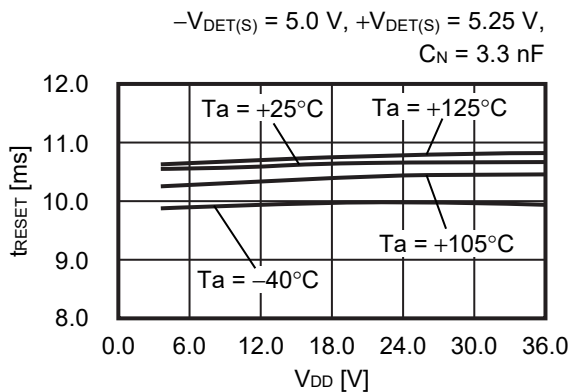


図62 検出遅延時間の測定回路

注意 上記接続図および定数は、動作を保証するものではありません。実際のアプリケーションで十分な評価の上、定数を設定してください。

3. 検出遅延時間 (t_{RESET}) – 電源電圧 (V_{DD})

3.1 SENSE検出品



- *1. $V_{\text{IH}} = -V_{\text{DET(S)}} + 1.0 \text{ V}$
- *2. $V_{\text{IL}} = -V_{\text{DET(S)}} - 1.0 \text{ V}$

図63 検出遅延時間の測定条件

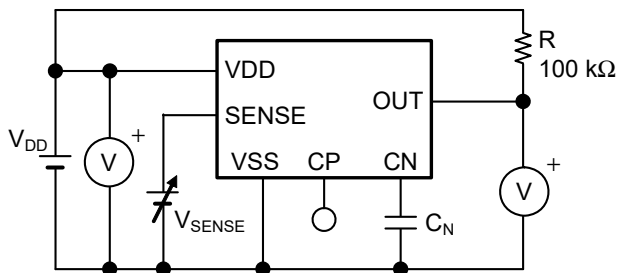
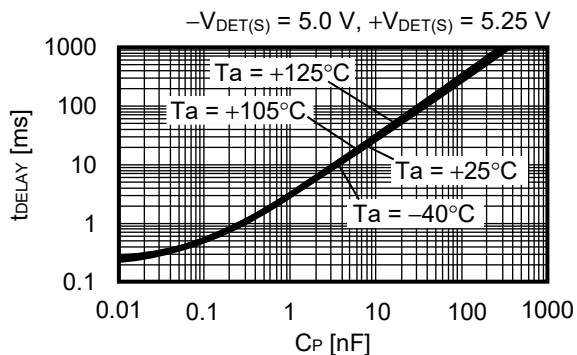


図64 検出遅延時間の測定回路

注意 上記接続図および定数は、動作を保証するものではありません。実際のアプリケーションで十分な評価の上、定数を設定してください。

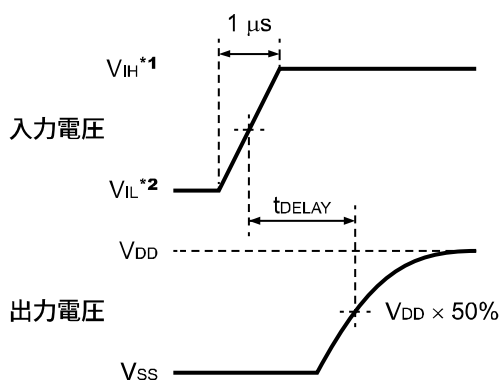
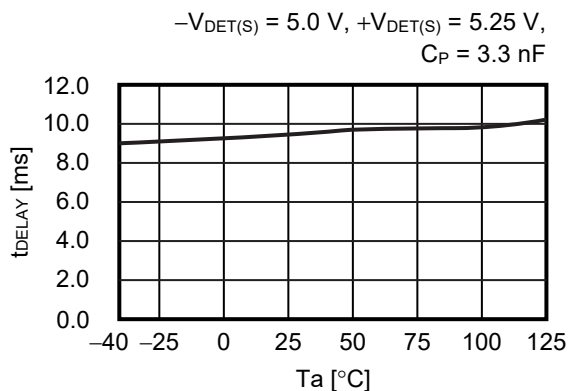
4. 解除遅延時間 (t_{DELAY}) – CP端子容量 (C_P) (出力端子容量なし)

4.1 VDD検出品



5. 解除遅延時間 (t_{DELAY}) – 温度 (T_a)

5.1 VDD検出品



- *1. $V_{\text{IH}} = +V_{\text{DET(S)}} + 1.0 \text{ V}$
- *2. $V_{\text{IL}} = +V_{\text{DET(S)}} - 1.0 \text{ V}$

図65 解除遅延時間の測定条件

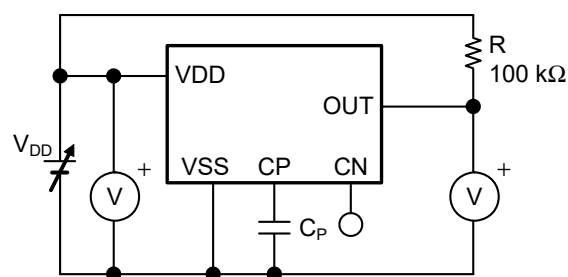


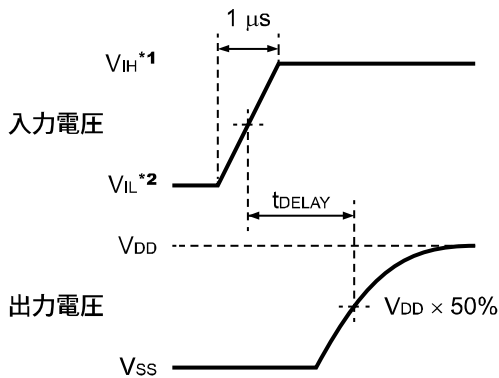
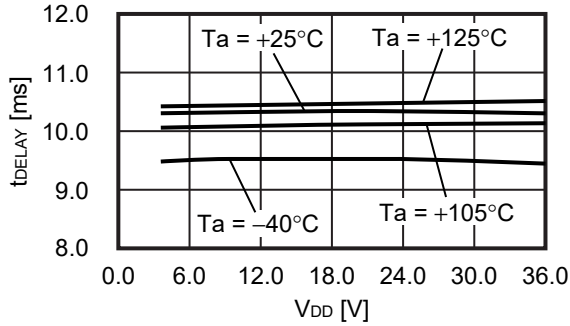
図66 解除遅延時間の測定回路

注意 上記接続図および定数は、動作を保証するものではありません。実際のアプリケーションで十分な評価の上、定数を設定してください。

6. 解除遅延時間 (t_{DELAY}) – 電源電圧 (V_{DD})

6.1 SENSE検出品

$-V_{DET(S)} = 5.0\text{ V}$, $+V_{DET(S)} = 5.25\text{ V}$,
 $C_P = 3.3\text{ nF}$



- *1. $V_{IH} = +V_{DET(S)} + 1.0\text{ V}$
- *2. $V_{IL} = +V_{DET(S)} - 1.0\text{ V}$

図67 解除遅延時間の測定条件

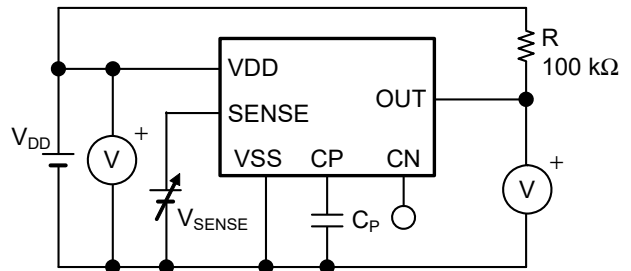


図68 解除遅延時間の測定回路

7. ロードダンプ特性 ($T_a = +25^\circ\text{C}$)

7.1 VDD検出、アクティブ "L" 品

$V_{DD} = 13.5\text{ V} \leftrightarrow 45.0\text{ V}$

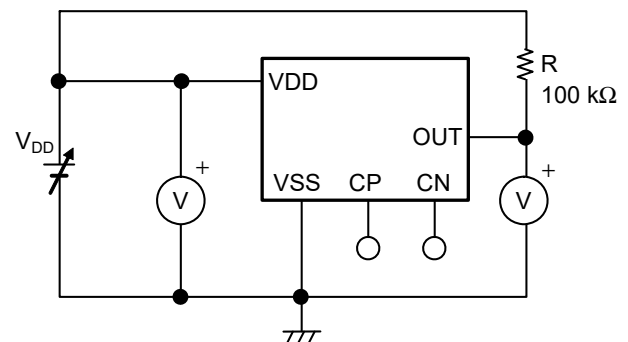
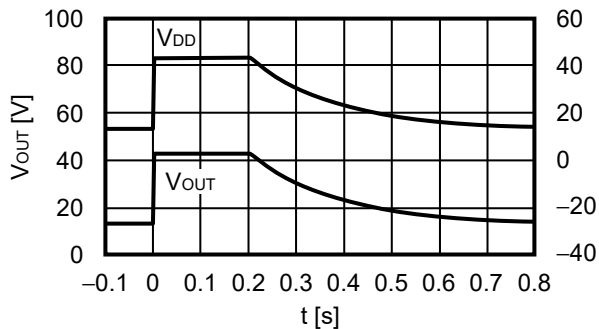


図69 ロードダンプ特性の測定回路

注意 上記接続図および定数は、動作を保証するものではありません。実際のアプリケーションで十分な評価の上、定数を設定してください。

■ 応用回路例

1. マイコン等のリセット回路

マイクロコンピュータでは、電源電圧が最低動作電圧より低い場合、規定されていないオペレーションを実行したり、メモリレジスタの内容が破壊されたりすることがあります。また、電源が正常電位に復帰したとき、マイコンを所定の初期状態に設定しないと以後異常動作をします。このような事故を防ぐため、電源の瞬断、瞬停時にはリセットをかけなければなりません。

S-19110シリーズ電圧検出器は、最低動作電圧が低く、検出電圧精度が高く、ヒステリシス幅があるため、**図70**、**図71**のようにリセット回路を簡単に構成できます。

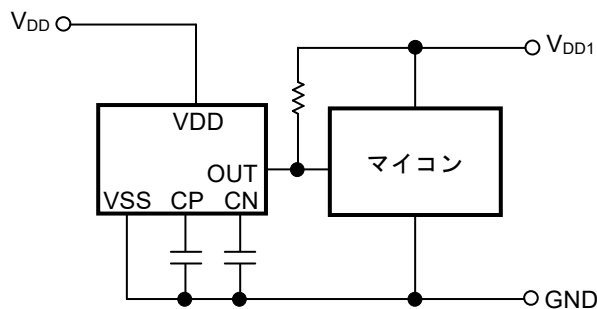


図70 リセット回路例 (VDD検出品)

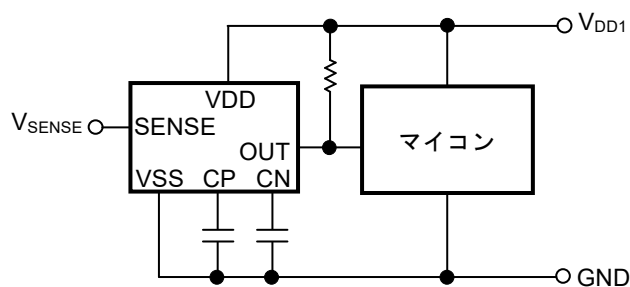
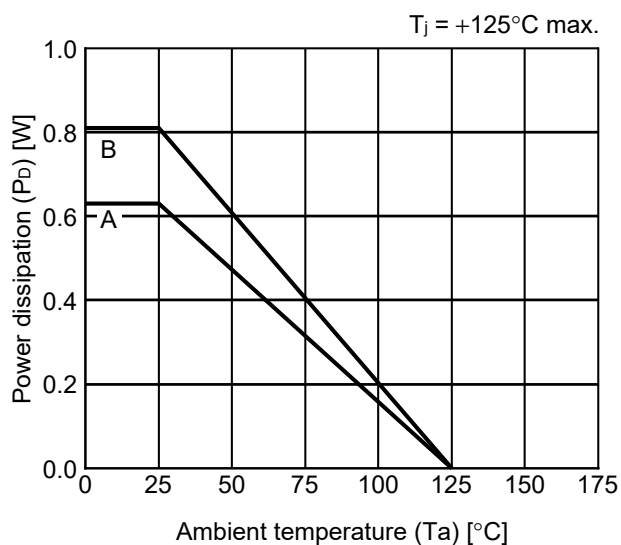


図71 リセット回路例 (SENSE検出品)

注意 上記接続図および定数は、動作を保証するものではありません。実際のアプリケーションで十分な評価の上、定数を設定してください。

■ Power Dissipation

SOT-23-6

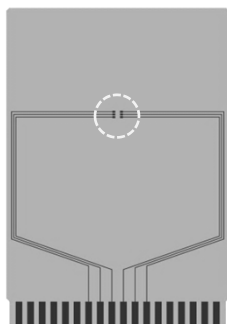


Board	Power Dissipation (P _D)
A	0.63 W
B	0.81 W
C	—
D	—
E	—

SOT-23-3/3S/5/6 Test Board

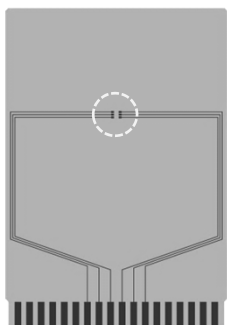
 IC Mount Area

(1) Board A



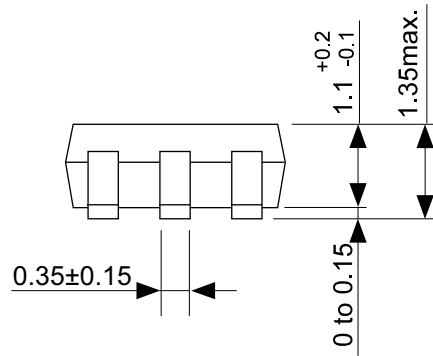
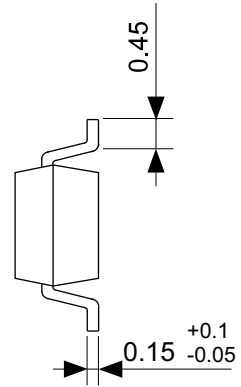
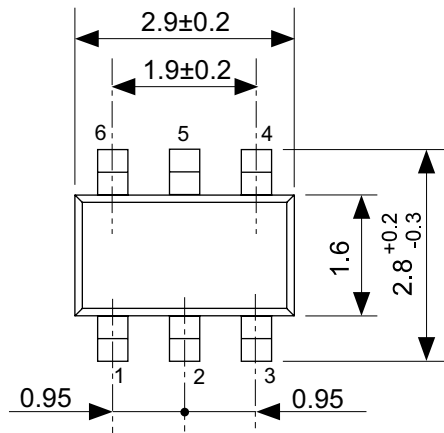
Item		Specification
Size [mm]		114.3 x 76.2 x t1.6
Material		FR-4
Number of copper foil layer		2
Copper foil layer [mm]	1	Land pattern and wiring for testing: t0.070
	2	-
	3	-
	4	74.2 x 74.2 x t0.070
Thermal via		-

(2) Board B



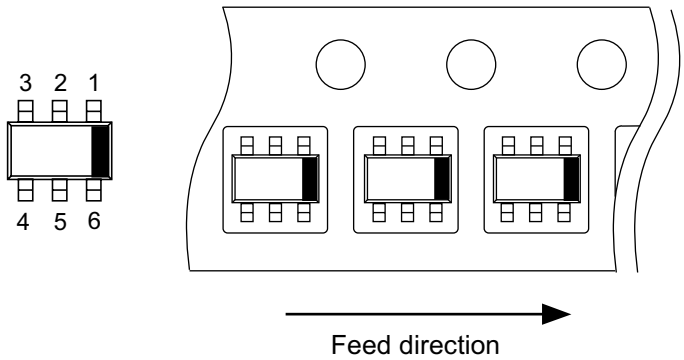
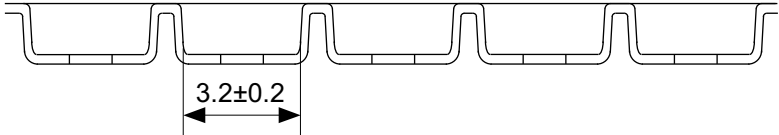
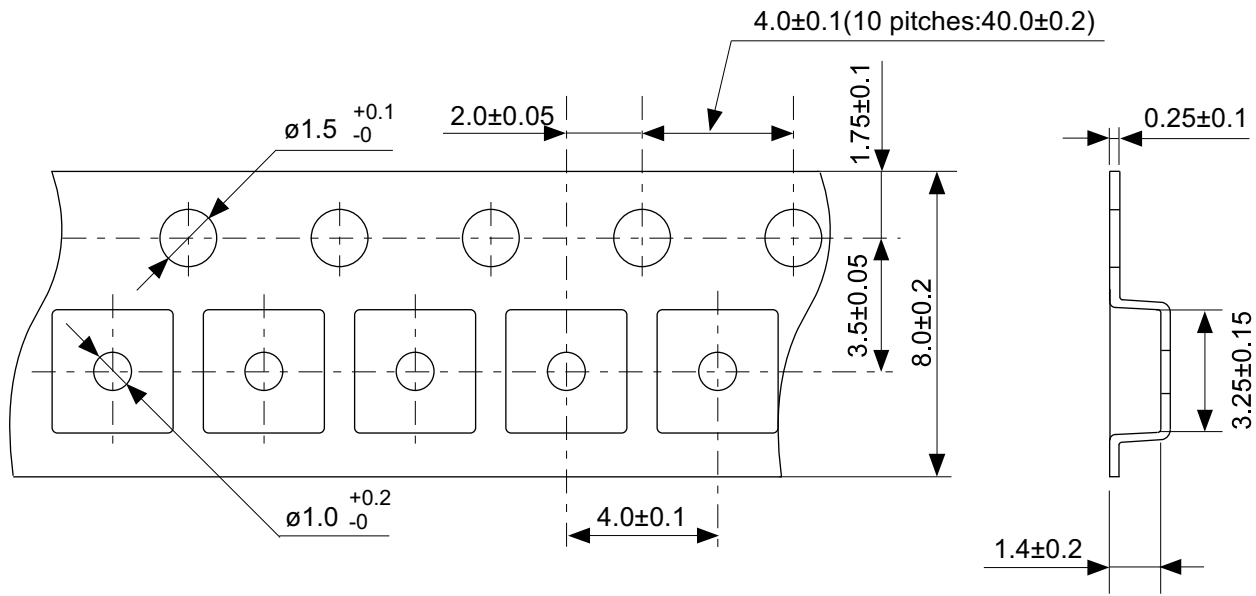
Item		Specification
Size [mm]		114.3 x 76.2 x t1.6
Material		FR-4
Number of copper foil layer		4
Copper foil layer [mm]	1	Land pattern and wiring for testing: t0.070
	2	74.2 x 74.2 x t0.035
	3	74.2 x 74.2 x t0.035
	4	74.2 x 74.2 x t0.070
Thermal via		-

No. SOT23x-A-Board-SD-2.0



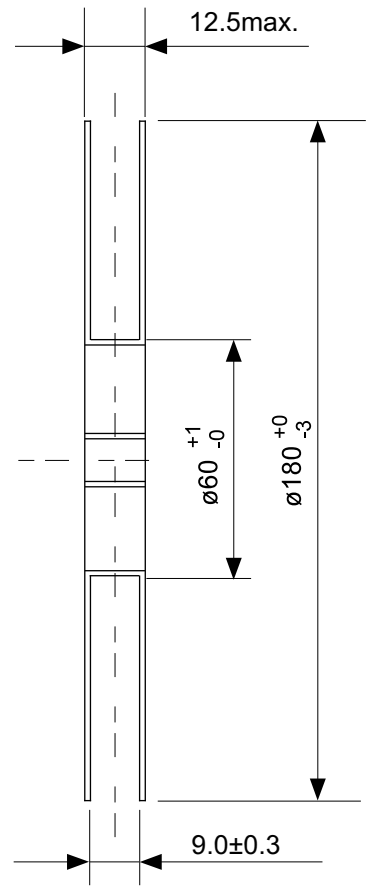
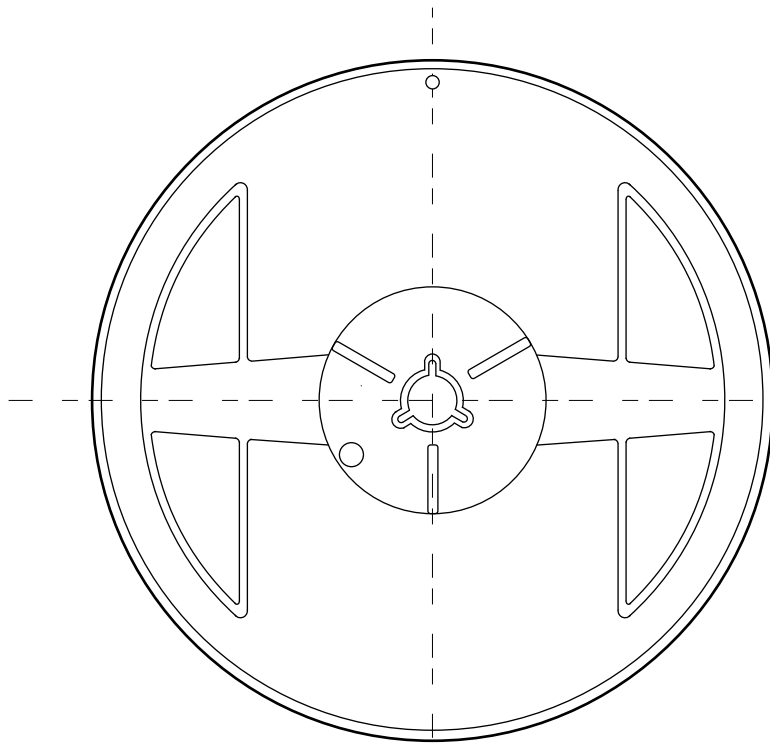
No. MP006-A-P-SD-2.1

TITLE	SOT236-A-PKG Dimensions
No.	MP006-A-P-SD-2.1
ANGLE	
UNIT	mm
ABLIC Inc.	

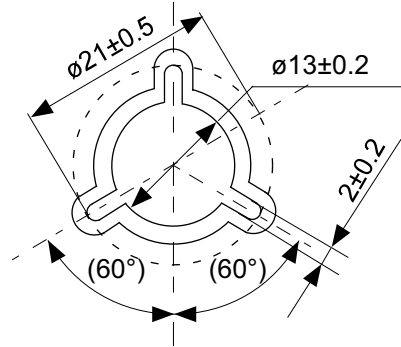


No. MP006-A-C-SD-3.1

TITLE	SOT236-A-Carrier Tape
No.	MP006-A-C-SD-3.1
ANGLE	
UNIT	mm
ABLIC Inc.	



Enlarged drawing in the central part



No. MP006-A-R-SD-2.1

TITLE	SOT236-A-Reel		
No.	MP006-A-R-SD-2.1		
ANGLE		QTY	3,000
UNIT	mm		
ABLIC Inc.			

免責事項 (取り扱い上の注意)

1. 本資料に記載のすべての情報 (製品データ、仕様、図、表、プログラム、アルゴリズム、応用回路例等) は本資料発行時点のものであり、予告なく変更することがあります。
2. 本資料に記載の回路例および使用方法は参考情報であり、量産設計を保証するものではありません。本資料に記載の情報を使用したことによる、本資料に記載の製品 (以下、本製品といいます) に起因しない損害や第三者の知的財産権等の権利に対する侵害に関し、弊社はその責任を負いません。
3. 本資料の記載に誤りがあり、それに起因する損害が生じた場合において、弊社はその責任を負いません。
4. 本資料に記載の範囲内の条件、特に絶対最大定格、動作電圧範囲、電気的特性等に注意して製品を使用してください。本資料に記載の範囲外の条件での使用による故障や事故等に関する損害等について、弊社はその責任を負いません。
5. 本製品の使用にあたっては、用途および使用する地域、国に対応する法規制、および用途への適合性、安全性等を確認、試験してください。
6. 本製品を輸出する場合は、外国為替および外国貿易法、その他輸出関連法令を遵守し、関連する必要な手続きを行ってください。
7. 本製品を大量破壊兵器の開発や軍事利用の目的で使用および、提供 (輸出) することは固くお断りします。核兵器、生物兵器、化学兵器およびミサイルの開発、製造、使用もしくは貯蔵、またはその他の軍事用途を目的とする者へ提供 (輸出) した場合、弊社はその責任を負いません。
8. 本製品は、生命・身体に影響を与えるおそれのある機器または装置の部品および財産に損害を及ぼすおそれのある機器または装置の部品 (医療機器、防災機器、防犯機器、燃焼制御機器、インフラ制御機器、車両機器、交通機器、車載機器、航空機器、宇宙機器、および原子力機器等) として設計されたものではありません。上記の機器および装置には使用しないでください。ただし、弊社が車載用等の用途を事前に明示している場合を除きます。上記機器または装置の部品として本製品を使用された場合または弊社が事前明示した用途以外に本製品を使用された場合、これらにより発生した損害等について、弊社はその責任を負いません。
9. 半導体製品はある確率で故障、誤動作する場合があります。本製品の故障や誤動作が生じた場合でも人身事故、火災、社会的損害等発生しないように、お客様の責任において冗長設計、延焼対策、誤動作防止等の安全設計をしてください。また、システム全体で十分に評価し、お客様の責任において適用可否を判断してください。
10. 本製品は、耐放射線設計しておりません。お客様の用途に応じて、お客様の製品設計において放射線対策を行ってください。
11. 本製品は、通常使用における健康への影響はありませんが、化学物質、重金属を含有しているため、口中には入れないようにしてください。また、ウエハ、チップの破断面は鋭利な場合がありますので、素手で接触の際は怪我等に注意してください。
12. 本製品を廃棄する場合には、使用する地域、国に対応する法令を遵守し、適切に処理してください。
13. 本資料は、弊社の著作権、ノウハウに係わる内容も含まれております。本資料中の記載内容について、弊社または第三者の知的財産権、その他の権利の実施、使用を許諾または保証するものではありません。本資料の一部または全部を弊社の許可なく転載、複製し、第三者に開示することは固くお断りします。
14. 本資料の内容の詳細その他ご不明な点については、販売窓口までお問い合わせください。
15. この免責事項は、日本語を正本として示します。英語や中国語で翻訳したものがあっても、日本語の正本が優越します。

2.4-2019.07



ABLIC

エイブリック株式会社
www.ablic.com