

S-8209Bシリーズは、高精度電圧検出回路と遅延回路を内蔵したリチウムイオン / リチウムポリマー二次電池保護用ICです。通信機能と2種類のセルバランス機能を搭載し、多セル直列保護回路を構成することもできます。

■ 特長

- 高精度電圧検出回路

過充電検出電圧 ^{*1}	3.55 V ~ 4.40 V (5 mVステップ)	精度±25 mV
過充電解除電圧 ^{*1}	3.50 V ~ 4.40 V ^{*2}	精度±50 mV
セルバランス検出電圧 ^{*1}	3.55 V ~ 4.40 V (5 mVステップ) ^{*3}	精度±25 mV
セルバランス解除電圧 ^{*1}	3.50 V ~ 4.40 V ^{*4}	精度±50 mV
過放電検出電圧	2.0 V ~ 3.0 V (10 mVステップ)	精度±50 mV
過放電解除電圧	2.0 V ~ 3.4 V ^{*5}	精度±100 mV
- 外付け容量にて出力端子に遅延時間を設定可能
- CTLG端子、CTLD端子から充電、放電、セルバランスの制御が可能
- 充電 / 放電の2種類のセルバランス機能を搭載^{*6}
- 広動作温度範囲 Ta = -40°C ~ +85°C
- 低消費電流 7.0 μA max.
- 鉛フリー、Sn 100%、ハロゲンフリー^{*7}

- *1. 過充電検出電圧、過充電解除電圧、セルバランス検出電圧、セルバランス解除電圧の選択については、「■ 品目コードの構成」、「3. 製品名リスト」の備考3を参照してください。
- *2. 過充電解除電圧 = 過充電検出電圧 - 過充電ヒステリシス電圧 (過充電ヒステリシス電圧は、0 V ~ 0.4 Vの範囲内にて50 mVステップで選択可能)
- *3. 過充電検出電圧 > セルバランス検出電圧となるように選択してください。
- *4. セルバランス解除電圧 = セルバランス検出電圧 - セルバランスヒステリシス電圧 (セルバランスヒステリシス電圧は、0 V ~ 0.4 Vの範囲内にて50 mVステップで選択可能)
- *5. 過放電解除電圧 = 過放電検出電圧 + 過放電ヒステリシス電圧 (過放電ヒステリシス電圧は、0 V ~ 0.7 Vの範囲内にて100 mVステップで選択可能)
- *6. 放電セルバランス機能なしも選択可能
- *7. 詳細は「■ 品目コードの構成」を参照してください。

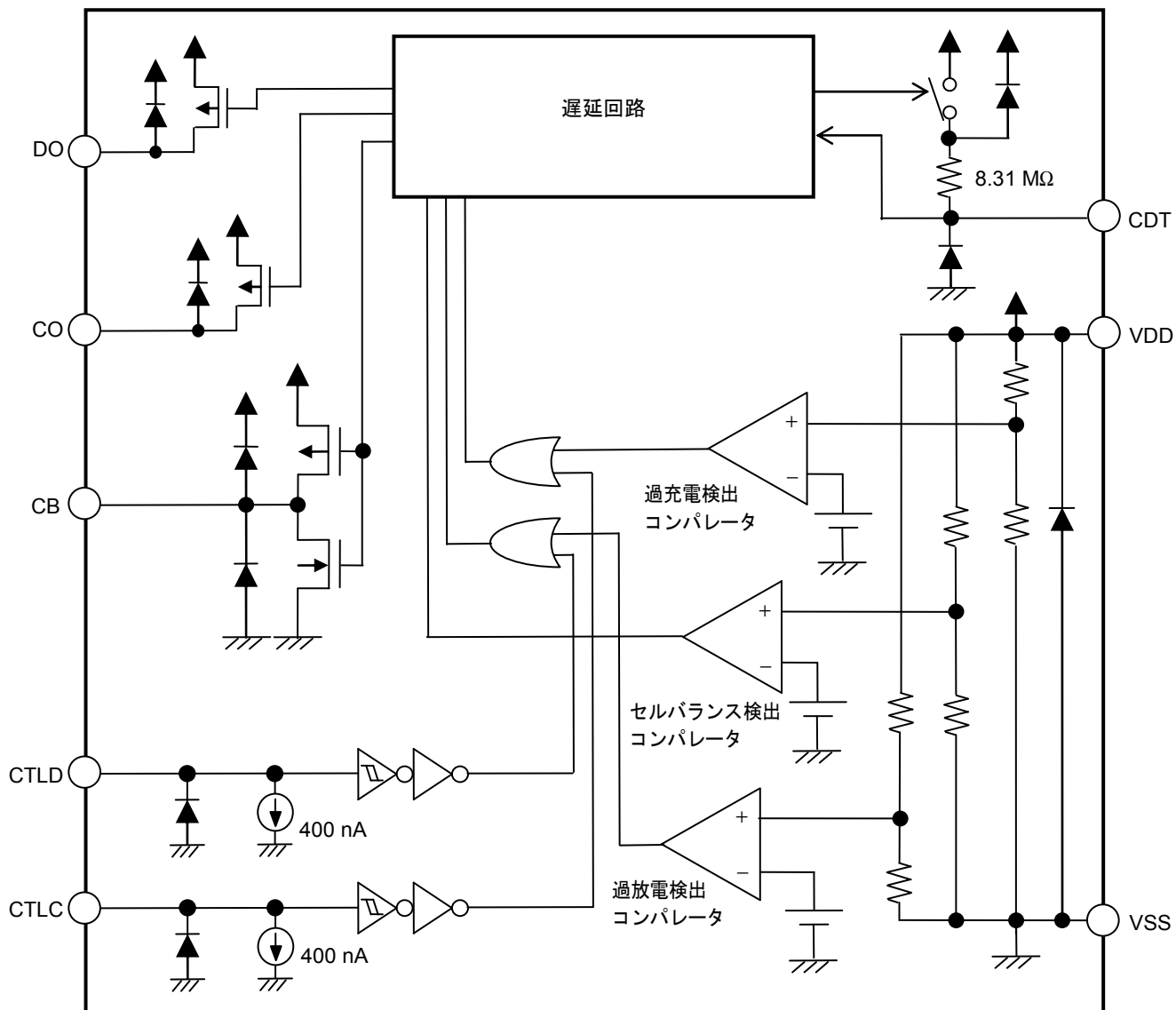
■ 用途

- リチウムイオン二次電池パック
- リチウムポリマー二次電池パック

■ パッケージ

- 8-Pin TSSOP
- SNT-8A

■ ブロック図



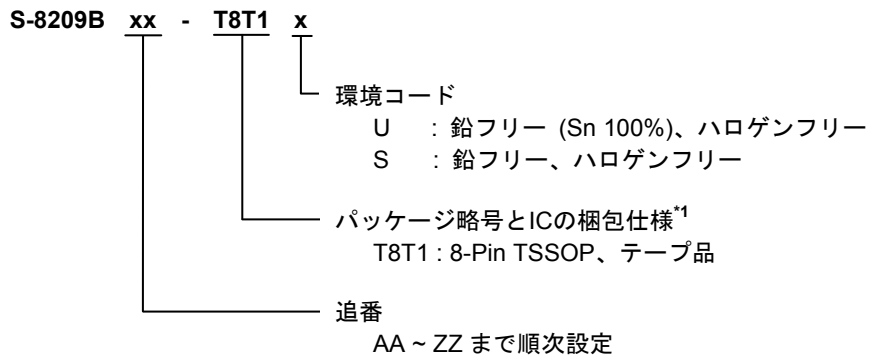
備考 図中のダイオードはすべて寄生ダイオードです。

図1

■ 品目コードの構成

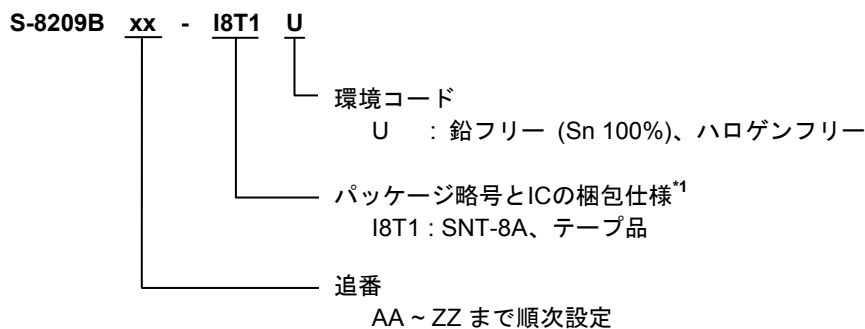
1. 製品名

1.1 8-Pin TSSOP



*1. テープ図面を参照してください。

1.2 SNT-8A



*1. テープ図面を参照してください。

2. パッケージ

表1 パッケージ図面コード

パッケージ名	外形寸法図	テープ図面	リール図面	ランド図面
8-Pin TSSOP	環境コード = S	FT008-A-P-SD	FT008-E-C-SD	FT008-E-R-SD
	環境コード = U	FT008-A-P-SD	FT008-E-C-SD	FT008-E-R-S1
SNT-8A	PH008-A-P-SD	PH008-A-C-SD	PH008-A-R-SD	PH008-A-L-SD

3. 製品名リスト

3.1 8-Pin TSSOP

表2

製品名	過充電 検出電圧 (V _{CU})	過充電 解除電圧 (V _{CL})	セルバランス 検出電圧 (V _{BU})	セルバランス 解除電圧 (V _{BL})	過放電 検出電圧 (V _{DL})	過放電 解除電圧 (V _{DU})	放電セル バランス機能
S-8209BAA-T8T1y	4.100 V	4.000 V	4.050 V	4.000 V	2.50 V	2.70 V	あり
S-8209BAD-T8T1y	4.150 V	3.950 V	3.900 V	3.900 V	2.00 V	2.70 V	あり
S-8209BAG-T8T1y	3.800 V	3.650 V	3.700 V	3.700 V	2.20 V	2.50 V	なし
S-8209BAH-T8T1y	4.250 V	4.150 V	4.200 V	4.200 V	2.50 V	2.80 V	なし
S-8209BAI-T8T1y	4.250 V	4.150 V	4.100 V	4.050 V	2.50 V	2.70 V	あり
S-8209BAJ-T8T1y	4.150 V	3.950 V	3.900 V	3.900 V	2.30 V	3.00 V	なし
S-8209BAK-T8T1y	4.215 V	4.215 V	4.190 V	4.190 V	2.00 V	2.50 V	あり
S-8209BAL-T8T1y	4.300 V	4.100 V	4.225 V	4.225 V	2.00 V	2.50 V	あり
S-8209BAN-T8T1U	4.250 V	4.150 V	4.200 V	4.200 V	2.00 V	2.10 V	なし
S-8209BAO-T8T1U	4.300 V	4.200 V	4.200 V	4.200 V	2.30 V	3.00 V	なし
S-8209BAP-T8T1U	3.900 V	3.900 V	3.700 V	3.700 V	2.00 V	2.50 V	あり
S-8209BAU-T8T1U	4.225 V	4.175 V	4.215 V	4.165 V	2.30 V	3.00 V	あり
S-8209BAW-T8T1U	4.225 V	4.175 V	4.215 V	4.165 V	2.30 V	3.00 V	なし
S-8209BAX-T8T1U	4.210 V	4.160 V	4.190 V	4.140 V	2.50 V	3.20 V	なし
S-8209BAY-T8T1U	4.210 V	4.160 V	4.190 V	4.140 V	2.50 V	3.00 V	なし
S-8209BAZ-T8T1U	4.195 V	4.145 V	4.100 V	4.050 V	2.50 V	2.70 V	なし
S-8209BBA-T8T1U	3.700 V	3.500 V	3.550 V	3.550 V	2.00 V	2.50 V	あり
S-8209BBB-T8T1U	4.275 V	4.225 V	4.145 V	4.095 V	2.00 V	2.30 V	なし
S-8209BBC-T8T1U	4.200 V	4.100 V	4.145 V	4.095 V	2.00 V	2.30 V	なし

3.2 SNT-8A

表3

製品名	過充電 検出電圧 (V _{CU})	過充電 解除電圧 (V _{CL})	セルバランス 検出電圧 (V _{BU})	セルバランス 解除電圧 (V _{BL})	過放電 検出電圧 (V _{DL})	過放電 解除電圧 (V _{DU})	放電セル バランス機能
S-8209BAA-I8T1U	4.100 V	4.000 V	4.050 V	4.000 V	2.50 V	2.70 V	あり
S-8209BAM-I8T1U	4.000 V	3.800 V	3.900 V	3.850 V	3.00 V	3.40 V	なし
S-8209BAO-I8T1U	4.300 V	4.200 V	4.200 V	4.200 V	2.30 V	3.00 V	なし
S-8209BAP-I8T1U	3.900 V	3.900 V	3.700 V	3.700 V	2.00 V	2.50 V	あり
S-8209BAR-I8T1U	4.230 V	4.170 V	4.180 V	4.180 V	2.80 V	3.00 V	なし

備考 1. y: SまたはU

2. Sn 100%、ハロゲンフリー製品をご希望の場合は、環境コード = Uの製品をお選びください。

3. 上記検出電圧値以外の製品をご希望の場合は、弊社営業部までお問い合わせください。
 過充電検出電圧、過充電解除電圧、セルバランス検出電圧、セルバランス解除電圧は、**図2**、**図3**に示す領域から選択が可能です。
 過充電検出電圧 (V_{CU})、過充電解除電圧 (V_{CL}) の組み合わせは、**図2**のAまたはBの領域から選択可能です^{*1}。
 同様に、セルバランス検出電圧 (V_{BU})、セルバランス解除電圧 (V_{BL}) の組み合わせは、**図3**のCまたはDの領域から選択可能です^{*2}。
 なお、 V_{CU} 、 V_{CL} の組み合わせをAの領域から選択した場合は、 V_{BU} 、 V_{BL} の組み合わせはCの領域から選択してください。同様に、 V_{CU} 、 V_{CL} の組み合わせをBの領域から選択した場合は、 V_{BU} 、 V_{BL} の組み合わせはDの領域から選択してください^{*3}。

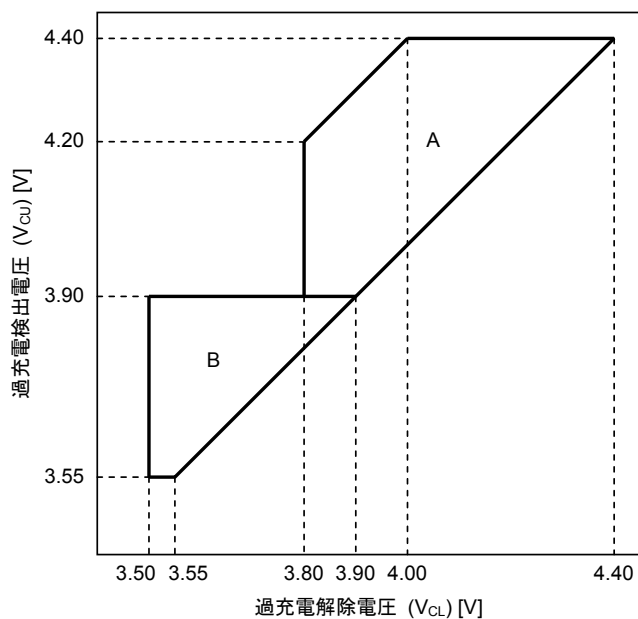


図2

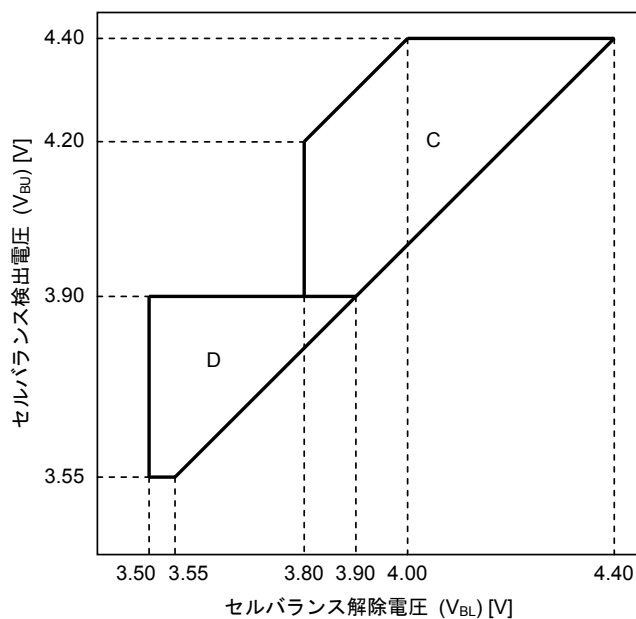


図3

- *1. 過充電ヒステリシス電圧 ($V_{CU} - V_{CL}$) は、0 V ~ 0.4 Vの範囲内にて50 mVステップで選択可能です。
 *2. セルバランスヒステリシス電圧 ($V_{BU} - V_{BL}$) は、0 V ~ 0.4 Vの範囲内にて50 mVステップで選択可能です。
 *3. $V_{CU} > V_{BU}$ となるように選択してください。

■ ピン配置図

1. 8-Pin TSSOP

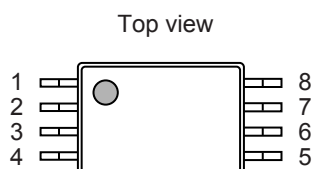


図4

表4

端子番号	端子記号	端子説明
1	CTLIC	充電制御端子
2	CTLD	放電制御端子
3	VDD	正電源入力端子、 バッテリーの正電圧接続端子
4	CDT	過充電検出遅延、セルバランス検出遅延、 過放電検出遅延用の容量接続端子
5	VSS	負電源入力端子、 バッテリーの負電圧接続端子
6	DO	放電制御用出力端子 (Pchオープンドレイン出力)
7	CO	充電制御用出力端子 (Pchオープンドレイン出力)
8	CB	セルバランス制御用出力端子 (CMOS出力)

2. SNT-8A

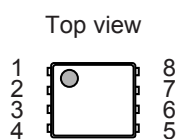


図5

表5

端子番号	端子記号	端子説明
1	CTLIC	充電制御端子
2	CTLD	放電制御端子
3	VDD	正電源入力端子、 バッテリーの正電圧接続端子
4	CDT	過充電検出遅延、セルバランス検出遅延、 過放電検出遅延用の容量接続端子
5	VSS	負電源入力端子、 バッテリーの負電圧接続端子
6	DO	放電制御用出力端子 (Pchオープンドレイン出力)
7	CO	充電制御用出力端子 (Pchオープンドレイン出力)
8	CB	セルバランス制御用出力端子 (CMOS出力)

■ 絶対最大定格

表6

(特記なき場合 : $T_a = +25^\circ\text{C}$)

項目	記号	適用端子	絶対最大定格	単位	
VDD - VSS間入力電圧	V_{DS}	VDD	$V_{SS} - 0.3 \sim V_{SS} + 12$	V	
CB出力端子電圧	V_{CB}	CB	$V_{SS} - 0.3 \sim V_{DD} + 0.3$	V	
CDT端子電圧	V_{CDT}	CDT	$V_{SS} - 0.3 \sim V_{DD} + 0.3$	V	
DO出力端子電圧	V_{DO}	DO	$V_{DD} - 24 \sim V_{DD} + 0.3$	V	
CO出力端子電圧	V_{CO}	CO	$V_{DD} - 24 \sim V_{DD} + 0.3$	V	
CTLC入力端子電圧	V_{CTLC}	CTLC	$V_{SS} - 0.3 \sim V_{SS} + 24$	V	
CTLD入力端子電圧	V_{CTLD}	CTLD	$V_{SS} - 0.3 \sim V_{SS} + 24$	V	
許容損失	8-Pin TSSOP	P_D	-	700^{*1}	mW
	SNT-8A			450^{*1}	mW
動作周囲温度	T_{opr}	-	$-40 \sim +85$	$^\circ\text{C}$	
保存温度	T_{stg}	-	$-55 \sim +125$	$^\circ\text{C}$	

*1. 基板実装時

[実装基板]

- (1) 基板サイズ : 114.3 mm × 76.2 mm × t1.6 mm
- (2) 名称 : JEDEC STANDARD51-7

注意 絶対最大定格とは、どのような条件下でも越えてはならない定格値です。万一この定格値を越えると、製品の劣化などの物理的な損傷を与える可能性があります。

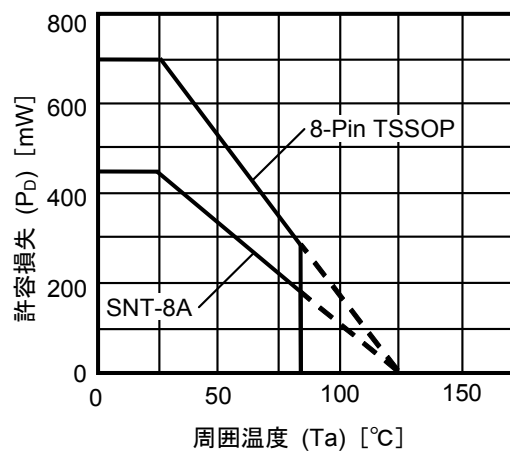


図6 パッケージ許容損失 (基板実装時)

■ 電気的特性

表7

(特記なき場合 : Ta = +25°C)

項目	記号	条件	Min.	Typ.	Max.	単位	測定回路
過充電検出電圧	V _{CU}	–	V _{CU} – 0.025	V _{CU}	V _{CU} + 0.025	V	1
過充電解除電圧	V _{CL}	V _{CL} ≠ V _{CU} の場合	V _{CL} – 0.05	V _{CL}	V _{CL} + 0.05	V	1
		V _{CL} = V _{CU} の場合	V _{CL} – 0.05	V _{CL}	V _{CL} + 0.025	V	1
セルバランス検出電圧	V _{BU}	–	V _{BU} – 0.025	V _{BU}	V _{BU} + 0.025	V	1
セルバランス解除電圧	V _{BL}	V _{BL} ≠ V _{BU} の場合	V _{BL} – 0.05	V _{BL}	V _{BL} + 0.05	V	1
		V _{BL} = V _{BU} の場合	V _{BL} – 0.05	V _{BL}	V _{BL} + 0.025	V	1
過放電検出電圧	V _{DL}	–	V _{DL} – 0.05	V _{DL}	V _{DL} + 0.05	V	1
過放電解除電圧	V _{DU}	–	V _{DU} – 0.10	V _{DU}	V _{DU} + 0.10	V	1
CDT端子抵抗 ^{*1}	R _{CDT}	V _{DS} = 3.5 V, V _{CDET} = 0 V	4.76	8.31	10.9	MΩ	2
CDT端子検出電圧 ^{*1}	V _{CDET}	V _{DS} = 3.5 V	V _{DS} × 0.65	V _{DS} × 0.70	V _{DS} × 0.75	V	3
VDD – VSS間動作電圧	V _{DSOP}	CO端子, DO端子, CB端子出力電圧確定	1.5	–	8.0	V	–
CTLC端子H電圧	V _{CTLCH}	V _{DS} = 3.5 V	V _{DS} × 0.55	–	V _{DS} × 0.90	V	4
CTLD端子H電圧	V _{CTLDH}	V _{DS} = 3.5 V	V _{DS} × 0.55	–	V _{DS} × 0.90	V	4
CTLC端子L電圧	V _{CTLCL}	V _{DS} = 3.5 V	V _{DS} × 0.10	–	V _{DS} × 0.45	V	4
CTLD端子L電圧	V _{CTLDL}	V _{DS} = 3.5 V	V _{DS} × 0.10	–	V _{DS} × 0.45	V	4
動作時消費電流 ^{*2}	I _{OPE}	V _{DS} = 3.5 V	–	3.5	7.0	μA	5
CTLC端シンク電流 ^{*2}	I _{CTLCL}	V _{DS} = 3.5 V, V _{CTLC} = 3.5 V	320	400	480	nA	6
CTLD端子シンク電流 ^{*2}	I _{CTLDL}	V _{DS} = 3.5 V, V _{CTLD} = 3.5 V	320	400	480	nA	6
CB端子ソース電流	I _{CBH}	V _{CB} = 4.0 V, V _{DS} = 4.5 V	30	–	–	μA	7
CB端子シンク電流	I _{CBL}	V _{CB} = 0.5 V, V _{DS} = 3.5 V	30	–	–	μA	7
CO端子ソース電流	I _{COH}	V _{CO} = 3.0 V, V _{DS} = 3.5 V	30	–	–	μA	7
CO端子リーク電流	I _{COL}	V _{CO} = 24 V, V _{DS} = 4.5 V	–	–	0.1	μA	8
DO端子ソース電流	I _{DOH}	V _{DO} = 3.0 V, V _{DS} = 3.5 V	30	–	–	μA	7
DO端子リーク電流	I _{DOL}	V _{DO} = 24 V, V _{DS} = 1.8 V	–	–	0.1	μA	8

*1. S-8209Bシリーズは出力端子に遅延時間を設定することができます。遅延時間はIC内部のCDT端子抵抗 (R_{CDT}) と、CDT端子に外付けされた容量 (C_{CDT}) により次の式で算出されます。

$$\begin{aligned}
 t_D [s] &= -\ln(1 - V_{CDET} / V_{DS}) \times C_{CDT} [\mu F] \times R_{CDT} [M\Omega] \\
 &= -\ln(1 - 0.7 (\text{typ.})) \times C_{CDT} [\mu F] \times 8.31 M\Omega (\text{typ.}) \\
 &= 10.0 M\Omega (\text{typ.}) \times C_{CDT} [\mu F]
 \end{aligned}$$

CDT端子容量C_{CDT} = 0.01 μFの場合、出力端子遅延時間t_Dは上の式から次のように算出されます。

$$t_D [s] = 10.0 M\Omega (\text{typ.}) \times 0.01 \mu F = 0.1 s (\text{typ.})$$

R_{CDT}およびCDT端子検出電圧 (V_{CDET}) は、CTLC端子、CTLD端子をIC外部でV_{DD}電位へプルアップした状態で電源投入後、所定の測定回路にて測定してください。

*2 CTLC端子、CTLD端子をIC外部でV_{DD}電位へプルアップして使用した場合、VSS端子から流れ出る電流 (I_{SS}) は次の式で算出されます。

$$I_{SS} = I_{OPE} + I_{CTLCL} + I_{CTLDL}$$

■ 測定回路

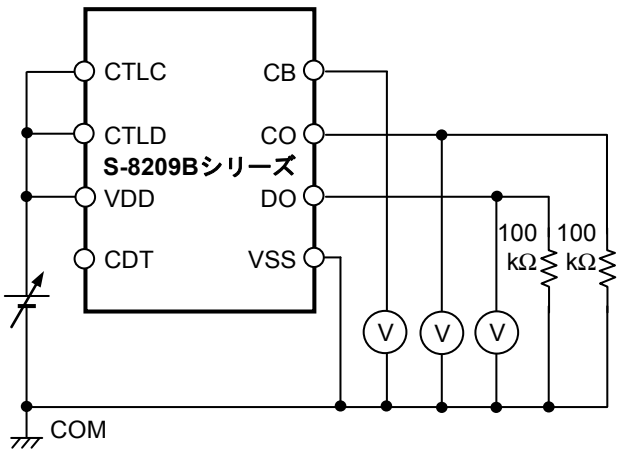


図7 測定回路1

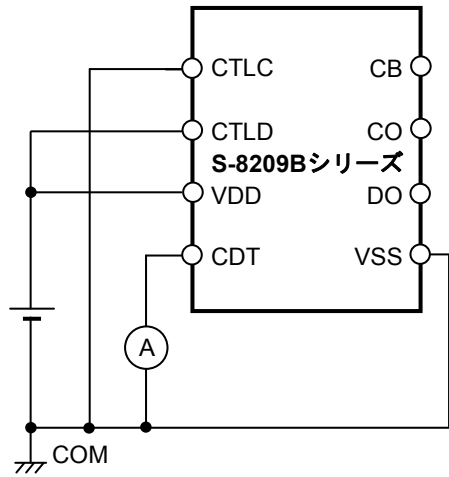


図8 測定回路2

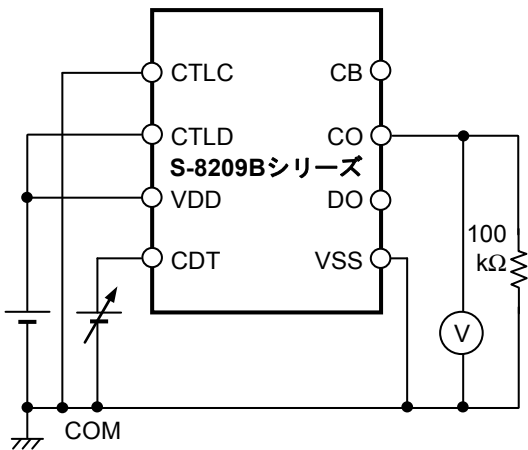


図9 測定回路3

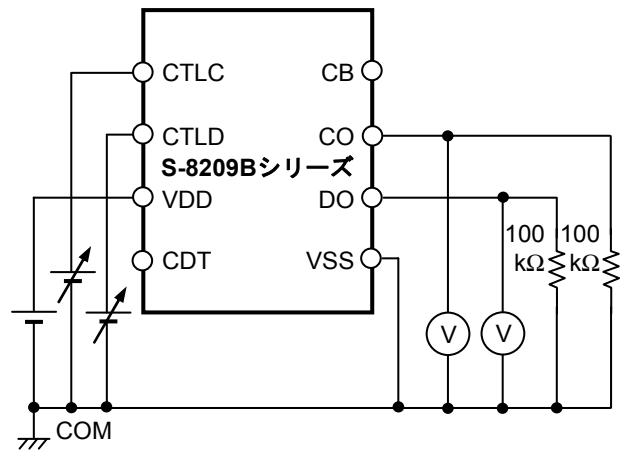


図10 測定回路4

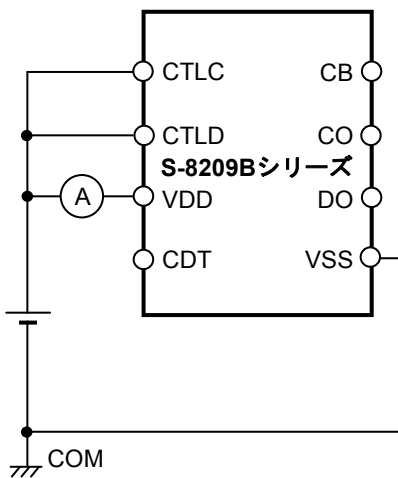


図11 測定回路5

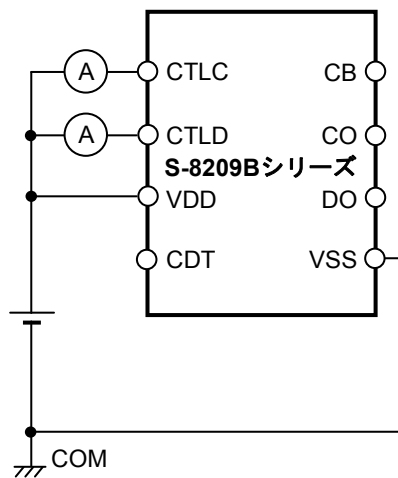


図12 測定回路6

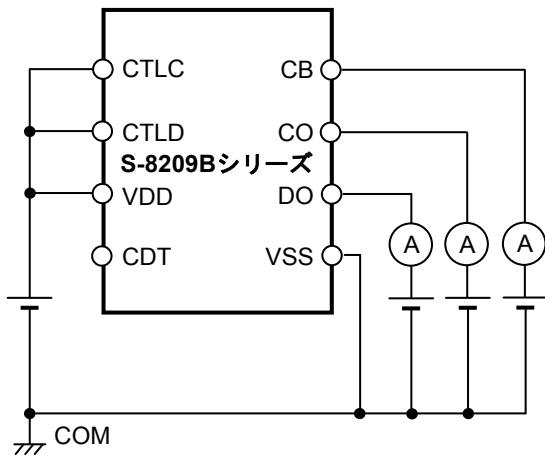


図13 測定回路7

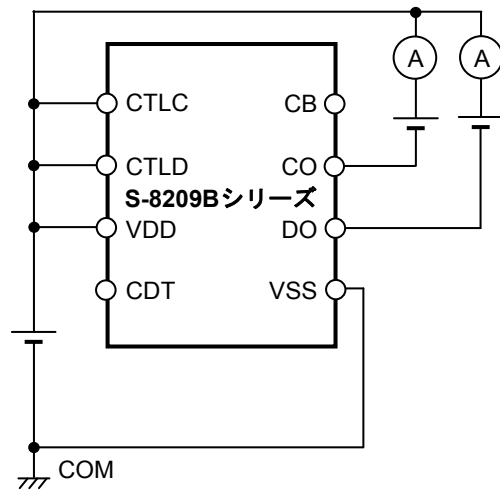


図14 測定回路8

■ 動作説明

図15にS-8209Bシリーズの状態遷移図を示します。

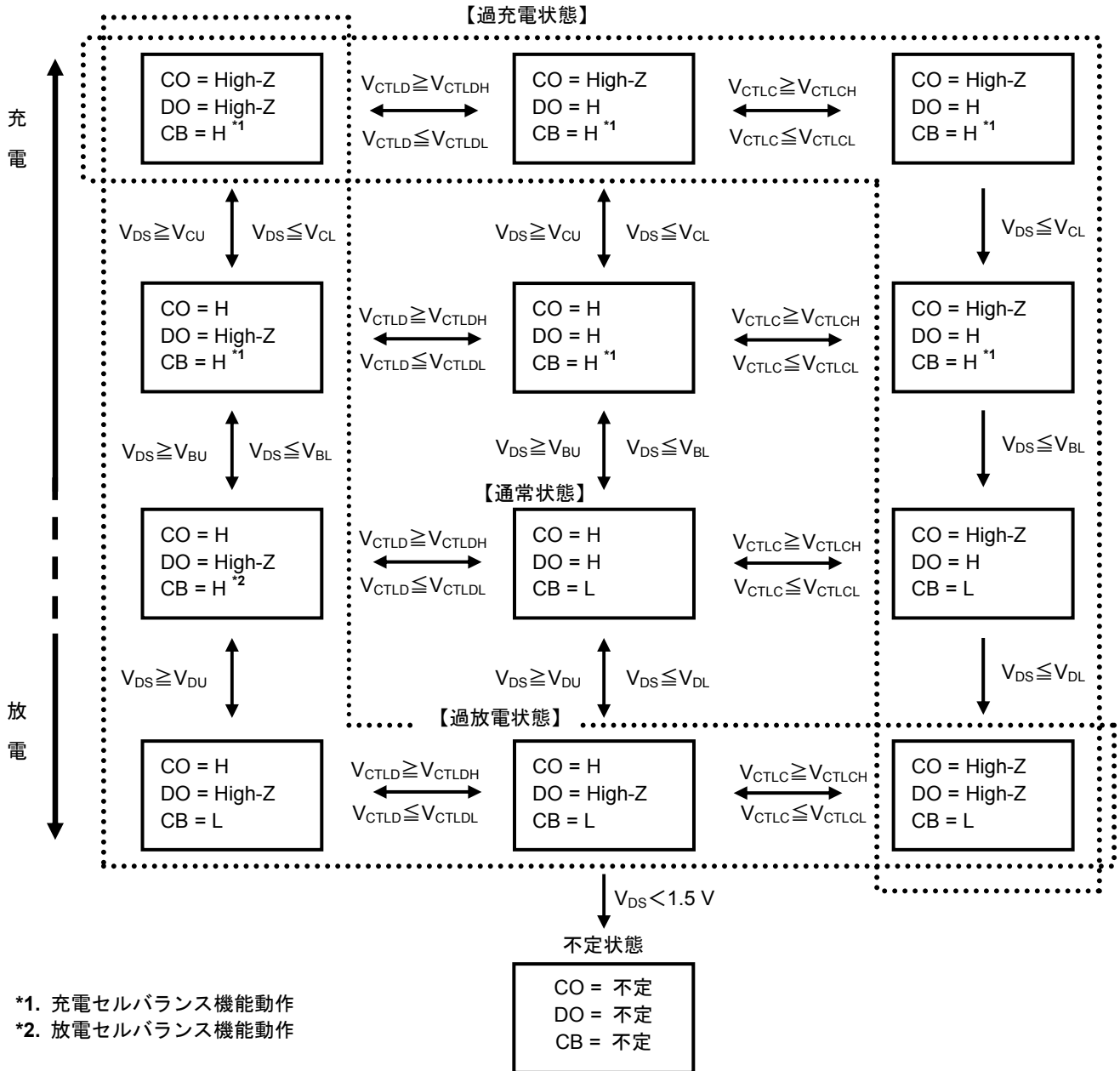


図15 状態遷移図

1. 通常状態

S-8209Bシリーズは、 V_{DS} – V_{SS} 間電圧 (V_{DS}) が過放電検出電圧 (V_{DL}) より高く、かつ過充電検出電圧 (V_{CU}) 未満であり、さらにCTLIC入力端子電圧 (V_{CTLIC})、CTLD入力端子電圧 (V_{CTLD}) がそれぞれCTLC端子L電圧 (V_{CTLCL})、CTLD端子L電圧 (V_{CTLDL}) より高い場合、CO端子、DO端子はともに V_{DD} 電位となります。この状態を通常状態と言います。

2. 過充電状態

S-8209Bシリーズは、 V_{DS} が V_{CU} 以上になった場合、もしくは V_{CTLIC} が V_{CTLCL} 以下になった場合にCO端子をハイインピーダンスとします。この状態を過充電状態と言います。

V_{DS} が過充電解除電圧 (V_{CL}) 以下、かつ V_{CTLIC} がCTLC端子H電圧 (V_{CTLCH}) 以上となった場合、S-8209Bシリーズは過充電状態を解除し通常状態へ復帰します。

3. 過放電状態

S-8209Bシリーズは、 V_{DS} が V_{DL} 以下になった場合、もしくは V_{CTLD} が V_{CTLDL} 以下になった場合にDO端子をハイインピーダンスとします。この状態を過放電状態と言います。

V_{DS} が過放電解除電圧 (V_{DU}) 以上、かつ V_{CTLD} がCTLD端子H電圧 (V_{CTLDH}) 以上になった場合、S-8209Bシリーズは過放電状態を解除し通常状態へ復帰します。

4. セルバランス機能

S-8209Bシリーズは、 V_{DS} がセルバランス検出電圧 (V_{BU}) 以上になった場合にCB端子を V_{DD} 電位とします。これを充電セルバランス機能と言います。

再度 V_{DS} がセルバランス解除電圧 (V_{BL}) 以下になった場合、S-8209BシリーズはCB端子を V_{SS} 電位とします。

さらにS-8209Bシリーズは、 V_{DS} が V_{DL} より高く、かつ V_{CTLD} が V_{CTLDL} 以下となった場合にもCB端子を V_{DD} 電位とします。これを放電セルバランス機能と言います。

再度 V_{CTLD} が V_{CTLDH} 以上となった場合、または V_{DS} が V_{DL} 以下となった場合、S-8209BシリーズはCB端子を V_{SS} 電位とします。

5. 遅延回路について

S-8209Bシリーズは、 V_{DS} の変化や V_{CTLIC} 、 V_{CTLD} の変化を検出してからCO端子、DO端子、CB端子の出力が変化するまでの遅延時間を設けることが可能です。遅延時間はIC内部のCDT端子抵抗 (R_{CDT}) と、CDT端子に外付けされた容量 (C_{CDT}) により決定されます。

例えば過充電状態の検出では、 V_{DS} が V_{CU} を越えた場合、もしくは V_{CTLIC} が V_{CTLCL} 以下となった場合に、 R_{CDT} を通じて C_{CDT} に充電を開始します。 $CDT - V_{SS}$ 間電圧 (V_{CDT}) がCDT端子検出電圧 (V_{CDET}) に達するとS-8209BシリーズはCO端子をハイインピーダンスとします。出力端子遅延時間 t_D は次の式で算出されます。

$$t_D [s] = 10.0 \text{ M}\Omega (\text{typ.}) \times C_{CDT} [\mu\text{F}]$$

遅延時間が終了すると C_{CDT} の電荷は放電されます。

なお、DO端子、CB端子の各出力端子についても同じ長さの遅延時間が設定されます。

■ バッテリー保護ICの接続例

S-8209Bシリーズを用いて複数の直列接続された電池の保護回路を構成する場合の動作については、アプリケーションノート "S-8209Bシリーズの使用例" を参照してください。

1. S-8209Bシリーズ (放電セルバランス機能なし) を用いた多セル直列保護回路例

図16にS-8209Bシリーズ (放電セルバランス機能なし) を用いた多セル直列保護回路例を示します。

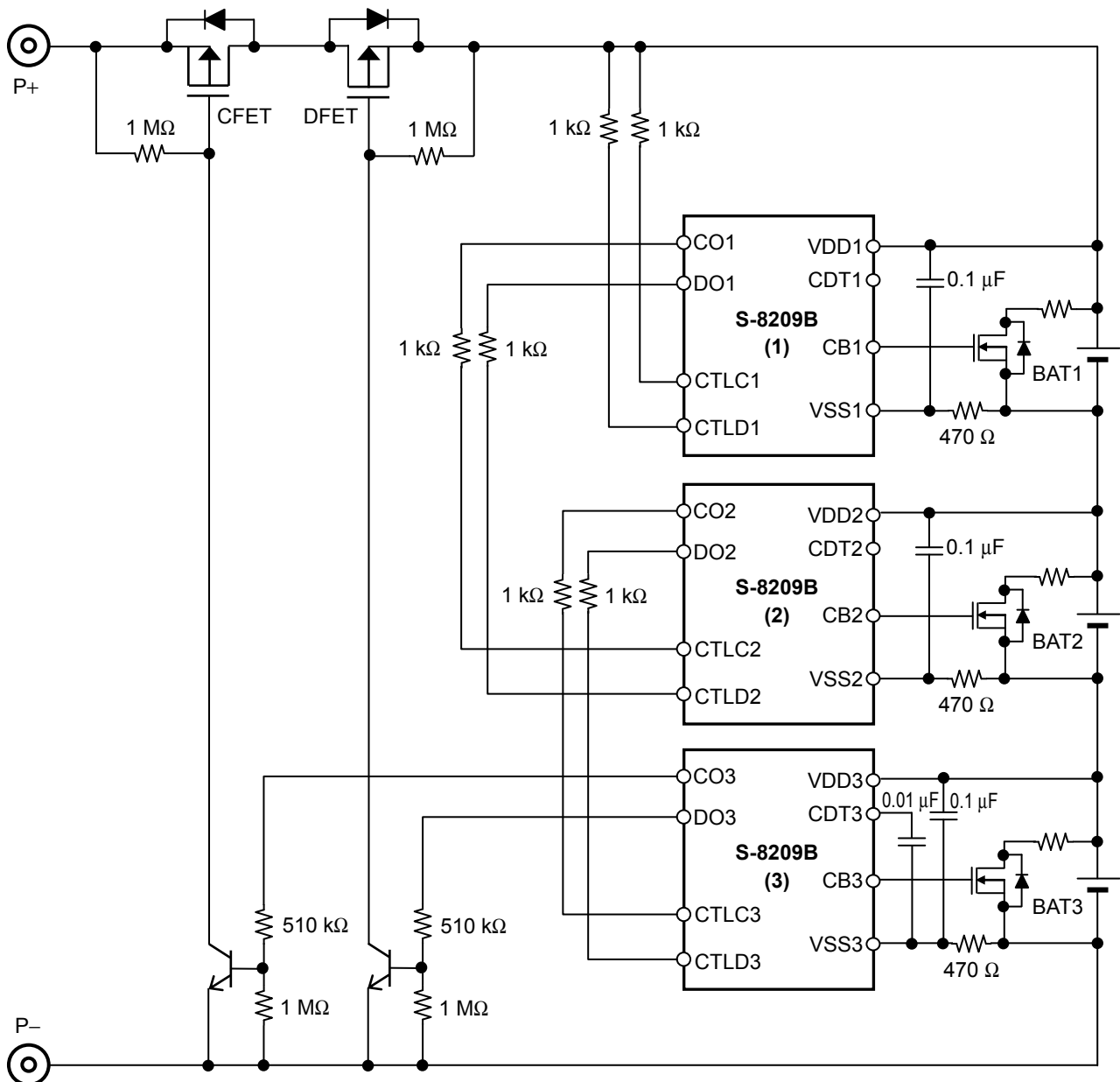


図16

注意 1. 上記定数は予告なく変更することがあります。

2. 上記接続例および定数は、動作を保証するものではありません。実際のアプリケーションで十分な評価の上、定数を設定してください。

2. S-8209Bシリーズ (放電セルバランス機能あり) を用いた多セル直列保護回路例

図17にS-8209Bシリーズ (放電セルバランス機能あり) を用いた多セル直列保護回路例を示します。

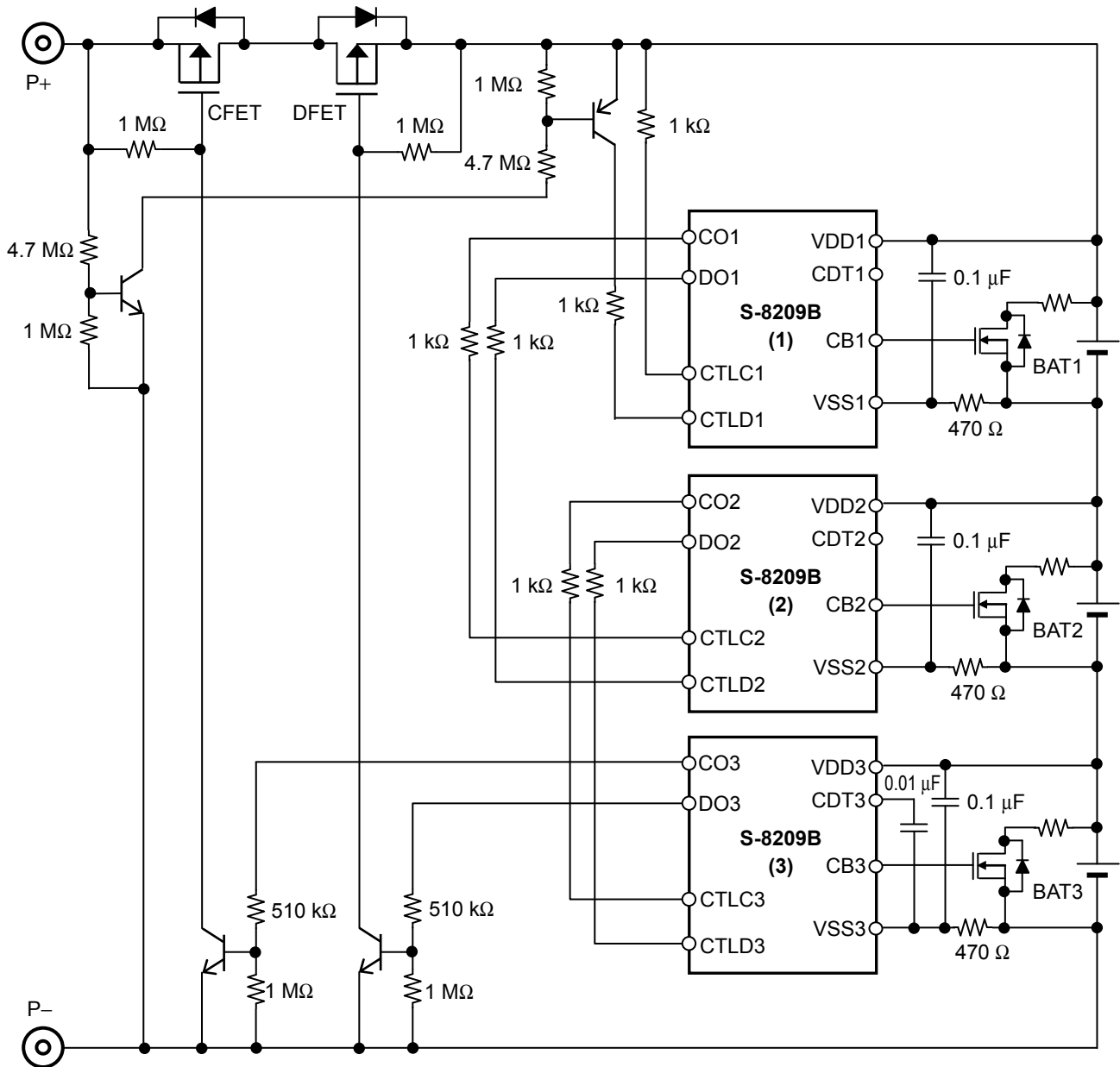


図17

注意 1. 上記定数は予告なく変更することがあります。

2. 上記接続例および定数は、動作を保証するものではありません。実際のアプリケーションで十分な評価の上、定数を設定してください。

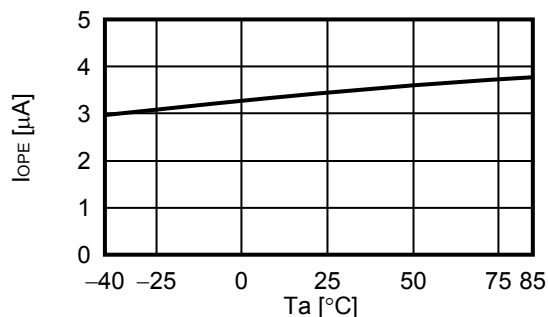
■ 注意事項

- ・ IC内での損失がパッケージの許容損失を越えないように、入出力電圧、負荷電流の使用条件に注意してください。
- ・ 本ICは静電気に対する保護回路が内蔵されていますが、保護回路の性能を越える過大静電気がICに印加されないようにしてください。
- ・ 弊社ICを使用して製品を作る場合には、その製品での当ICの使い方や製品の仕様また、出荷先の国などによって当ICを含めた製品が特許に抵触した場合、その責任は負いかねます。

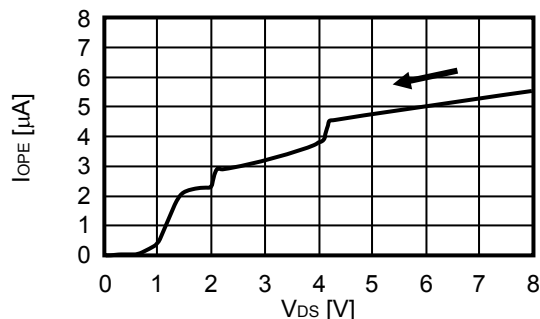
■ 諸特性データ (Typicalデータ)

1. 消費電流

1.1 $I_{OPE} - T_a$

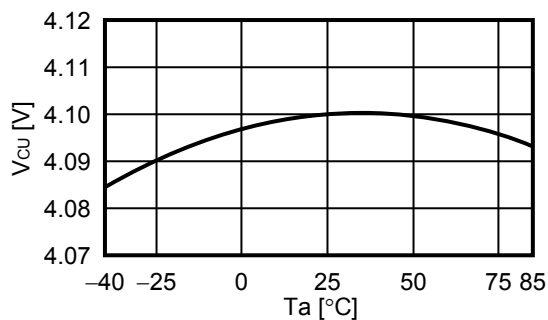


1.2 $I_{OPE} - V_{DS}$

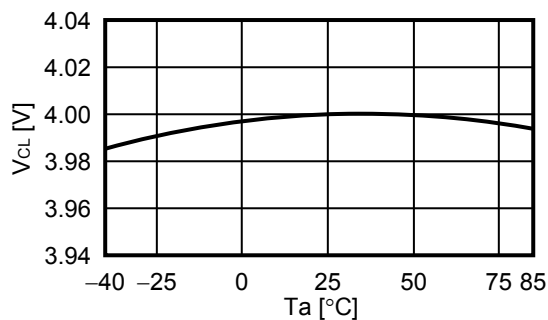


2. 過充電検出 / 解除電圧、セルバランス検出 / 解除電圧、過放電検出 / 解除電圧

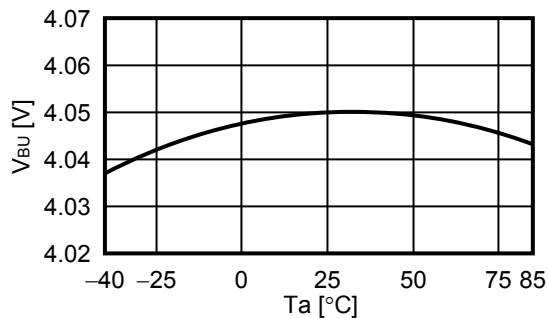
2.1 $V_{CU} - T_a$



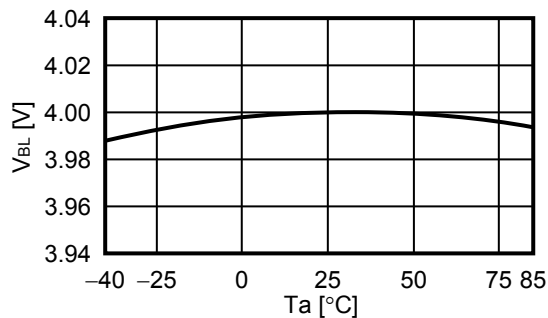
2.2 $V_{CL} - T_a$



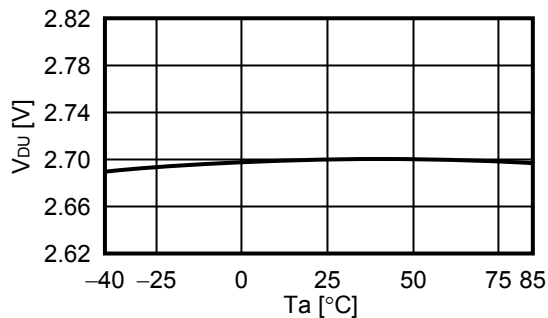
2.3 $V_{BU} - T_a$



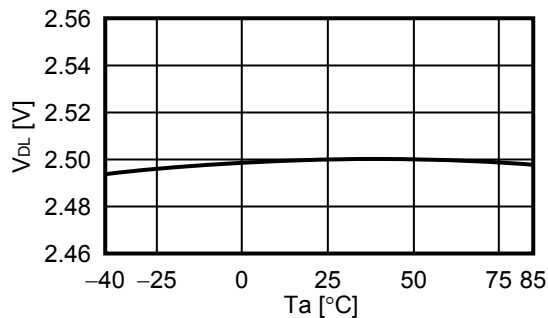
2.4 $V_{BL} - T_a$



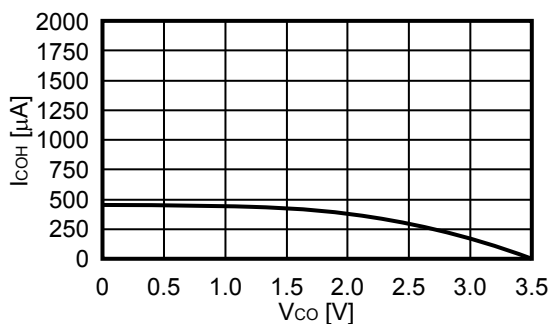
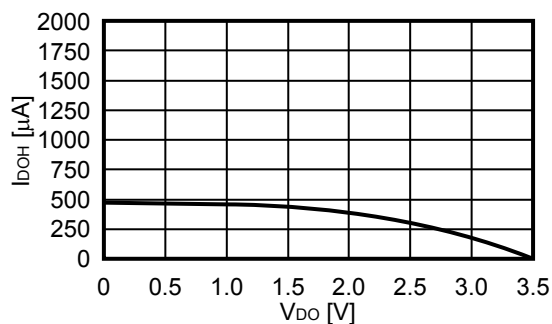
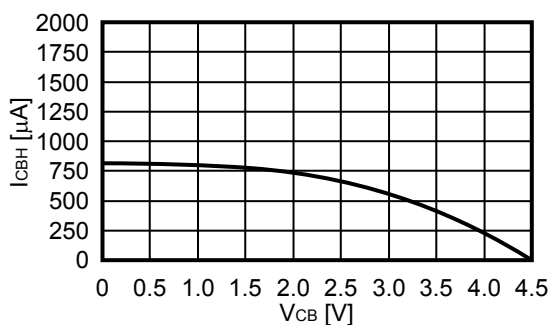
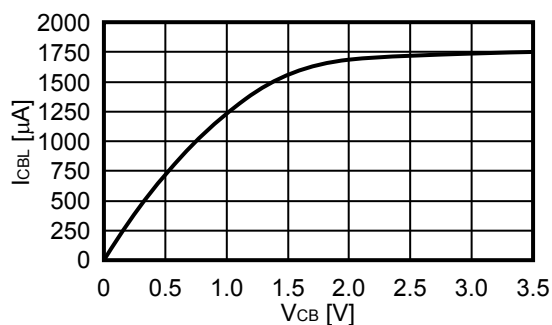
2.5 $V_{DU} - T_a$



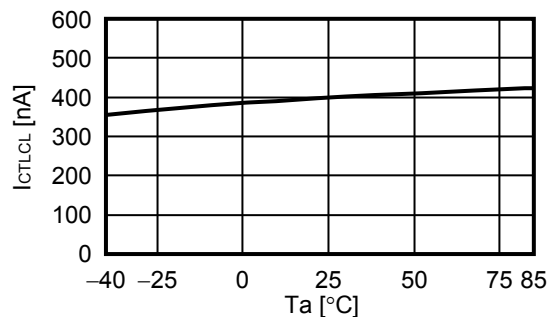
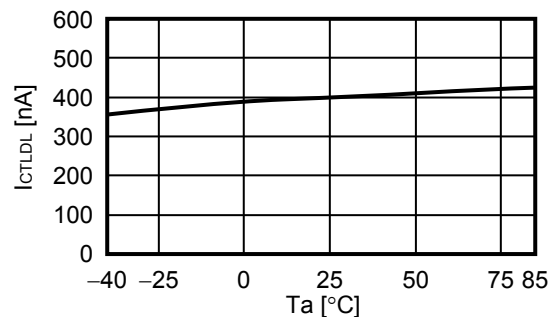
2.6 $V_{DL} - T_a$



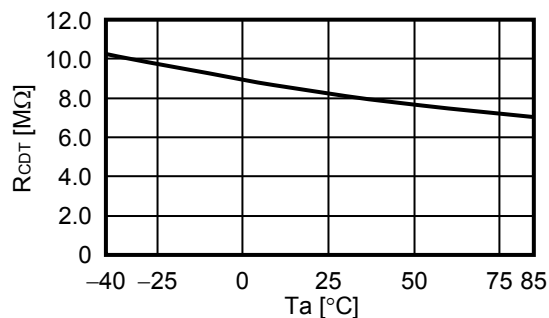
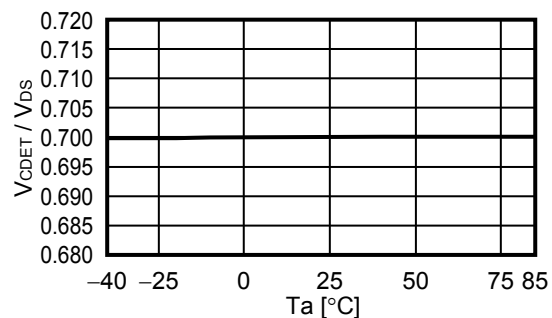
3. CO端子 / DO端子 / CB端子電流

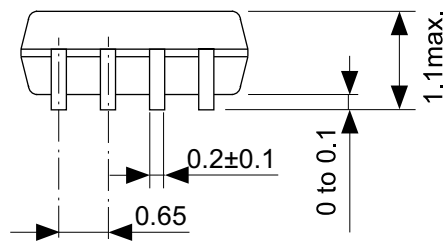
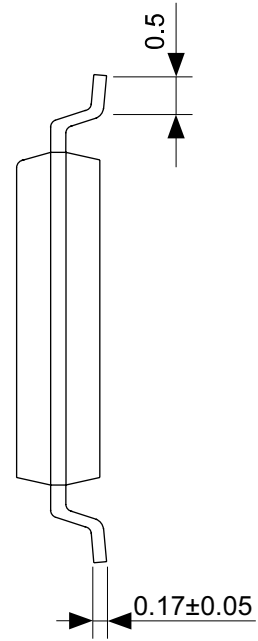
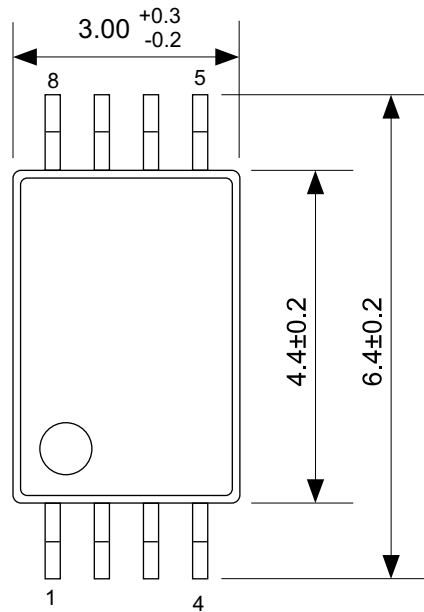
3.1 $I_{COH} - V_{CO}$ ($V_{DS} = 3.5$ V)3.2 $I_{DOH} - V_{DO}$ ($V_{DS} = 3.5$ V)3.3 $I_{CBH} - V_{CB}$ ($V_{DS} = 4.5$ V)3.4 $I_{CBL} - V_{CB}$ ($V_{DS} = 3.5$ V)

4. CTLC端子 / CTLD端子電流

4.1 $I_{CTLCL} - T_a$ ($V_{DS} = 3.5$ V)4.2 $I_{CTLDL} - T_a$ ($V_{DS} = 3.5$ V)

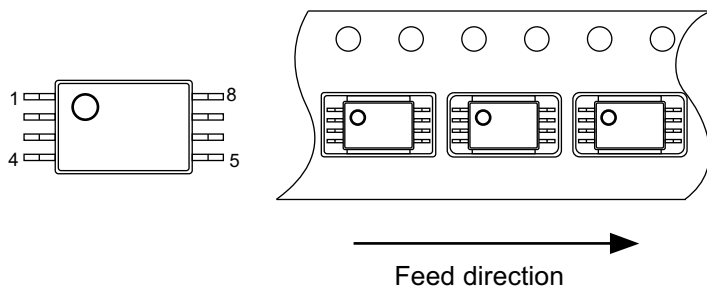
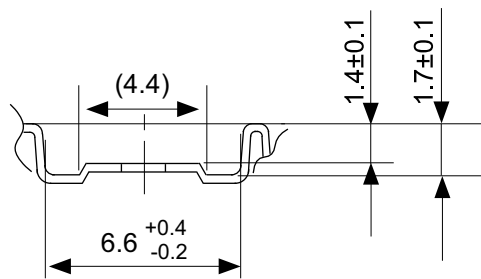
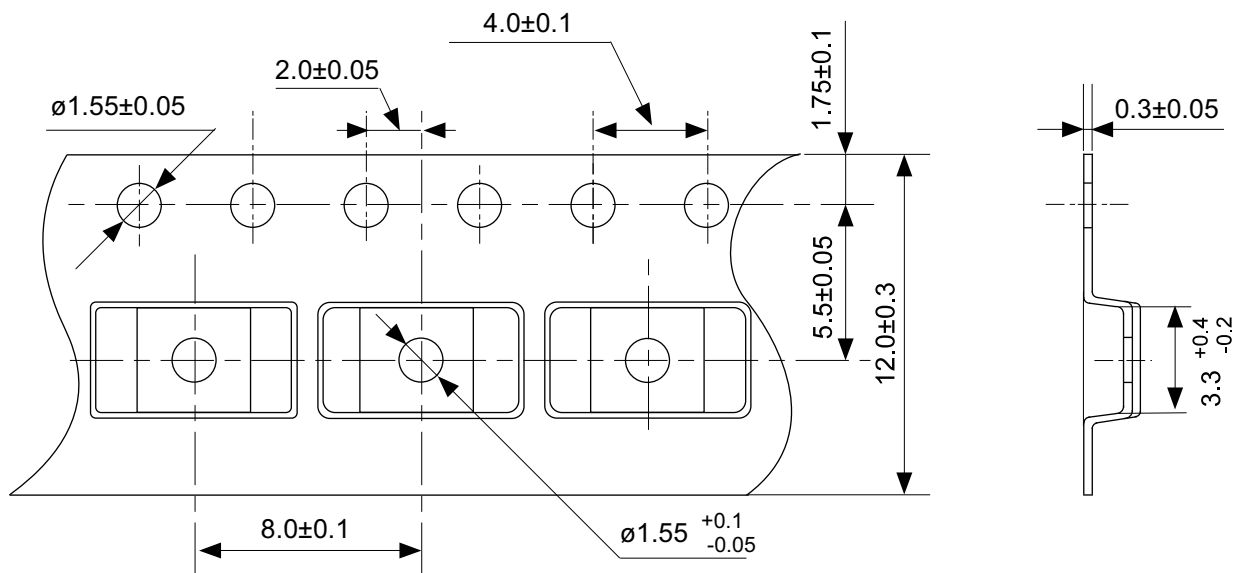
5. CDT端子抵抗 / CDT端子検出電圧

5.1 $R_{CDT} - T_a$ 5.2 $V_{CDET} / V_{DS} - T_a$ 



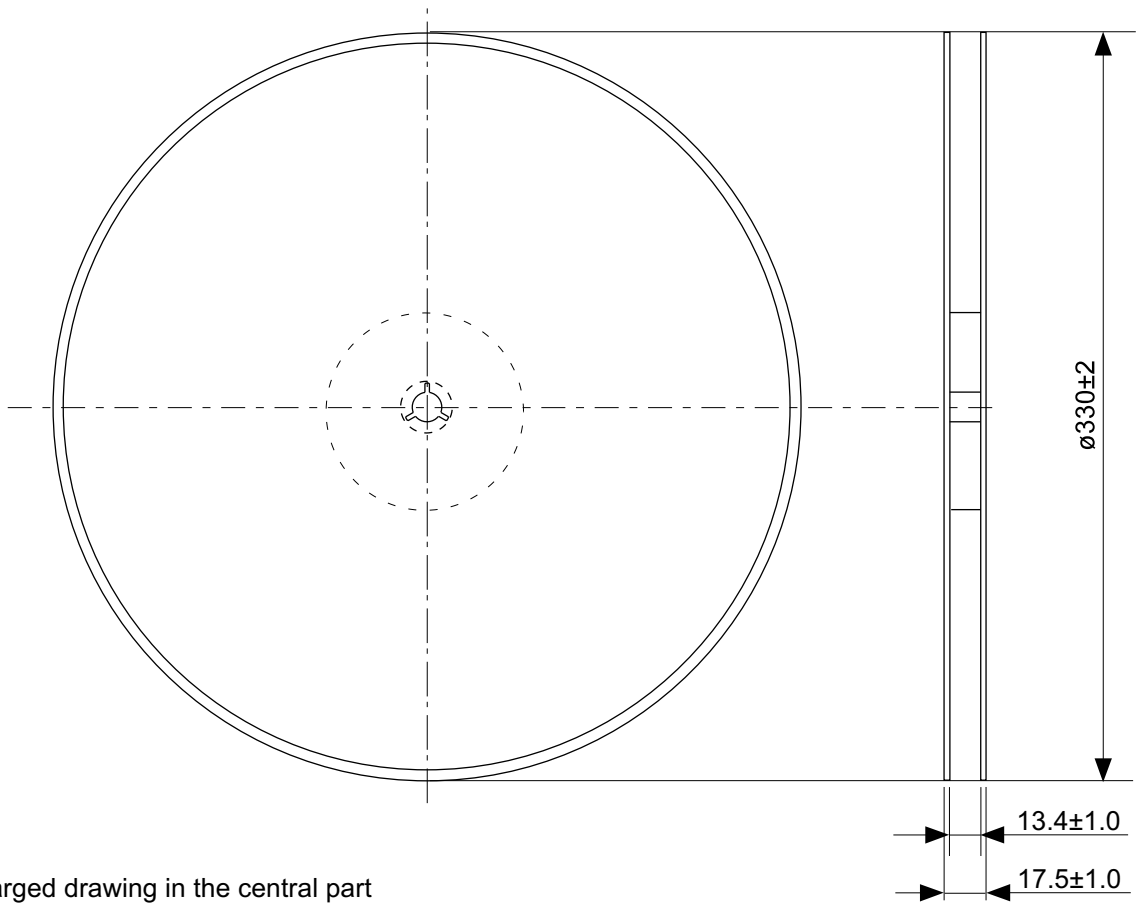
No. FT008-A-P-SD-1.2

TITLE	TSSOP8-E-PKG Dimensions
No.	FT008-A-P-SD-1.2
ANGLE	
UNIT	mm
ABLIC Inc.	

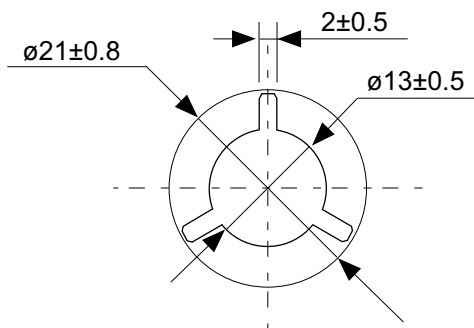


No. FT008-E-C-SD-1.0

TITLE	TSSOP8-E-Carrier Tape
No.	FT008-E-C-SD-1.0
ANGLE	
UNIT	mm
ABLIC Inc.	

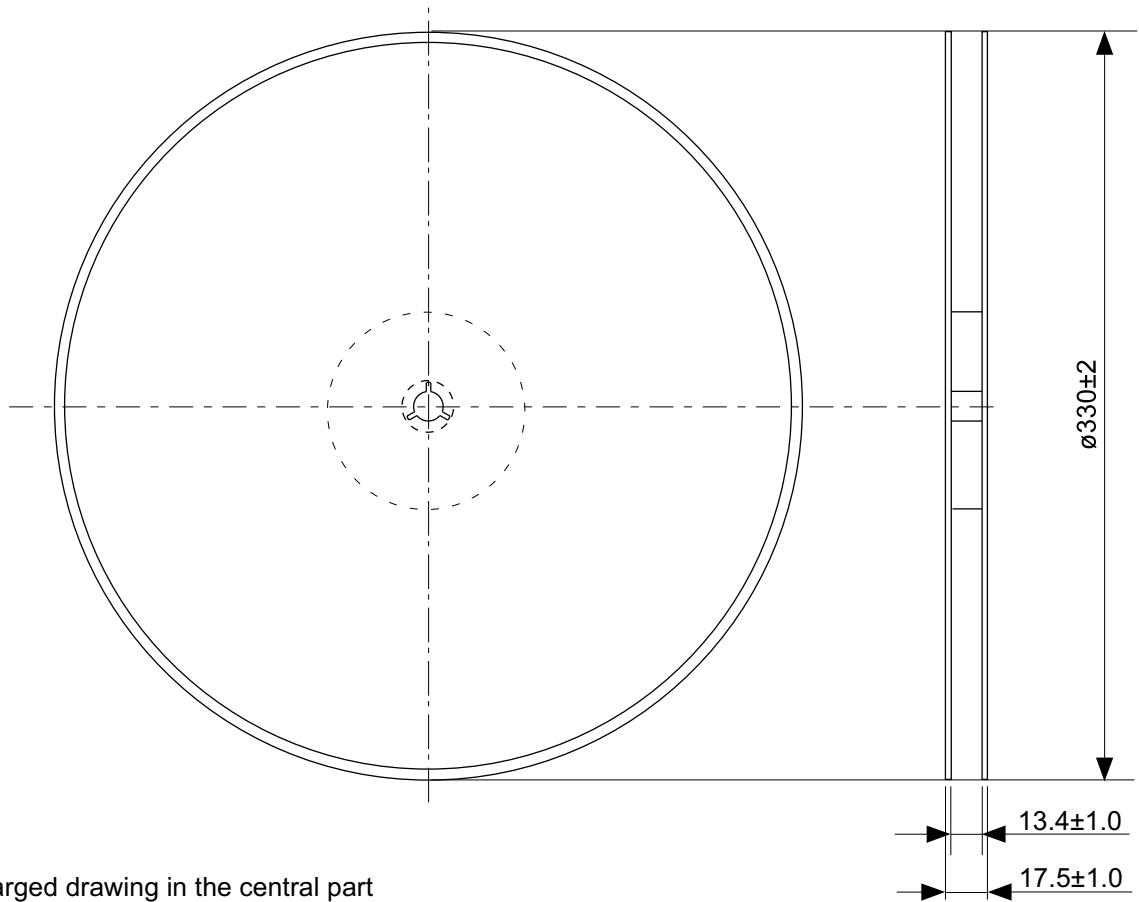


Enlarged drawing in the central part

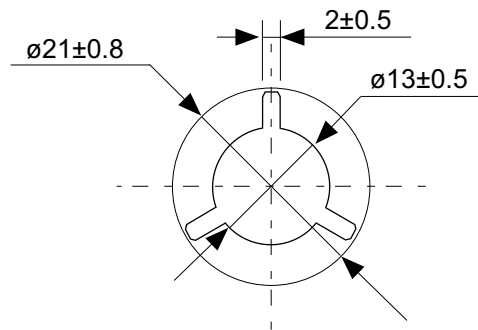


No. FT008-E-R-SD-1.0

TITLE	TSSOP8-E-Reel		
No.	FT008-E-R-SD-1.0		
ANGLE		QTY.	3,000
UNIT	mm		
ABLIC Inc.			

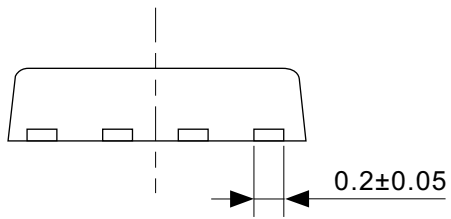
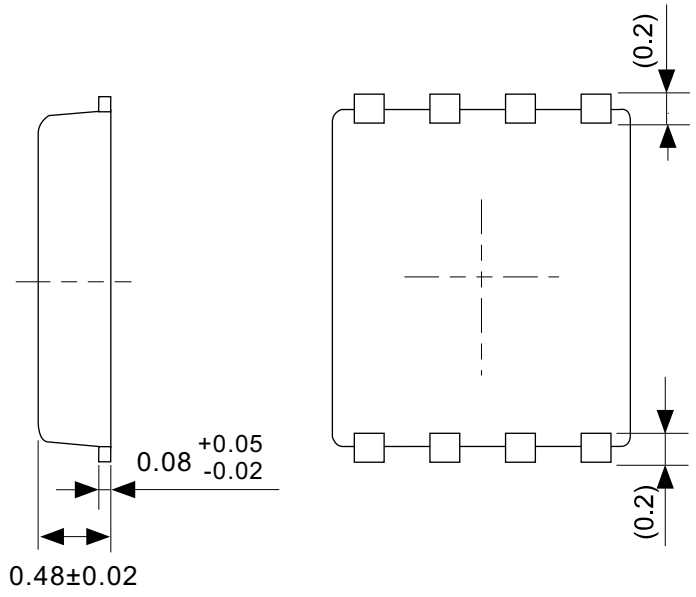
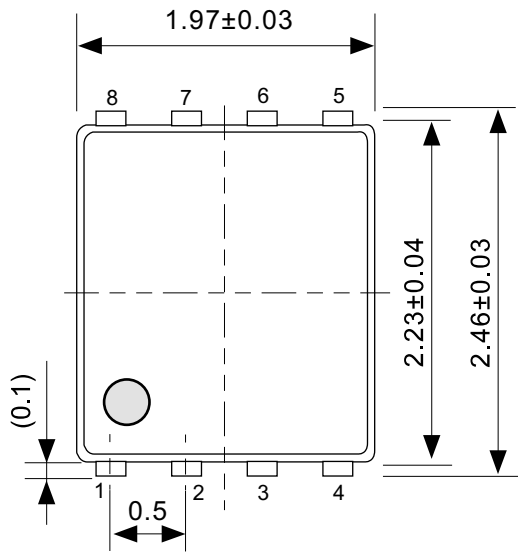


Enlarged drawing in the central part



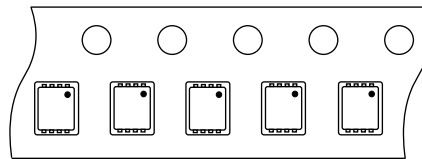
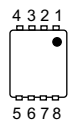
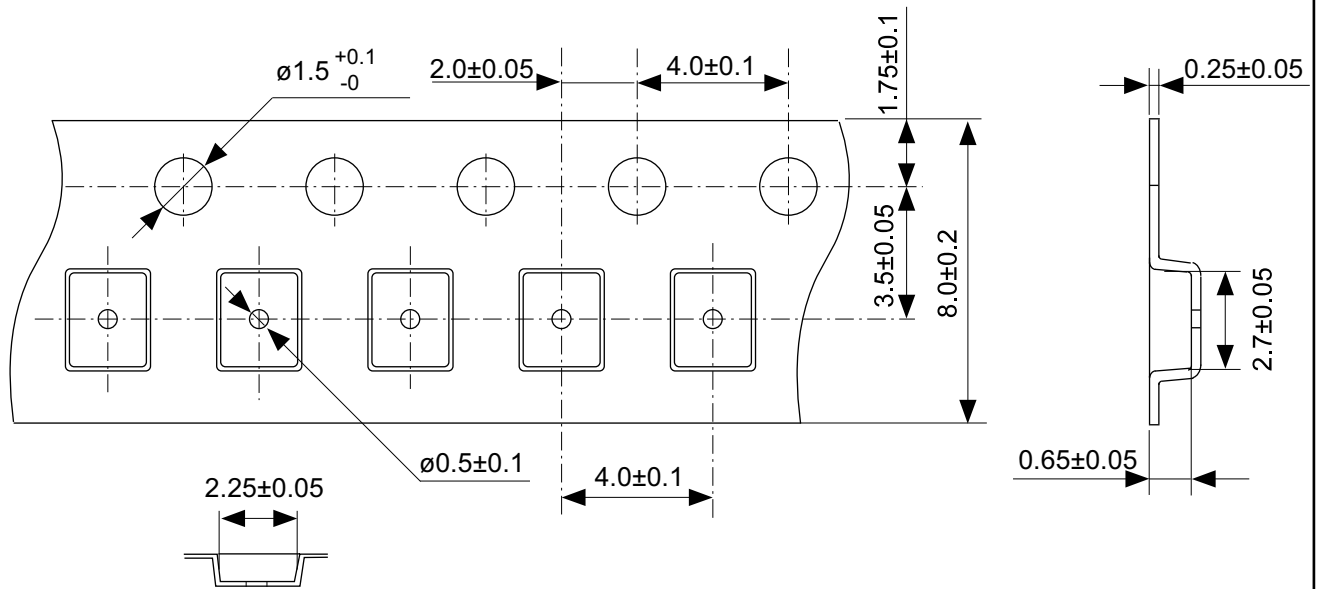
No. FT008-E-R-S1-1.0

TITLE	TSSOP8-E-Reel		
No.	FT008-E-R-S1-1.0		
ANGLE		QTY.	4,000
UNIT	mm		
ABLIC Inc.			



No. PH008-A-P-SD-2.1

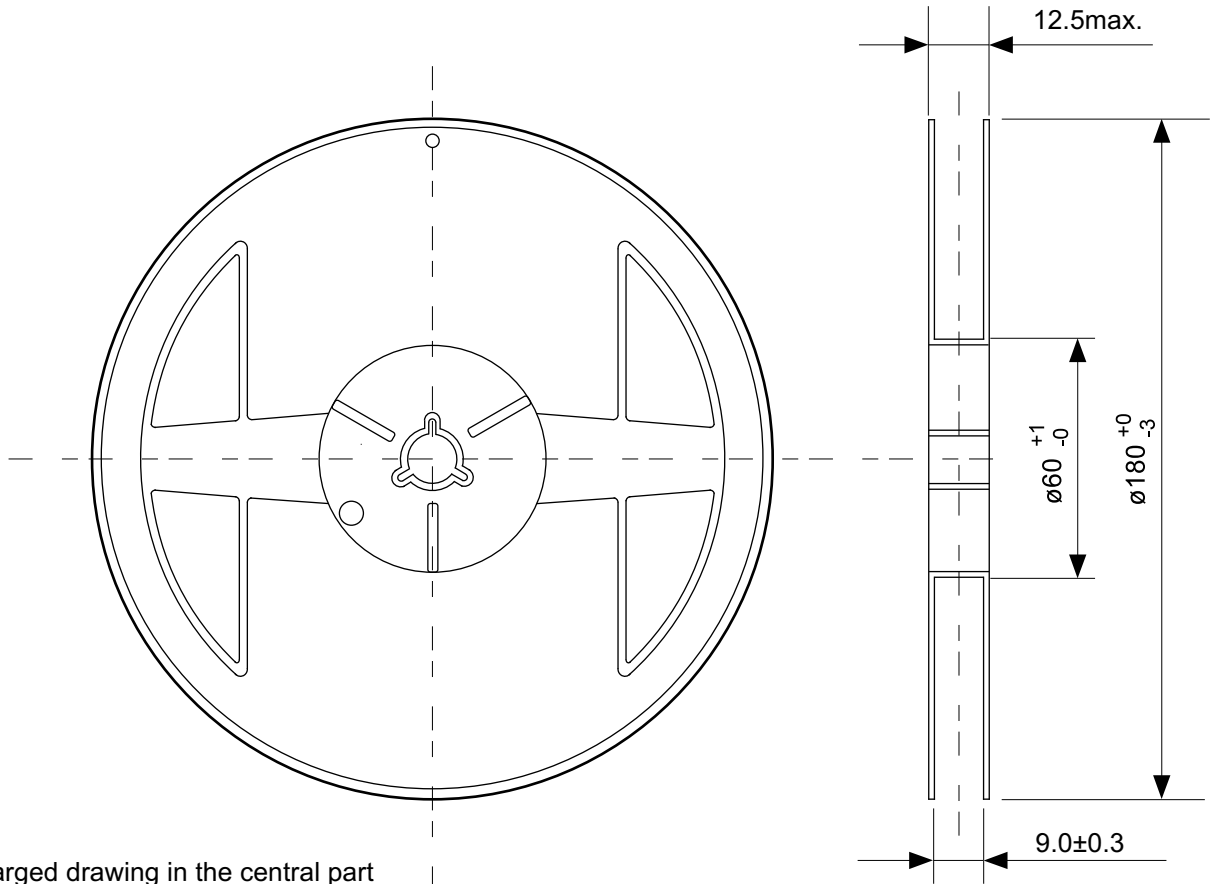
TITLE	SNT-8A-A-PKG Dimensions
No.	PH008-A-P-SD-2.1
ANGLE	
UNIT	mm
ABLIC Inc.	



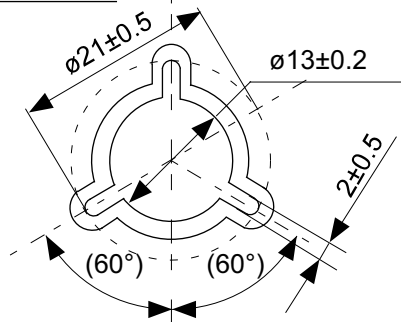
Feed direction

No. PH008-A-C-SD-2.0

TITLE	SNT-8A-A-Carrier Tape
No.	PH008-A-C-SD-2.0
ANGLE	
UNIT	mm
ABLIC Inc.	

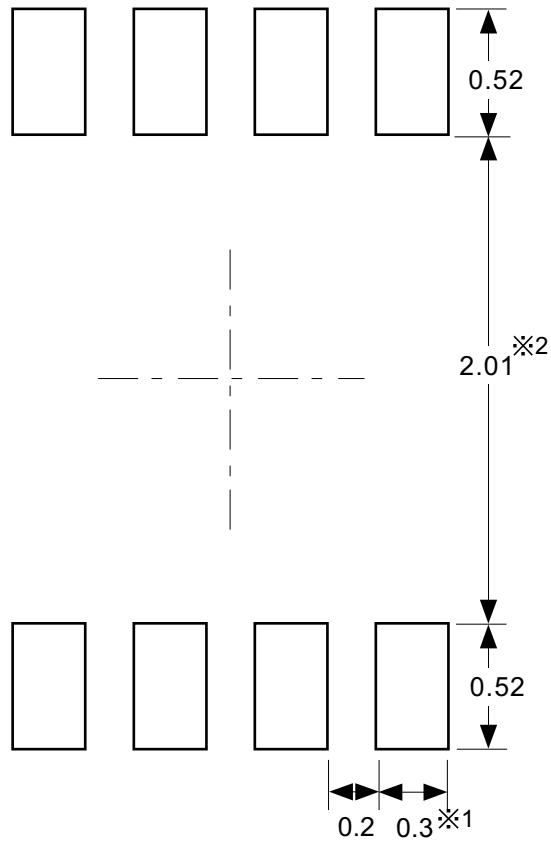


Enlarged drawing in the central part



No. PH008-A-R-SD-1.0

TITLE	SNT-8A-A-Reel		
No.	PH008-A-R-SD-1.0		
ANGLE		QTY.	5,000
UNIT	mm		
ABLIC Inc.			



※1. ランドパターンの幅に注意してください (0.25 mm min. / 0.30 mm typ.).
 ※2. パッケージ中央にランドパターンを広げないでください (1.96 mm ~ 2.06 mm)。

- 注意
1. パッケージのモールド樹脂下にシルク印刷やハンダ印刷などしないでください。
 2. パッケージ下の配線上のソルダーレジストなどの厚みをランドパターン表面から0.03 mm以下にしてください。
 3. マスク開口サイズと開口位置はランドパターンと合わせてください。
 4. 詳細は“SNTパッケージ活用の手引き”を参照してください。

※1. Pay attention to the land pattern width (0.25 mm min. / 0.30 mm typ.).
 ※2. Do not widen the land pattern to the center of the package (1.96 mm to 2.06mm).

- Caution**
1. Do not do silkscreen printing and solder printing under the mold resin of the package.
 2. The thickness of the solder resist on the wire pattern under the package should be 0.03 mm or less from the land pattern surface.
 3. Match the mask aperture size and aperture position with the land pattern.
 4. Refer to "SNT Package User's Guide" for details.

※1. 请注意焊盘模式的宽度 (0.25 mm min. / 0.30 mm typ.).
 ※2. 请勿向封装中间扩展焊盘模式 (1.96 mm ~ 2.06 mm)。

- 注意
1. 请勿在树脂型封装的下面印刷丝网、焊锡。
 2. 在封装下、布线上的阻焊膜厚度 (从焊盘模式表面起) 请控制在 0.03 mm 以下。
 3. 钢网的开口尺寸和开口位置请与焊盘模式对齐。
 4. 详细内容请参阅 "SNT 封装的应用指南"。

No. PH008-A-L-SD-4.1

TITLE	SNT-8A-A -Land Recommendation
No.	PH008-A-L-SD-4.1
ANGLE	
UNIT	mm
ABLIC Inc.	

免責事項 (取り扱い上の注意)

1. 本資料に記載のすべての情報 (製品データ、仕様、図、表、プログラム、アルゴリズム、応用回路例等) は本資料発行時点のものであり、予告なく変更することがあります。
2. 本資料に記載の回路例、使用方法は参考情報であり、量産設計を保証するものではありません。
本資料に記載の情報を使用したことによる、本資料に記載の製品 (以下、本製品といいます) に起因しない損害や第三者の知的財産権等の権利に対する侵害に関し、弊社はその責任を負いません。
3. 本資料に記載の内容に記述の誤りがあり、それに起因する損害が生じた場合において、弊社はその責任を負いません。
4. 本資料に記載の範囲内の条件、特に絶対最大定格、動作電圧範囲、電気的特性等に注意して製品を使用してください。
本資料に記載の範囲外の条件での使用による故障や事故等に関する損害等について、弊社はその責任を負いません。
5. 本製品の使用にあたっては、用途および使用する地域、国に対応する法規制、および用途への適合性、安全性等を確認、試験してください。
6. 本製品を輸出する場合は、外国為替および外国貿易法、その他輸出関連法令を遵守し、関連する必要な手続きを行ってください。
7. 本製品を大量破壊兵器の開発や軍事利用の目的で使用および、提供 (輸出) することは固くお断りします。核兵器、生物兵器、化学兵器およびミサイルの開発、製造、使用もしくは貯蔵、またはその他の軍事用途を目的とする者へ提供 (輸出) した場合、弊社はその責任を負いません。
8. 本製品は、身体、生命および財産に損害を及ぼすおそれのある機器または装置の部品 (医療機器、防災機器、防犯機器、燃焼制御機器、インフラ制御機器、車両機器、交通機器、車載機器、航空機器、宇宙機器、および原子力機器等) として設計されたものではありません。ただし、弊社が車載用等の用途を指定する場合を除きます。上記の機器および装置には、弊社の書面による許可なくして使用しないでください。
特に、生命維持装置、人体に埋め込んで使用する機器等、直接人命に影響を与える機器には使用できません。
これらの用途への利用を検討の際には、必ず事前に弊社営業部にご相談ください。
また、弊社指定の用途以外に使用されたことにより発生した損害等について、弊社はその責任を負いません。
9. 半導体製品はある確率で故障、誤動作する場合があります。
本製品の故障や誤動作が生じた場合でも人身事故、火災、社会的損害等発生しないように、お客様の責任において冗長設計、延焼対策、誤動作防止等の安全設計をしてください。
また、システム全体で十分に評価し、お客様の責任において適用可否を判断してください。
10. 本製品は、耐放射線設計しておりません。お客様の用途に応じて、お客様の製品設計において放射線対策を行ってください。
11. 本製品は、通常使用における健康への影響はありませんが、化学物質、重金属を含有しているため、口中には入れないようにしてください。また、ウエハ、チップの破断面は鋭利な場合がありますので、素手で接触の際は怪我等に注意してください。
12. 本製品を廃棄する場合には、使用する地域、国に対応する法令を遵守し、適切に処理してください。
13. 本資料は、弊社の著作権、ノウハウに係わる内容も含まれております。
本資料中の記載内容について、弊社または第三者の知的財産権、その他の権利の実施、使用を許諾または保証するものではありません。本資料の一部または全部を弊社の許可なく転載、複製し、第三者に開示することは固くお断りします。
14. 本資料の内容の詳細については、弊社営業部までお問い合わせください。

2.0-2018.01



ABLIC

エイブリック株式会社
www.ablicinc.com