

2セル／3セル直列用バッテリー保護ICwww.ablicinc.com

© ABLIC Inc., 2008-2016

Rev.2.4_01

S-8253C/Dシリーズは、高精度電圧検出回路と遅延回路を内蔵した2セル直列あるいは3セル直列用リチウムイオン二次電池保護用ICです。

リチウムイオン二次電池パックの過充電、過放電、過電流の保護に最適なICです。

■ 特長

- (1) 各セルに対する高精度電圧検出機能
 - ・ 過充電検出電圧 n ($n = 1 \sim 3$) 3.900 V \sim 4.400 V (50 mV ステップ) 精度 ± 25 mV
 - ・ 過充電解除電圧 n ($n = 1 \sim 3$) 3.800 V \sim 4.400 V^{*1} 精度 ± 50 mV
 - ・ 過放電検出電圧 n ($n = 1 \sim 3$) 2.000 V \sim 3.000 V (100 mV ステップ) 精度 ± 80 mV
 - ・ 過放電解除電圧 n ($n = 1 \sim 3$) 2.000 V \sim 3.400 V^{*2} 精度 ± 100 mV
- (2) 3段階の過電流検出機能 (負荷短絡を含む)
 - ・ 過電流検出電圧 1 0.050 V \sim 0.300 V (50 mV ステップ) 精度 ± 25 mV
 - ・ 過電流検出電圧 2 0.500 V (固定)
 - ・ 過電流検出電圧 3 1.200 V (固定)
- (3) 各種遅延時間 (過充電、過放電、過電流) は内蔵回路のみで実現 (外付け容量は不要)
- (4) コントロール端子による充放電禁止が可能
- (5) 0 V 電池への充電機能「可能」／「禁止」の選択可能
- (6) 高耐圧 絶対最大定格 26 V
- (7) 広動作電圧範囲 2 V \sim 24 V
- (8) 広動作温度範囲 $-40^{\circ}\text{C} \sim +85^{\circ}\text{C}$
- (9) 低消費電流
 - ・ 動作時 28 μA max. ($+25^{\circ}\text{C}$)
 - ・ パワーダウン時 0.1 μA max. ($+25^{\circ}\text{C}$)
- (10) 鉛フリー、Sn 100%、ハロゲンフリー^{*3}

*1. 過充電解除電圧 = 過充電検出電圧 - 過充電ヒステリシス電圧

(過充電ヒステリシス電圧 n ($n = 1 \sim 3$) は、0 V または 0.1 V \sim 0.4 V の範囲内から 50 mV ステップで選択可能)

*2. 過放電解除電圧 = 過放電検出電圧 + 過放電ヒステリシス電圧

(過放電ヒステリシス電圧 n ($n = 1 \sim 3$) は、0 V または 0.2 V \sim 0.7 V の範囲内から 100 mV ステップで選択可能)

*3. 詳細は「**■ 品目コードの構成**」を参照してください。

■ 用途

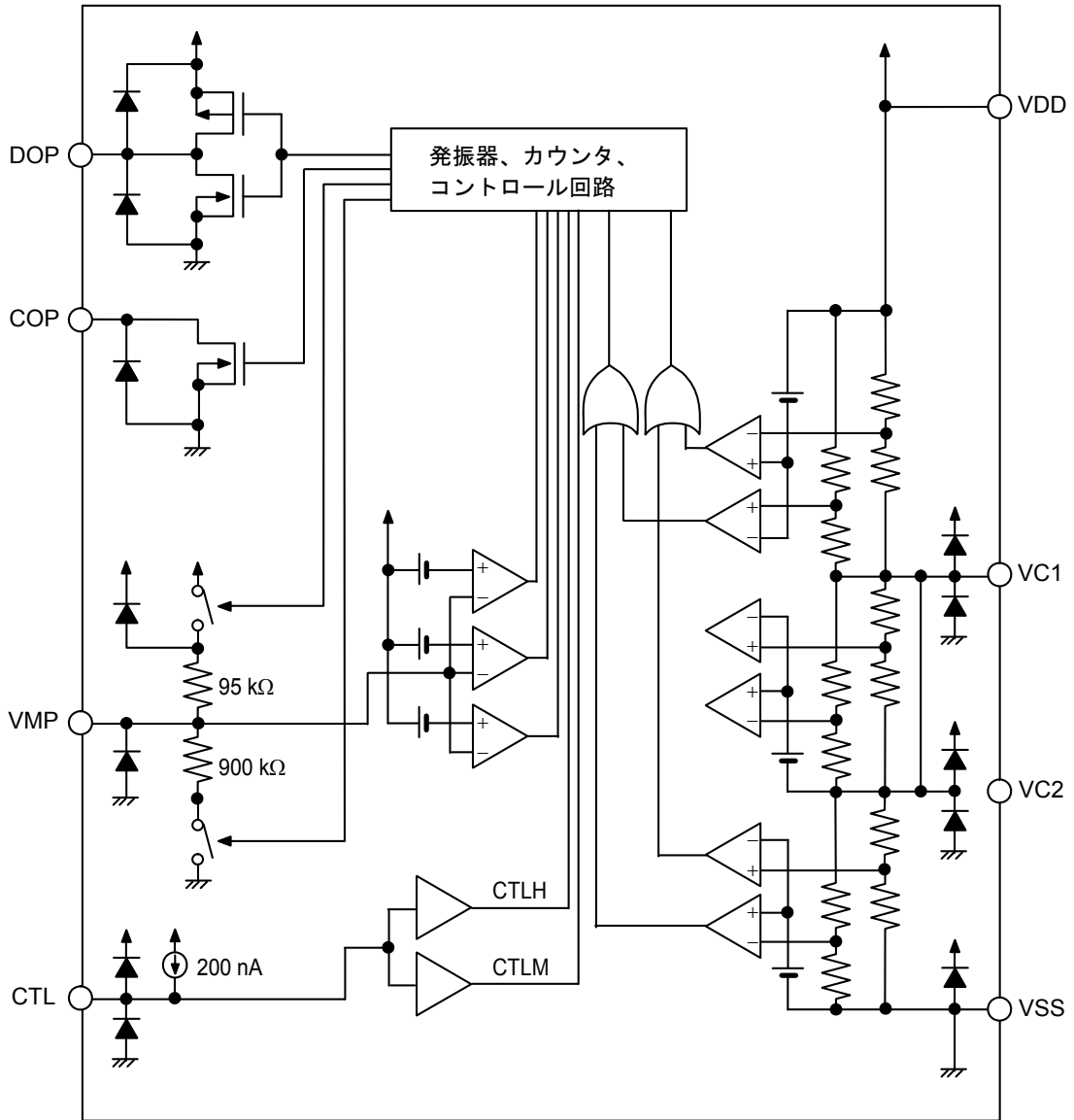
- ・ リチウムイオン二次電池パック
- ・ リチウムポリマー二次電池パック

■ パッケージ

- ・ 8-Pin TSSOP

■ ブロック図

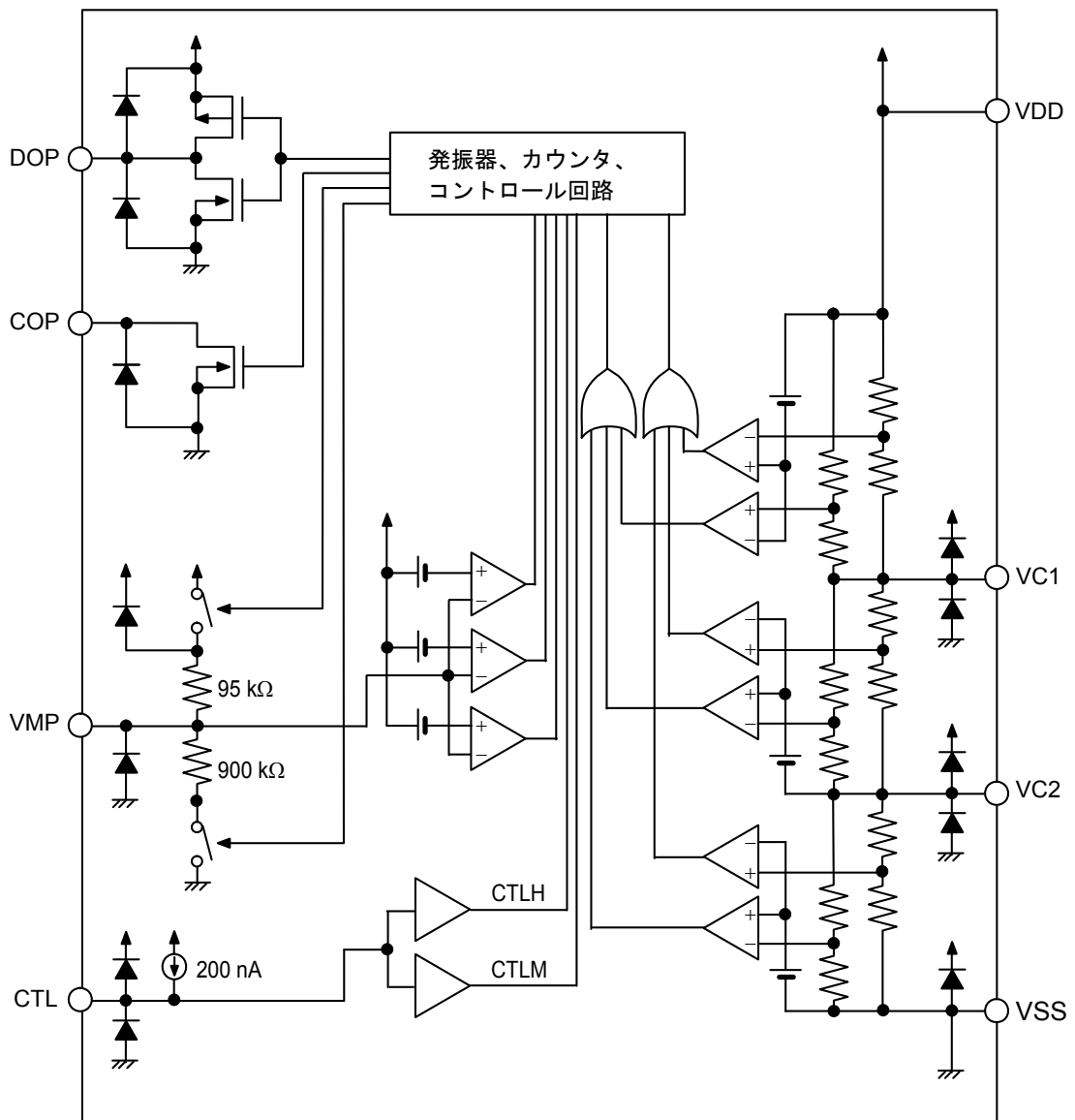
1. S-8253Cシリーズ



備考 図中のダイオードは、すべて寄生ダイオードです。

図1

2. S-8253Dシリーズ



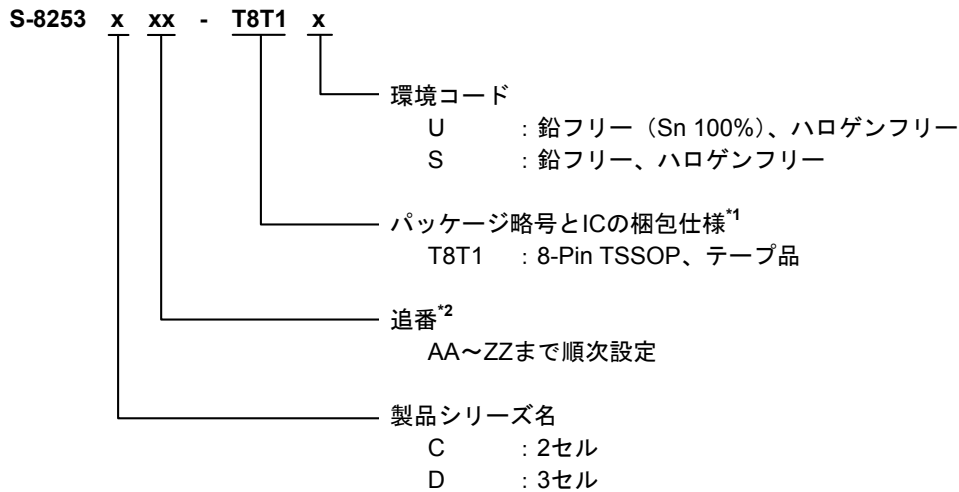
備考 図中のダイオードは、すべて寄生ダイオードです。

図2

■ 品目コードの構成

1. 製品名

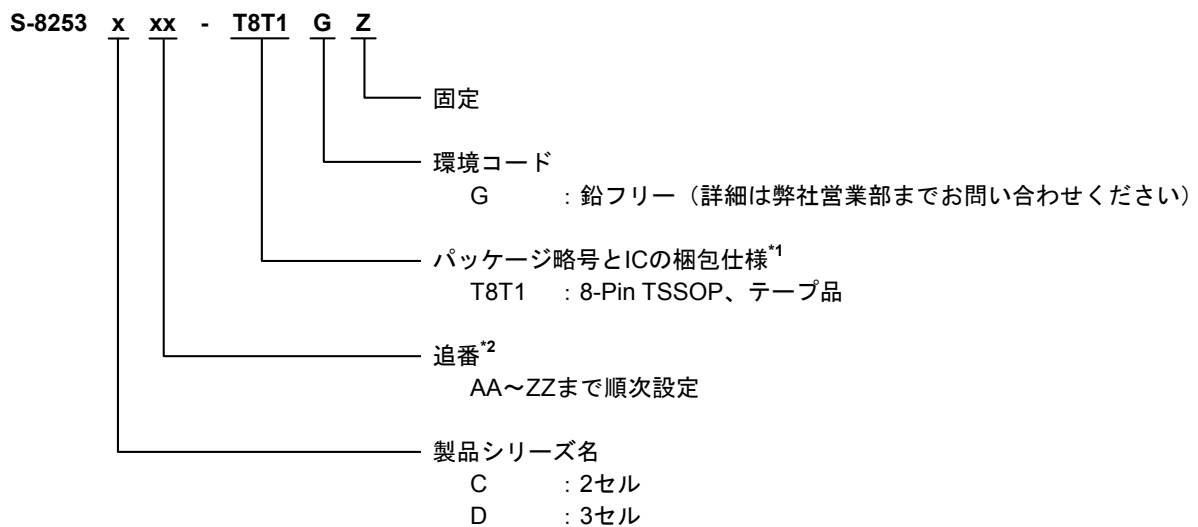
1.1 環境コード = U, S



*1. テープ図面を参照してください。

*2. 「3. 製品名リスト」を参照してください。

1.2 環境コード = G



*1. テープ図面を参照してください。

*2. 「3. 製品名リスト」を参照してください。

2. パッケージ

パッケージ名		図面コード		
		パッケージ図面	テープ図面	リール図面
8-Pin TSSOP	環境コード = G, S	FT008-A-P-SD	FT008-E-C-SD	FT008-E-R-SD
	環境コード = U	FT008-A-P-SD	FT008-E-C-SD	FT008-E-R-S1

3. 製品名リスト

表1 S-8253Cシリーズ (2セル直列用)

製品名/項目	過充電検出電圧 [V _{CU}]	過充電解除電圧 [V _{CL}]	過放電検出電圧 [V _{DL}]	過放電解除電圧 [V _{DU}]	過電流検出電圧1 [V _{IOV1}]	0V電池への 充電機能
S-8253CAA-T8T1□□	4.350 ±0.025 V	4.050 ±0.050 V	2.400 ±0.080 V	2.700 ±0.100 V	0.300 ±0.025 V	可能
S-8253CAC-T8T1y	4.350 ±0.025 V	4.050 ±0.050 V	2.400 ±0.080 V	2.700 ±0.100 V	0.080 ±0.025 V	可能
S-8253CAD-T8T1□□	4.250 ±0.025 V	4.050 ±0.050 V	2.400 ±0.080 V	2.700 ±0.100 V	0.120 ±0.025 V	可能
S-8253CAH-T8T1□□	4.350 ±0.025 V	4.150 ±0.050 V	2.300 ±0.080 V	2.300 ±0.080 V	0.090 ±0.025 V	可能
S-8253CAI-T8T1□□	4.250 ±0.025 V	4.050 ±0.050 V	2.400 ±0.080 V	2.700 ±0.100 V	0.200 ±0.025 V	可能
S-8253CAJ-T8T1□□	4.250 ±0.025 V	4.050 ±0.050 V	2.400 ±0.080 V	2.700 ±0.100 V	0.120 ±0.025 V	可能
S-8253CAK-T8T1□□	4.250 ±0.025 V	4.050 ±0.050 V	2.400 ±0.080 V	2.700 ±0.100 V	0.300 ±0.025 V	可能
S-8253CAL-T8T1y	4.400 ±0.025 V	4.050 ±0.050 V	2.400 ±0.080 V	2.700 ±0.100 V	0.120 ±0.025 V	可能
S-8253CAM-T8T1y	4.225 ±0.025 V	4.025 ±0.050 V	2.600 ±0.080 V	2.900 ±0.100 V	0.200 ±0.025 V	可能

表2 S-8253Dシリーズ (3セル直列用)

製品名/項目	過充電検出電圧 [V _{CU}]	過充電解除電圧 [V _{CL}]	過放電検出電圧 [V _{DL}]	過放電解除電圧 [V _{DU}]	過電流検出電圧1 [V _{IOV1}]	0V電池への 充電機能
S-8253DAA-T8T1□□	4.350 ±0.025 V	4.050 ±0.050 V	2.400 ±0.080 V	2.700 ±0.100 V	0.300 ±0.025 V	可能
S-8253DAB-T8T1□□	4.300 ±0.025 V	4.050 ±0.050 V	2.700 ±0.080 V	3.000 ±0.100 V	0.200 ±0.025 V	禁止
S-8253DAD-T8T1y	4.250 ±0.025 V	4.050 ±0.050 V	2.400 ±0.080 V	2.700 ±0.100 V	0.120 ±0.025 V	可能
S-8253DAI-T8T1□□	4.350 ±0.025 V	4.150 ±0.050 V	2.200 ±0.080 V	2.400 ±0.100 V	0.160 ±0.025 V	可能
S-8253DAK-T8T1y	4.350 ±0.025 V	4.050 ±0.050 V	2.400 ±0.080 V	2.700 ±0.100 V	0.300 ±0.025 V	可能

備考1. □□ : GZまたはU

y : SまたはU

2. Sn 100%、ハロゲンフリー製品をご希望の場合は、環境コード = Uの製品をお選びください。

■ ピン配置図

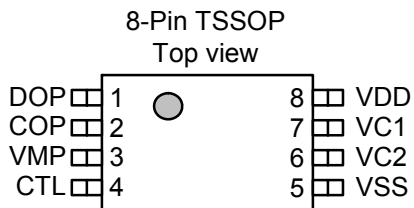


図3

表3 S-8253Cシリーズ

端子番号	端子記号	端子内容
1	DOP	放電制御用FETゲート接続端子 (CMOS出力)
2	COP	充電制御用FETゲート接続端子 (Nchオープンドレイン出力)
3	VMP	VDD-VMP間の電圧検出端子 (過電流検出端子)
4	CTL	充放電制御信号の入力端子、テスト時間短縮用端子 (L: 通常動作、 H: 充放電禁止、 M ($V_{DD} \times 1/2$): テスト時間短縮)
5	VSS	負電源入力端子、バッテリー2の負電圧接続端子
6	VC2	無接続 ^{*1}
7	VC1	バッテリー1の負電圧、バッテリー2の正電圧接続端子
8	VDD	正電源入力端子、バッテリー1の正電圧接続端子

*1. 無接続は電氣的にオープンを示します。そのため、VDDまたはVSSに接続しても問題ありません。

備考 形状については「外形寸法図」を参照してください。

表4 S-8253Dシリーズ

端子番号	端子記号	端子内容
1	DOP	放電制御用FETゲート接続端子 (CMOS出力)
2	COP	充電制御用FETゲート接続端子 (Nchオープンドレイン出力)
3	VMP	VDD-VMP間の電圧検出端子 (過電流検出端子)
4	CTL	充放電制御信号の入力端子、テスト時間短縮用端子 (L: 通常動作、 H: 充放電禁止、 M ($V_{DD} \times 1/2$): テスト時間短縮)
5	VSS	負電源入力端子、バッテリー3の負電圧接続端子
6	VC2	バッテリー2の負電圧、バッテリー3の正電圧接続端子
7	VC1	バッテリー1の負電圧、バッテリー2の正電圧接続端子
8	VDD	正電源入力端子、バッテリー1の正電圧接続端子

備考 形状については「外形寸法図」を参照してください。

■ 絶対最大定格

表5

(特記なき場合 : $T_a = 25^\circ\text{C}$)

項目	記号	適用端子	絶対最大定格	単位
VDD-VSS間入力電圧	V_{DS}	—	$V_{SS}-0.3 \sim V_{SS}+26$	V
入力端子電圧	V_{IN}	VC1, VC2	$V_{SS}-0.3 \sim V_{DD}+0.3$	V
VMP入力端子電圧	V_{VMP}	VMP	$V_{SS}-0.3 \sim V_{SS}+26$	V
DOP出力端子電圧	V_{DOP}	DOP	$V_{SS}-0.3 \sim V_{DD}+0.3$	V
COP出力端子電圧	V_{COP}	COP	$V_{SS}-0.3 \sim V_{VMP}+0.3$	V
CTL入力端子電圧	V_{IN_CTL}	CTL	$V_{SS}-0.3 \sim V_{DD}+0.3$	V
許容損失	P_D	—	300 (基板未実装時)	mW
			700 ^{*1}	mW
動作周囲温度	T_{opr}	—	$-40 \sim +85$	$^\circ\text{C}$
保存温度	T_{stg}	—	$-40 \sim +125$	$^\circ\text{C}$

*1. 基板実装時

[実装基板]

- (1) 基板サイズ : 114.3 mm × 76.2 mm × t1.6 mm
- (2) 名称 : JEDEC STANDARD51-7

注意 絶対最大定格とは、どのような条件下でも越えてはならない定格値です。万一この定格値を越えると、製品の劣化などの物理的な損傷を与える可能性があります。

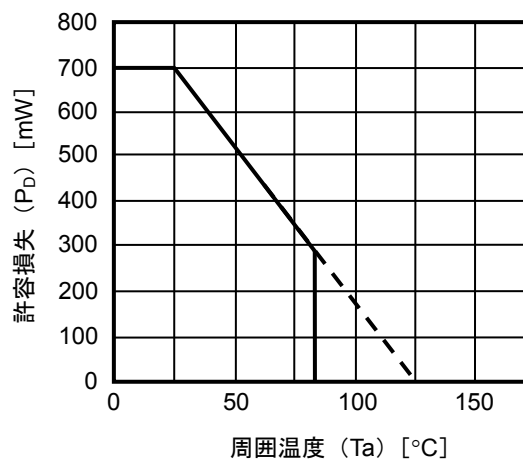


図4 パッケージ許容損失 (基板実装時)

■ 電気的特性

1. 検出遅延時間以外

表6 (1/2)

(特記なき場合: Ta = 25°C)

項目	記号	条件	Min.	Typ.	Max.	単位	測定条件	測定回路
検出電圧								
過充電検出電圧n	V _{CU_n}	3.900 V~4.400 V, 調整可能	V _{CU_n} -0.025	V _{CU_n}	V _{CU_n} +0.025	V	1	1
過充電解除電圧n	V _{CL_n}	3.800 V~4.400 V, 調整可能	V _{CL} ≠ V _{CU}	V _{CL_n} -0.050	V _{CL_n}	V _{CL_n} +0.050	V	1
			V _{CL} = V _{CU}	V _{CL_n} -0.025	V _{CL_n}	V _{CL_n} +0.025	V	1
過放電検出電圧n	V _{DL_n}	2.000 V~3.000 V, 調整可能	V _{DL_n} -0.080	V _{DL_n}	V _{DL_n} +0.080	V	1	1
過放電解除電圧n	V _{DU_n}	2.000 V~3.400 V, 調整可能	V _{DL} ≠ V _{DU}	V _{DU_n} -0.100	V _{DU_n}	V _{DU_n} +0.100	V	1
			V _{DL} = V _{DU}	V _{DU_n} -0.080	V _{DU_n}	V _{DU_n} +0.080	V	1
過電流検出電圧1	V _{IOV1}	0.050 V~0.300 V, 調整可能 V _{DD} 基準	V _{IOV1} -0.025	V _{IOV1}	V _{IOV1} +0.025	V	2	1
過電流検出電圧2	V _{IOV2}	V _{DD} 基準	0.400	0.500	0.600	V	2	1
過電流検出電圧3	V _{IOV3}	V _{DD} 基準	0.900	1.200	1.500	V	2	1
温度係数1 ¹⁾	T _{COE1}	Ta = 0°C~50°C ³⁾	-1.0	0	1.0	mV/°C	—	—
温度係数2 ²⁾	T _{COE2}	Ta = 0°C~50°C ³⁾	-0.5	0	0.5	mV/°C	—	—
0 V電池への充電機能								
0 V電池充電開始充電器電圧	V _{0CHA}	0 V電池充電機能「可能」	—	0.8	1.5	V	12	5
0 V電池充電禁止電池電圧	V _{0INH}	0 V電池充電機能「禁止」	0.4	0.7	1.1	V	12	5
内部抵抗								
VMP-VDD間抵抗	R _{VMD}	V1 = V2 = V3 ⁴⁾ = 3.5 V, V _{VMP} = V _{SS}	70	95	120	kΩ	6	2
VMP-VSS間抵抗	R _{VMS}	V1 = V2 = V3 ⁴⁾ = 1.8 V, V _{VMP} = V _{DD}	450	900	1800	kΩ	6	2

表6 (2/2)

(特記なき場合 : Ta = 25°C)

項目	記号	条件	Min.	Typ.	Max.	単位	測定条件	測定回路
入力電圧								
VDD-VSS間動作電圧	V _{DSOP}	DOP, COP出力電圧確定	2	—	24	V	—	—
CTL入力電圧“H”	V _{CTLH}	—	V _{DD} -0.5	—	—	V	7	1
CTL入力電圧“L”	V _{CTLL}	—	—	—	V _{SS} +0.5	V	7	1
入力電流								
動作時消費電流	I _{OP}	V1 = V2 = V3 ^{*4} = 3.5 V	—	14	28	μA	5	2
パワーダウン時消費電流	I _{PDN}	V1 = V2 = V3 ^{*4} = 1.5 V	—	—	0.1	μA	5	2
VC1端子電流	I _{VC1}	V1 = V2 = V3 ^{*4} = 3.5 V	-0.3	0	0.3	μA	9	3
VC2端子電流	I _{VC2}	V1 = V2 = V3 ^{*4} = 3.5 V	-0.3	0	0.3	μA	9	3
CTL端子電流“H”	I _{CTLH}	V1 = V2 = V3 ^{*4} = 3.5 V, V _{CTL1} = V _{DD}	—	—	0.1	μA	8	3
CTL端子電流“L”	I _{CTLL}	V1 = V2 = V3 ^{*4} = 3.5 V, V _{CTL1} = V _{SS}	-0.4	-0.2	—	μA	8	3
出力電流								
COP端子リーク電流	I _{COH}	V _{COP} = 24 V	—	—	0.1	μA	10	4
COP端子シンク電流	I _{COL}	V _{COP} = V _{SS} + 0.5 V	10	—	—	μA	10	4
DOP端子ソース電流	I _{DOH}	V _{DOP} = V _{DD} - 0.5 V	10	—	—	μA	11	4
DOP端子シンク電流	I _{DOL}	V _{DOP} = V _{SS} + 0.5 V	10	—	—	μA	11	4

- *1. 電圧温度係数1は、過充電検出電圧を示します。
- *2. 電圧温度係数2は、過電流検出電圧1を示します。
- *3. 高温および低温での選別はしておりませんので、この温度範囲での規格は設計保証とします。
- *4. S-8253Cシリーズは、2セル直列用バッテリー保護ICのためV3はありません。

2. 検出遅延時間

- (1) S-8253CAA、S-8253CAC、S-8253CAD、S-8253CAI、S-8253CAJ、S-8253CAK、S-8253CAL、S-8253CAM、S-8253DAA、S-8253DAB、S-8253DAD、S-8253DAK

表7

項目	記号	条件	Min.	Typ.	Max.	単位	測定条件	測定回路
遅延時間 (Ta = 25°C)								
過充電検出遅延時間	t _{CU}	—	0.92	1.15	1.38	s	3	1
過放電検出遅延時間	t _{DL}	—	115	144	173	ms	3	1
過電流検出遅延時間1	t _{IOV1}	—	7.2	9	10.8	ms	4	1
過電流検出遅延時間2	t _{IOV2}	—	3.6	4.5	5.4	ms	4	1
過電流検出遅延時間3	t _{IOV3}	—	220	300	380	μs	4	1

- (2) S-8253DAI

表8

項目	記号	条件	Min.	Typ.	Max.	単位	測定条件	測定回路
遅延時間 (Ta = 25°C)								
過充電検出遅延時間	t _{CU}	—	0.92	1.15	1.38	s	3	1
過放電検出遅延時間	t _{DL}	—	115	144	173	ms	3	1
過電流検出遅延時間1	t _{IOV1}	—	3.6	4.5	5.4	ms	4	1
過電流検出遅延時間2	t _{IOV2}	—	0.89	1.1	1.4	ms	4	1
過電流検出遅延時間3	t _{IOV3}	—	220	300	380	μs	4	1

- (3) S-8253CAH

表9

項目	記号	条件	Min.	Typ.	Max.	単位	測定条件	測定回路
遅延時間 (Ta = 25°C)								
過充電検出遅延時間	t _{CU}	—	0.92	1.15	1.38	s	3	1
過放電検出遅延時間	t _{DL}	—	115	144	173	ms	3	1
過電流検出遅延時間1	t _{IOV1}	—	14.5	18	22	ms	4	1
過電流検出遅延時間2	t _{IOV2}	—	3.6	4.5	5.4	ms	4	1
過電流検出遅延時間3	t _{IOV3}	—	220	300	380	μs	4	1

■ 測定回路

1. 過充電検出電圧1、過充電解除電圧1、過放電検出電圧1、過放電解除電圧1 (測定条件1 測定回路1)

$V1 = V2 = 3.5\text{ V}$ (S-8253Cシリーズ)、 $V1 = V2 = V3 = 3.5\text{ V}$ (S-8253Dシリーズ)、 $V4 = 0\text{ V}$ 、 $V5 = 0\text{ V}$ とし、COP端子およびDOP端子が、“L” ($V_{DD} \times 0.1\text{ V}$ 以下の電圧)であることを確認します(以下初期状態と記載)。

1.1 過充電検出電圧1 (V_{CU1})、過充電解除電圧1 (V_{CL1})

初期状態からV1の電圧を徐々に上げて行き、COP端子の電圧が“H” ($V_{DD} \times 0.9\text{ V}$ 以上の電圧)となるときV1の電圧が、過充電検出電圧1 (V_{CU1})です。その後、V1の電圧を徐々に下げて行き、COP端子の電圧が“L”となるときV1の電圧が過充電解除電圧1 (V_{CL1})です。

1.2 過放電検出電圧1 (V_{DL1})、過放電解除電圧1 (V_{DU1})

初期状態からV1の電圧を徐々に下げて行き、DOP端子の電圧が“H”となるときV1の電圧が過放電検出電圧1 (V_{DL1})です。その後、V1の電圧を徐々に上げて行き、DOP端子の電圧が“L”となるときV1の電圧が過放電解除電圧1 (V_{DU1})です。

V_n ($n = 2$: S-8253Cシリーズ、 $n = 2, 3$: S-8253Dシリーズ)の電圧を変化させれば、過充電検出電圧 (V_{CUn})、過充電解除電圧 (V_{CLn})、過放電検出電圧 (V_{DLn})、および過放電解除電圧 (V_{DUn}) も $n = 1$ の場合と同様に求めることができます。

2. 過電流検出電圧1、過電流検出電圧2、過電流検出電圧3 (測定条件2 測定回路1)

$V1 = V2 = 3.5\text{ V}$ (S-8253Cシリーズ)、 $V1 = V2 = V3 = 3.5\text{ V}$ (S-8253Dシリーズ)、 $V4 = 0\text{ V}$ 、 $V5 = 0\text{ V}$ とし、COP端子およびDOP端子が、“L”であることを確認します(以下初期状態と記載)。

2.1 過電流検出電圧1 (V_{IOV1})

初期状態からV5の電圧を徐々に上げて行き、COP端子およびDOP端子の電圧が“H”となるときV5の電圧が過電流検出電圧1 (V_{IOV1})です。

2.2 過電流検出電圧2 (V_{IOV2})

初期状態からV5の電圧を瞬時に ($10\text{ }\mu\text{s}$ 以内)に上げることによってCOP端子およびDOP端子の電圧が“H”となり、その遅延時間が、過電流検出遅延時間2 (t_{IOV2})の最小値から最大値の範囲にあるときのV5の電圧が過電流検出電圧2 (V_{IOV2})です。

2.3 過電流検出電圧3 (V_{IOV3})

初期状態からV5の電圧を瞬時に ($10\text{ }\mu\text{s}$ 以内)に上げることによってCOP端子およびDOP端子の電圧が“H”となり、その遅延時間が、過電流検出遅延時間3 (t_{IOV3})の最小値から最大値の範囲にあるときのV5の電圧が過電流検出電圧3 (V_{IOV3})です。

3. 過充電検出遅延時間、過放電検出遅延時間

(測定条件3 測定回路1)

$V1 = V2 = 3.5\text{ V}$ (S-8253Cシリーズ)、 $V1 = V2 = V3 = 3.5\text{ V}$ (S-8253Dシリーズ)、 $V4 = 0\text{ V}$ 、 $V5 = 0\text{ V}$ とし、COP端子およびDOP端子が、“L”であることを確認します (以下初期状態と記載)。

3.1 過充電検出遅延時間 (t_{CU})

過充電検出遅延時間 (t_{CU}) は、初期状態からV1の電圧を過充電検出電圧1 (V_{CU1}) - 0.2 Vから瞬時 (10 μs 以内) に過充電検出電圧1 (V_{CU1}) + 0.2 Vに変化させてから、COP端子の電圧が“L”から“H”に変わるまでの時間です。

3.2 過放電検出遅延時間 (t_{DL})

過放電検出遅延時間 (t_{DL}) は、初期状態からV1の電圧を過放電検出電圧1 (V_{DL1}) + 0.2 Vから瞬時 (10 μs 以内) に過放電検出電圧1 (V_{DL1}) - 0.2 Vに変化させてから、DOP端子の電圧が“L”から“H”に変わるまでの時間です。

4. 過電流検出遅延時間1、過電流検出遅延時間2、過電流検出遅延時間3

(測定条件4 測定回路1)

$V1 = V2 = 3.5\text{ V}$ (S-8253Cシリーズ)、 $V1 = V2 = V3 = 3.5\text{ V}$ (S-8253Dシリーズ)、 $V4 = 0\text{ V}$ 、 $V5 = 0\text{ V}$ とし、COP端子およびDOP端子が、“L”であることを確認します (以下初期状態と記載)。

4.1 過電流検出遅延時間1 (t_{IOV1})

過電流検出遅延時間1 (t_{IOV1}) は、初期状態からV5の電圧を0.35 Vに瞬時 (10 μs 以内) に変化させてから、DOP端子の電圧が“L”から“H”に変わるまでの時間です。

4.2 過電流検出遅延時間2 (t_{IOV2})

過電流検出遅延時間2 (t_{IOV2}) は、初期状態からV5の電圧を0.7 Vに瞬時 (10 μs 以内) に変化させてから、DOP端子の電圧が“L”から“H”に変わるまでの時間です。

4.3 過電流検出遅延時間3 (t_{IOV3})

過電流検出遅延時間3 (t_{IOV3}) は、初期状態からV5の電圧を1.6 Vに瞬時 (10 μs 以内) に変化させてから、DOP端子の電圧が“L”から“H”に変わるまでの時間です。

5. 動作時消費電流、パワーダウン時消費電流

(測定条件5 測定回路2)

5.1 動作時消費電流 (I_{OPE})

$V1 = V2 = 3.5\text{ V}$ (S-8253Cシリーズ)、 $V1 = V2 = V3 = 3.5\text{ V}$ (S-8253Dシリーズ)、 $S1 = \text{ON}$ 、 $S2 = \text{OFF}$ のときのVSS端子の電流 (I_{SS}) が、動作時消費電流 (I_{OPE}) です。

5.2 パワーダウン時消費電流 (I_{PDN})

$V1 = V2 = 1.5\text{ V}$ (S-8253Cシリーズ)、 $V1 = V2 = V3 = 1.5\text{ V}$ (S-8253Dシリーズ)、 $S1 = \text{OFF}$ 、 $S2 = \text{ON}$ のときのVSS端子の電流 (I_{SS}) が、パワーダウン時の消費電流 (I_{PDN}) です。

6. VMP-VDD間抵抗、VMP-VSS間抵抗

(測定条件6 測定回路2)

V1 = V2 = 3.5 V (S-8253Cシリーズ)、V1 = V2 = V3 = 3.5 V (S-8253Dシリーズ)、S1 = ON、S2 = OFFとします (以下初期状態と記載)。

6.1 VMP-VDD間抵抗 (R_{VMD})

初期状態からS1 = OFF、S2 = ONに切り替えた後のVMP端子の電流 (I_{VMD}) を用いて求められます。

$$\text{S-8253Cシリーズ: } R_{VMD} = (V1 + V2) / I_{VMD}$$

$$\text{S-8253Dシリーズ: } R_{VMD} = (V1 + V2 + V3) / I_{VMD}$$

6.2 VMP-VSS間抵抗 (R_{VMS})

初期状態からV1 = V2 = 1.8 V (S-8253Cシリーズ)、V1 = V2 = V3 = 1.8 V (S-8253Dシリーズ) としたときのVMP端子の電流 (I_{VMS}) を用いて求められます。

$$\text{S-8253Cシリーズ: } R_{VMS} = (V1 + V2) / I_{VMS}$$

$$\text{S-8253Dシリーズ: } R_{VMS} = (V1 + V2 + V3) / I_{VMS}$$

7. CTL端子入力電圧“H”

(測定条件7 測定回路1)

V1 = V2 = 3.5 V (S-8253Cシリーズ)、V1 = V2 = V3 = 3.5 V (S-8253Dシリーズ)、V4 = 0 V、V5 = 0 V とし、COP端子およびDOP端子が、“L”であることを確認します (以下初期状態と記載)。

7.1 CTL入力電圧“H” (V_{CTLH})

初期状態からV4の電圧を徐々に上げて行き、COP端子およびDOP端子の電圧が“H”となるときのV4の電圧がCTL入力電圧“H” (V_{CTLH}) です。

8. CTL端子入力電圧“L”

(測定条件7 測定回路1)

V1 = V2 = 3.5 V (S-8253Cシリーズ)、V1 = V2 = V3 = 3.5 V (S-8253Dシリーズ)、V4 = 0 V、V5 = 0.35 V とし、COP端子およびDOP端子が、“H”であることを確認します (以下初期状態と記載)。

8.1 CTL入力電圧“L” (V_{CTL})

初期状態からV4の電圧を徐々に上げて行き、COP端子およびDOP端子の電圧が“L”となるときのV4の電圧がCTL入力電圧“L” (V_{CTL}) です。

9. CTL端子電流“H”、CTL端子電流“L”

(測定条件8 測定回路3)

9.1 CTL端子電流“H” (I_{CTLH})、CTL端子電流“L” (I_{CTL})

V1 = V2 = 3.5 V (S-8253Cシリーズ)、V1 = V2 = V3 = 3.5 V (S-8253Dシリーズ)、S3 = ON、S4 = OFFとし、このときCTL端子に流れる電流がCTL端子電流“H” (I_{CTLH}) です。その後、S3 = OFF、S4 = ONとしたときにCTL端子に流れる電流がCTL端子電流“L” (I_{CTL}) です。

10. VC1、VC2端子電流

(測定条件9 測定回路3)

10.1 VC1端子電流 (I_{VC1})、VC2端子電流 (I_{VC2})

$V1 = V2 = 3.5\text{ V}$ (S-8253Cシリーズ)、 $V1 = V2 = V3 = 3.5\text{ V}$ (S-8253Dシリーズ)、 $S3 = \text{OFF}$ 、 $S4 = \text{ON}$ とし、このときVC1端子に流れる電流がVC1端子電流 (I_{VC1}) です。同様にVC2端子に流れる電流 (S-8253Dシリーズのみ) がVC2端子電流 (I_{VC2}) です。

11. COP端子リーク電流、COP端子シンク電流

(測定条件10 測定回路4)

11.1 COP端子リーク電流 (I_{COH})

$V1 = V2 = 12\text{ V}$ (S-8253Cシリーズ)、 $V1 = V2 = V3 = 8\text{ V}$ (S-8253Dシリーズ)、 $S6 = S7 = S8 = \text{OFF}$ 、 $S5 = \text{ON}$ としたときのCOP端子に流れる電流がCOP端子リーク電流 (I_{COH}) です。

11.2 COP端子シンク電流 (I_{COL})

$V1 = V2 = 3.5\text{ V}$ (S-8253Cシリーズ)、 $V1 = V2 = V3 = 3.5\text{ V}$ (S-8253Dシリーズ)、 $V6 = 0.5\text{ V}$ 、 $S5 = S7 = S8 = \text{OFF}$ 、 $S6 = \text{ON}$ としたときのCOP端子に流れる電流がCOP端子シンク電流 (I_{COL}) です。

12. DOP端子ソース電流、DOP端子シンク電流

(測定条件11 測定回路4)

12.1 DOP端子ソース電流 (I_{DOH})

$V1 = V2 = 1.8\text{ V}$ (S-8253Cシリーズ)、 $V1 = V2 = V3 = 1.8\text{ V}$ (S-8253Dシリーズ)、 $V7 = 0.5\text{ V}$ 、 $S5 = S6 = S8 = \text{OFF}$ 、 $S7 = \text{ON}$ としたときのDOP端子に流れる電流がDOP端子ソース電流 (I_{DOH}) です。

12.2 DOP端子シンク電流 (I_{DOL})

$V1 = V2 = 3.5\text{ V}$ (S-8253Cシリーズ)、 $V1 = V2 = V3 = 3.5\text{ V}$ (S-8253Dシリーズ)、 $V8 = 0.5\text{ V}$ 、 $S5 = S6 = S7 = \text{OFF}$ 、 $S8 = \text{ON}$ としたときのDOP端子に流れる電流がDOP端子シンク電流 (I_{DOL}) です。

13. 0 V電池充電開始充電器電圧 (0 V電池充電機能「可能」の製品)、0 V電池充電禁止電池電圧 (0 V電池充電機能「禁止」の製品)

(測定条件12 測定回路5)

13.1 0 V電池充電開始充電器電圧 (V_{0CHA}) (0 V電池充電機能「可能」の製品)

$V1 = V2 = 0\text{ V}$ (S-8253Cシリーズ)、 $V1 = V2 = V3 = 0\text{ V}$ (S-8253Dシリーズ)、 $V9 = V_{VMP} = V_{0CHA\text{ max.}}$ のとき、COP端子の電圧は $V_{0CHA\text{ max.}} - 1\text{ V}$ より小さくなります。

13.2 0 V電池充電禁止電池電圧 (V_{0INH}) (0 V電池充電機能「禁止」の製品)

$V1 = V2 = V_{0INH\text{ min.}}$ (S-8253Cシリーズ)、 $V1 = V2 = V3 = V_{0INH\text{ min.}}$ (S-8253Dシリーズ)、 $V9 = V_{VMP} = 24\text{ V}$ のとき、COP端子の電圧は $V_{VMP} - 1\text{ V}$ より高くなります。

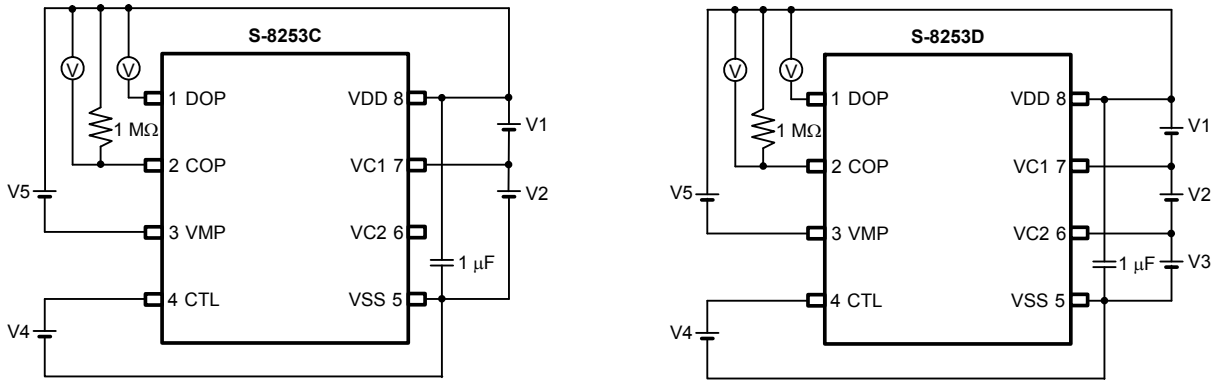


図5 測定回路1

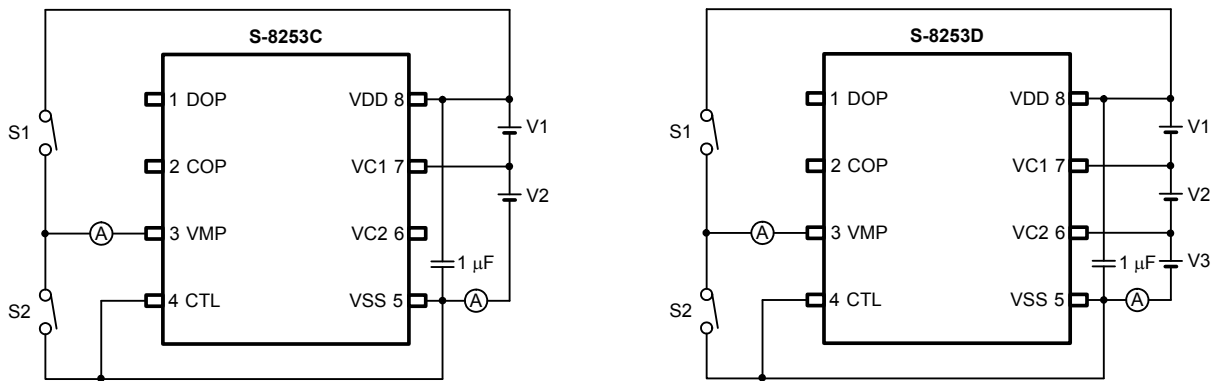


図6 測定回路2

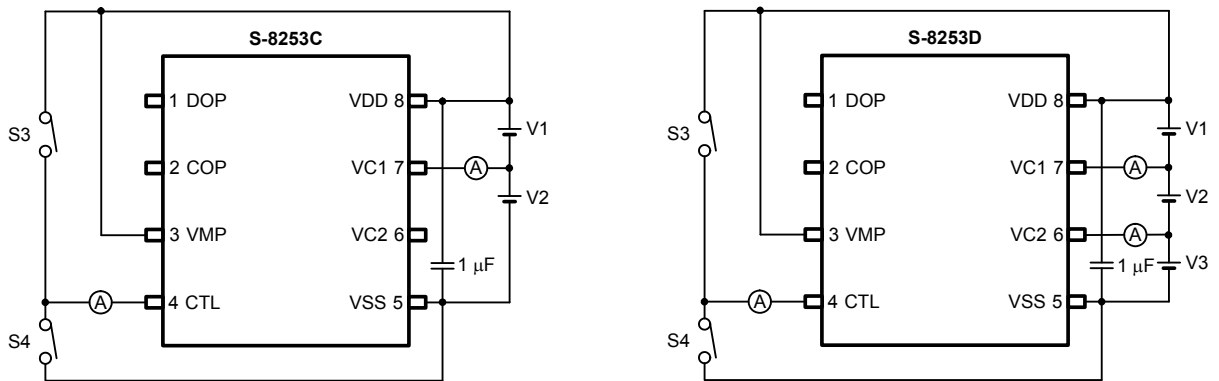


図7 測定回路3

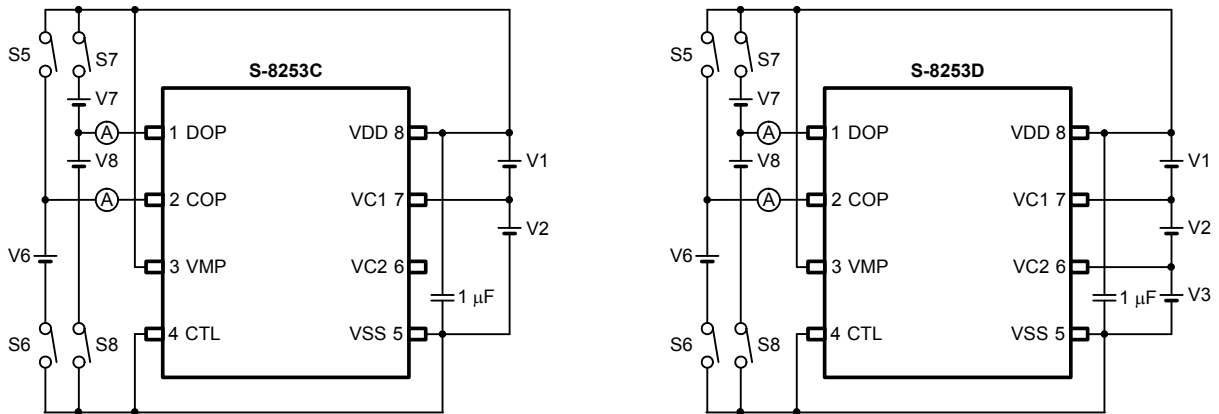


図8 測定回路4

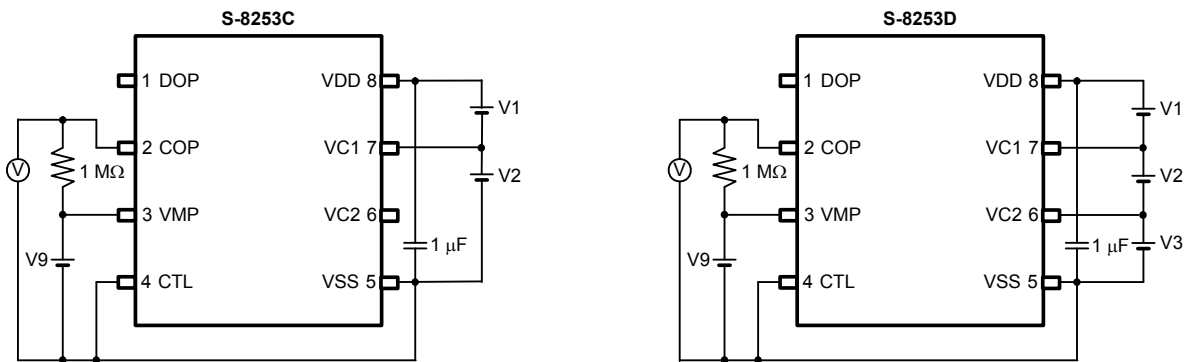


図9 測定回路5

■ 動作説明

備考 「■ バッテリー保護ICの接続例」を参照してください。

1. 通常状態

すべての電池電圧が V_{DLn} から V_{CUn} の間にあり放電電流がある値より少ない（VMP端子電圧が $V_{DD}-V_{IOV1}$ より高い）場合、充電用FETおよび放電用FETはオンとなり、充放電は自由に行えます。この状態を通常状態といいます。

注意 最初に電池を接続する際、放電可能状態でない場合があります。この場合、VMP端子とVDD端子をショートするか、あるいは充電器を接続すると通常状態に復帰します。

2. 過充電状態

いずれかの電池電圧が V_{CUn} より高くなりこの状態が t_{CU} 以上続いた場合、COP端子はハイインピーダンスとなります。COP端子は外付け抵抗によりEB+にプルアップされているので、充電用FETはオフし充電は停止します。これが過充電状態です。過充電状態は次の2つの条件のうち的一方が満たされた場合、解除されます。

- (1) すべての電池電圧が V_{CLn} 以下となる。
- (2) すべての電池電圧が V_{CUn} 以下となり、かつVMP端子電圧が $V_{DD}-V_{IOV1}$ 以下になる（充電器を取り外し、負荷が接続されて放電を開始した直後に、放電電流が充電用FETのボディダイオードを通して流れるため、瞬間的にVMP端子電圧はVDD端子電圧から約0.6 V降下します。ICはこの電圧を検出して、過充電状態を解除します）。

3. 過放電状態

いずれかの電池電圧が V_{DLn} より低くなりこの状態が t_{DL} 以上続いた場合、DOP端子の電圧は V_{DD} レベルとなり、放電用FETはオフし放電は停止します。これが過放電状態です。

3.1 パワーダウン機能

過放電状態になると、IC内部の R_{VMS} 抵抗によってVMP端子が V_{SS} にプルダウンされます。VMP端子電圧が0.8 V typ.以下になると、パワーダウン機能が働き、ほとんどすべての回路動作が停止します。各出力端子の状態は次のようになります。

- (1) COP端子：High-Z
- (2) DOP端子： V_{DD}

パワーダウン機能は次の条件が満たされると解除されます。

- (1) VMP端子電圧が0.8 V typ.以上になる。

過放電状態の解除には次の二通りの条件があります。

- (1) VMP端子電圧が0.8 V typ.以上でかつVMP端子電圧が V_{DD} より低い場合、すべての電池電圧が V_{DU1} 以上で過放電状態を解除する。
- (2) VMP端子電圧が0.8 V typ.以上でかつVMP端子電圧が V_{DD} 以上の場合、すべての電池電圧が V_{DLn} 以上で過放電状態を解除する（充電器を接続しVMP端子電圧が V_{DD} 以上の場合、過放電ヒステリシスを解除し V_{DLn} で放電制御用FETをオンします）。

4. 過電流状態

S-8253C/Dシリーズは、3種類の過電流検出レベル (V_{IOV1} 、 V_{IOV2} および V_{IOV3}) およびそれぞれのレベルに対応する過電流検出遅延時間 (t_{IOV1} 、 t_{IOV2} および t_{IOV3}) を有しています。放電電流がある値より大きく (VMP端子電圧とVDD端子電圧との電圧差が V_{IOV1} より大きく) なり、この状態が t_{IOV1} 以上続くとS-8253C/Dシリーズは過電流状態に入ります。過電流状態ではDOP端子の電圧は V_{DD} レベルとなり、放電用FETをオフし、放電を停止します。また、COP端子はハイインピーダンスとなり、EB+端子の電位にプルアップされるので充電用FETはオフします。VMP端子は、内部抵抗 (R_{VMD}) により V_{DD} にプルアップされます。過電流検出レベル2、3 (V_{IOV2} 、 V_{IOV3}) および過電流検出遅延時間2、3 (t_{IOV2} 、 t_{IOV3}) に対する動作は、 V_{IOV1} および t_{IOV1} に対する動作と同様です。過電流状態は次の条件が満たされると解除されます。

- (1) 充電器接続または負荷開放によって、VMP端子電圧が $V_{DD}-V_{IOV1}$ 以上になる。

注意 電池電圧や過電流検出電圧1の設定値によって、自動復帰可能インピーダンスが異なります。

5. 0V電池への充電機能

自己放電した電池 (0V電池) の充電に関し、S-8253C/Dシリーズでは2つの機能のうち的一方を選択できます。

- (1) 0V電池の充電を許す (0V電池の充電が可能)。
充電器電圧が V_{0CHA} より高い場合、0V電池は充電されます。
- (2) 0V電池の充電を禁止する (0V電池の充電は不可能)。
電池電圧が V_{0INH} 以下である場合、充電は行われません。

注意 VDD端子の電圧が V_{DSOP} の最小値より低い場合、S-8253C/Dシリーズの動作は保証されません。

6. 遅延回路について

下記の各種検出遅延時間は、約3.57 kHzのクロックをカウンターで分周して算出しています。

(例) 発振器のクロック周期 (T_{CLK})	: 280 μ s
過充電検出遅延時間 (t_{CU})	: 1.15 s
過放電検出遅延時間 (t_{DL})	: 144 ms
過電流検出遅延時間1 (t_{IOV1})	: 9 ms
過電流検出遅延時間2 (t_{IOV2})	: 4.5 ms

備考 過電流検出遅延時間2 (t_{IOV2})、過電流検出遅延時間3 (t_{IOV3}) の開始は、過電流検出電圧1 (V_{IOV1}) を検出したときです。したがって、過電流検出電圧1 (V_{IOV1}) を検出してから、過電流検出遅延時間2 (t_{IOV2})、過電流検出遅延時間3 (t_{IOV3}) を越えて、過電流検出電圧2 (V_{IOV2})、過電流検出電圧3 (V_{IOV3}) を検出した場合、それぞれ検出した時点から、 t_{IOV2} 、 t_{IOV3} 以内に放電制御用FETをオフします。

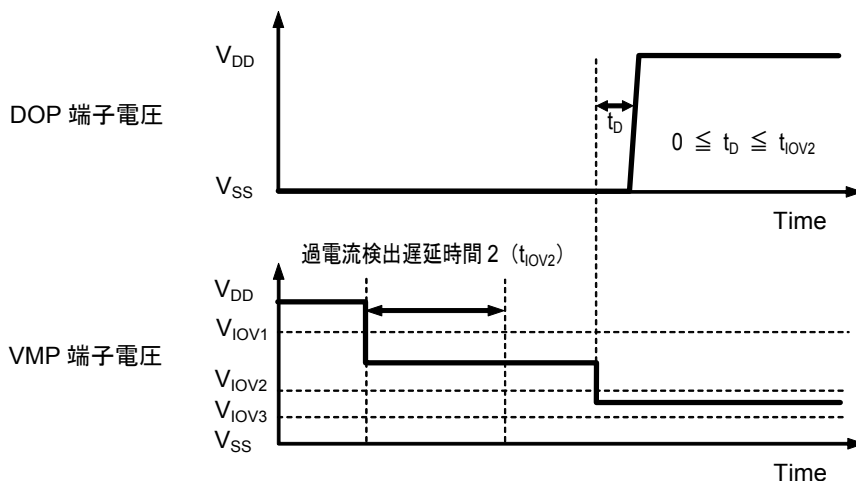


図10

7. CTL端子について

S-8253C/Dシリーズには、CTL端子（充放電制御とテスト時間短縮用端子）があります。CTL端子に入力した電圧の“L”、“H”、“M” レベルによって、S-8253C/Dシリーズは通常動作状態、充放電禁止状態とテスト時間短縮状態のいずれかの状態になります。CTL端子は電池保護回路に優先します。通常使用時は、VSSとショートしてください。

表10 CTL端子により設定される状態

CTL端子電位	ICの状態	COP端子	DOP端子
Open	充放電禁止状態	High-Z	V_{DD}
High ($V_{CTL} \geq V_{CTLH}$)	充放電禁止状態	High-Z	V_{DD}
Middle ($V_{CTLL} < V_{CTL} < V_{CTLH}$)	遅延時間短縮状態 ^{*1}	(^{*2})	(^{*2})
Low ($V_{CTLL} \geq V_{CTL}$)	通常動作状態	(^{*2})	(^{*2})

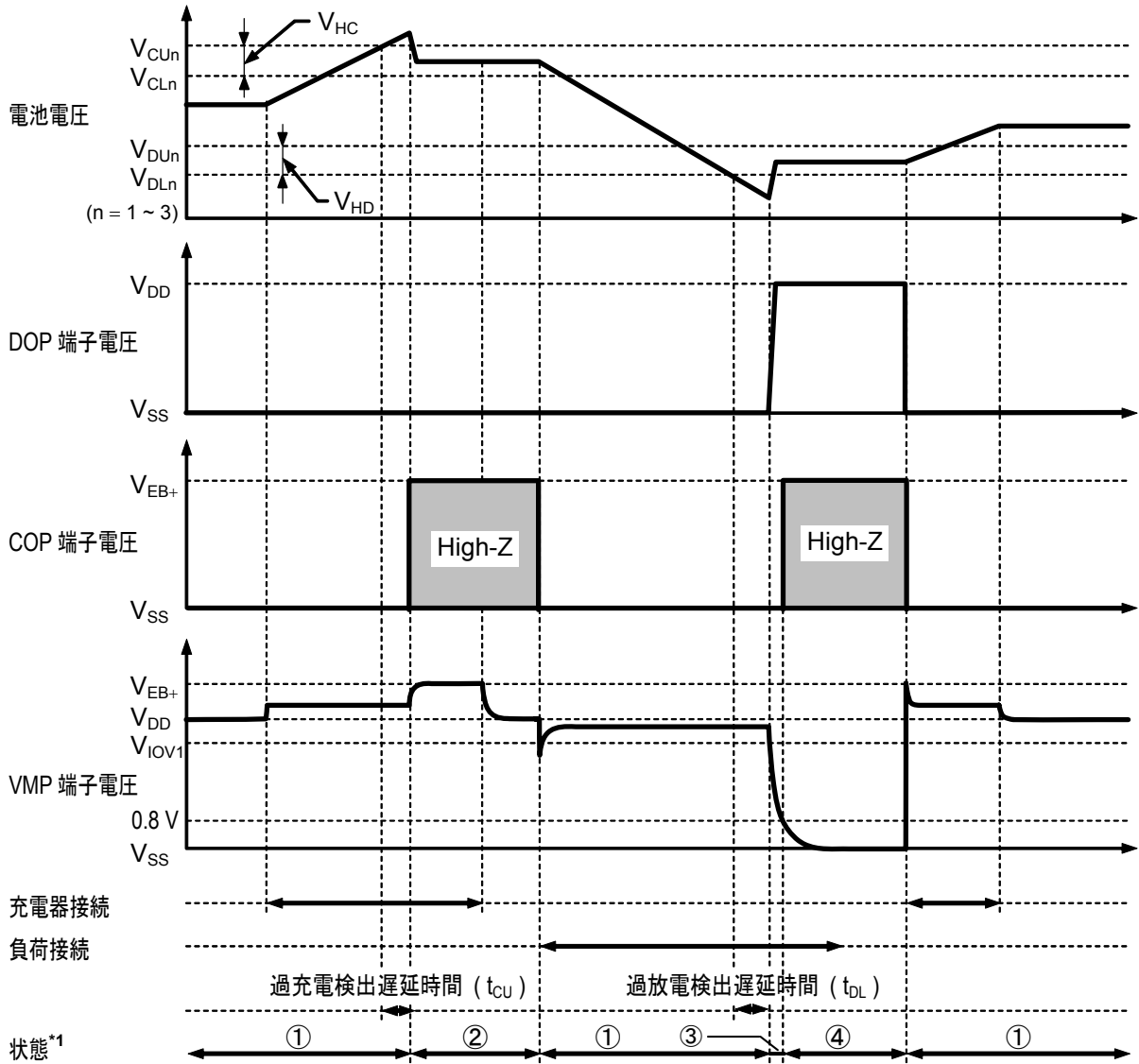
*1. 遅延時間短縮状態では、過充電検出遅延時間のみが1 / 60 ~ 1 / 30に短縮されます。

*2. 状態は電圧検出回路により制御されます。

- 注意**
- CTL端子電位がMiddleの場合、過電流検出電圧1 (V_{IOV1}) は機能しません。
 - CTL端子のMiddle電位を使用する場合は、弊社営業部まで詳細をお問い合わせください。
 - 電源変動時において、外付けフィルタ R_{VSS} 、 C_{VSS} により、CTL端子のLowレベル入力電位とICのVSS電位の間に電位差が生じ、誤動作を起こす場合がありますのでご注意ください。

■ タイミングチャート

1. 過充電検出、過放電検出

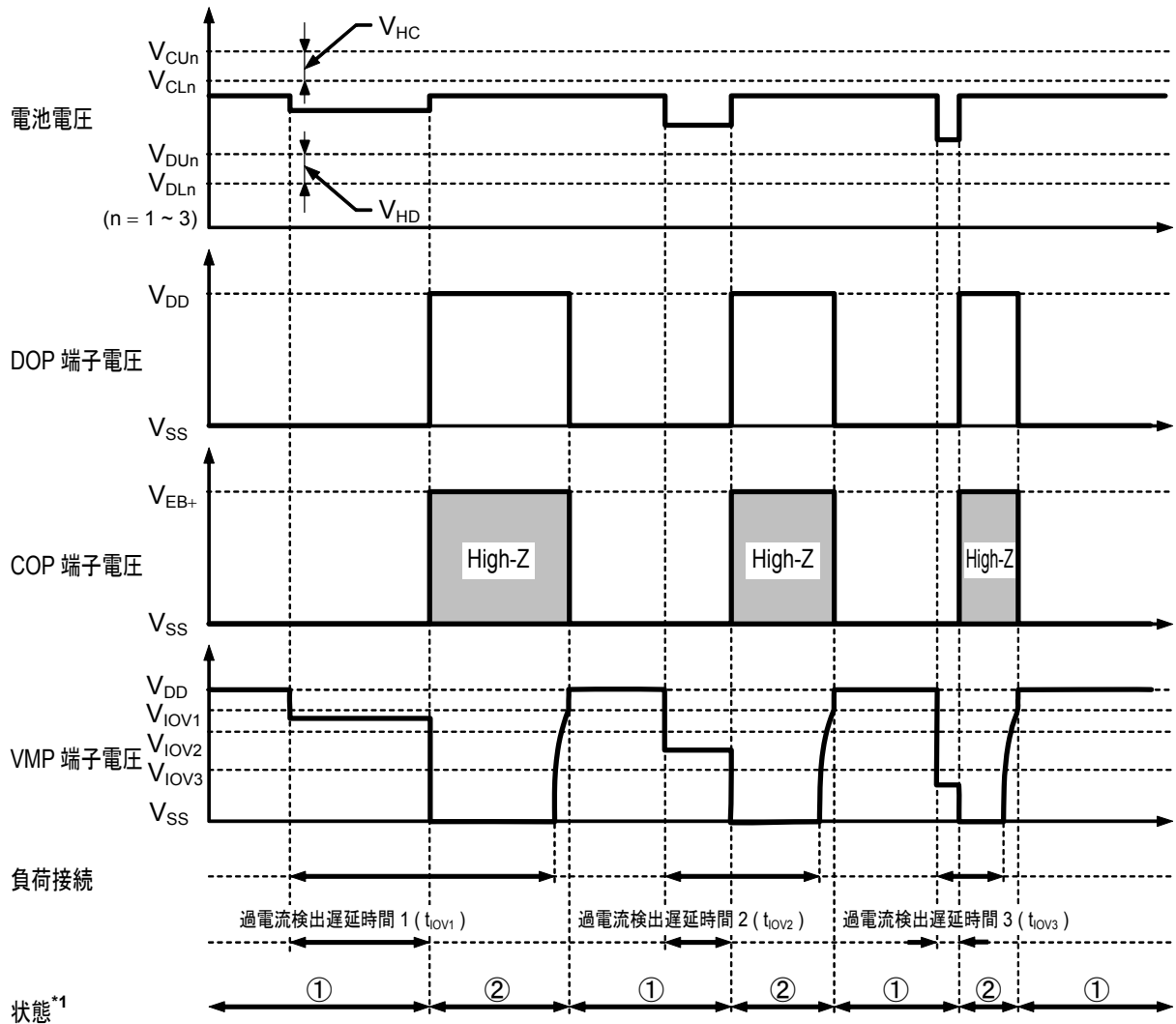


- *1. ① : 通常状態
 ② : 過充電状態
 ③ : 過放電状態
 ④ : パワーダウン状態

備考 定電流での充電を想定しています。 V_{EB+} は充電器の開放電圧を示します。

図11

2. 過電流検出



- *1. ① : 通常状態
② : 過電流状態

備考 定電流での充電を想定しています。 V_{EB+} は充電器の開放電圧を示します。

図12

■ バッテリー保護ICの接続例

1. S-8253Cシリーズ

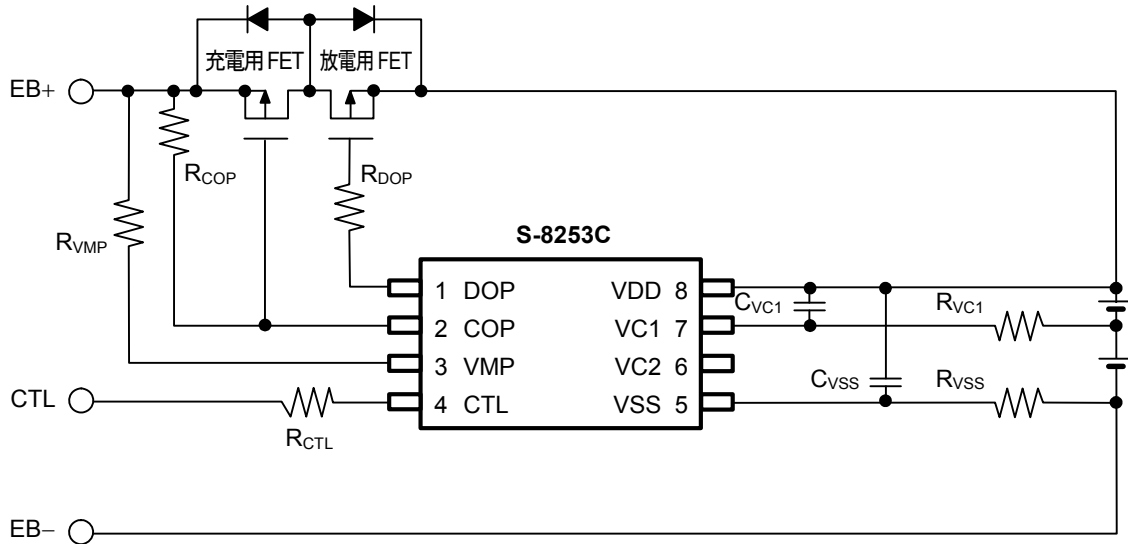


図13

2. S-8253Dシリーズ

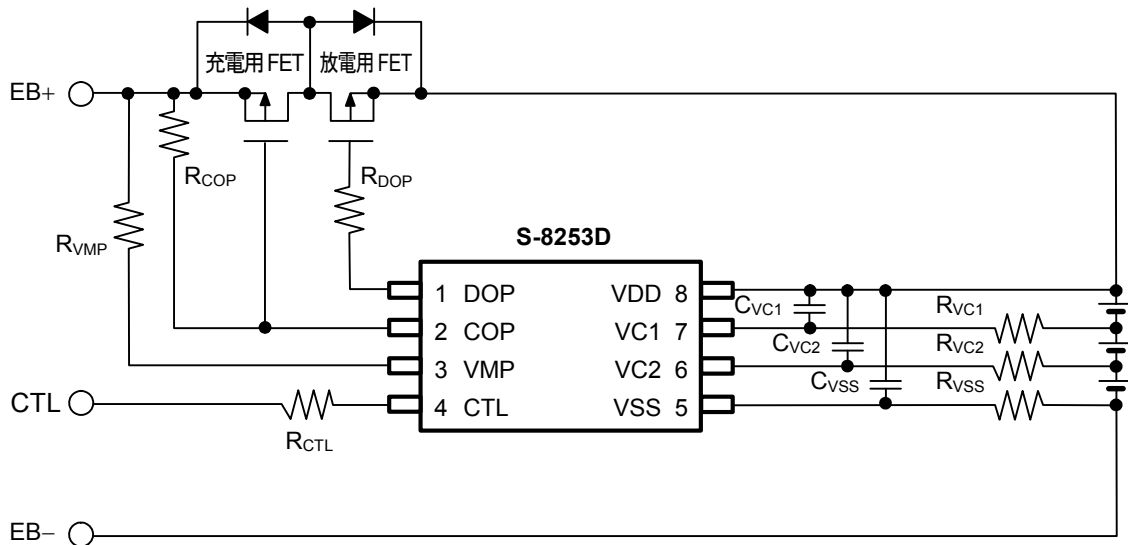


図14

表11 外付け部品定数

No.	記号	代表値	範囲	単位
1	R _{VC1}	1	0.51~1 ^{*1}	kΩ
2	R _{VC2}	1	0.51~1 ^{*1}	kΩ
3	R _{DOP}	5.1	2~10	kΩ
4	R _{COP}	1	0.1~1	MΩ
5	R _{VMP}	5.1	1~10	kΩ
6	R _{CTL}	1	1~100	kΩ
7	R _{VSS}	51	5.1~51 ^{*1}	Ω
8	C _{VC1}	0.1	0.1~0.47 ^{*1}	μF
9	C _{VC2}	0.1	0.1~0.47 ^{*1}	μF
10	C _{VSS}	2.2	1~10 ^{*1}	μF

*1. $R_{VSS} \times C_{VSS} = 51 \mu\text{F} \cdot \Omega$ 以上とし、 $R_{VC1} \times C_{VC1} = R_{VC2} \times C_{VC2} = R_{VSS} \times C_{VSS}$ となるようにフィルタ定数を設定してください。

- 注意 1. 上記定数は、予告なく変更することがあります。
2. 上記接続例以外の回路においては動作確認されておりません。また、上記接続例および定数は、動作を保証するものではありません。実際のアプリケーションで十分な評価の上、定数を設定してください。

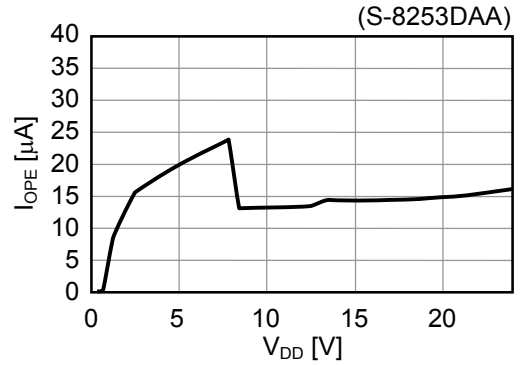
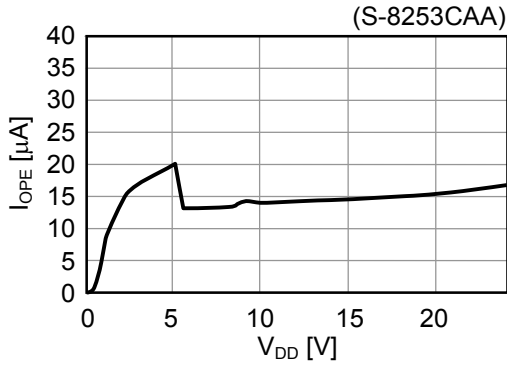
■ 注意事項

- ・ IC内での損失がパッケージの許容損失を越えないように、入出力電圧、負荷電流の使用条件に注意してください。
- ・ 電池の接続順番は特に問いませんが、電池を接続した際に放電できない場合があります。この場合はVMP端子とVDD端子をショートするか、もしくは充電器を接続すると通常状態に復帰します。
- ・ 本ICは静電気に対する保護回路が内蔵されていますが、保護回路の性能を越える過大静電気がICに印加されないようにしてください。
- ・ 弊社ICを使用して製品を作る場合には、その製品での当ICの使い方や製品の仕様また、出荷先の国などによって当ICを含めた製品が特許に抵触した場合、その責任は負いかねます。

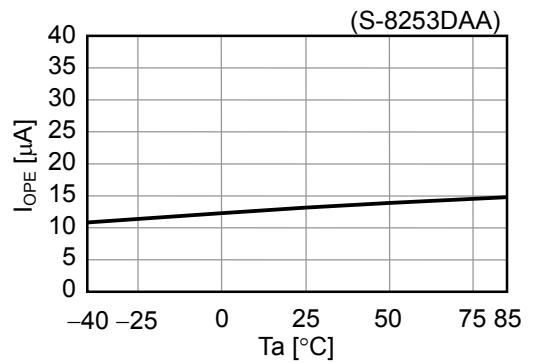
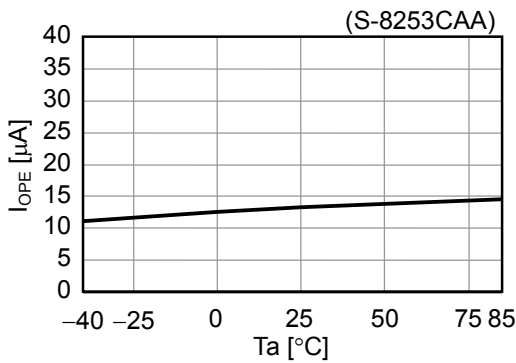
■ 諸特性データ (Typicalデータ)

1. 消費電流

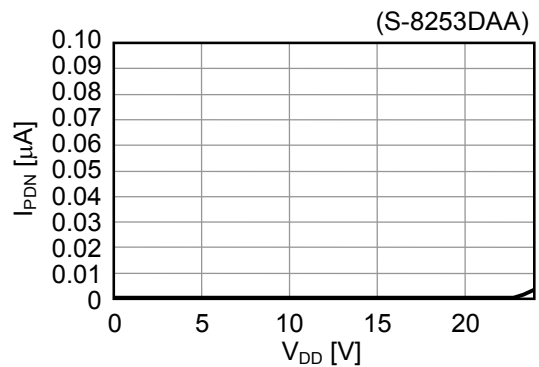
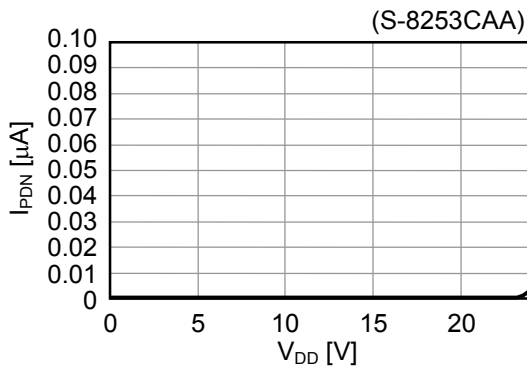
1.1 $I_{OPE}-V_{DD}$



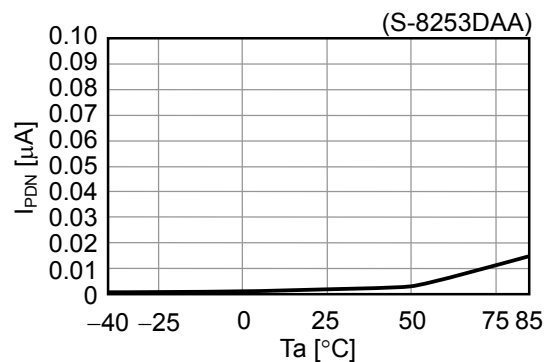
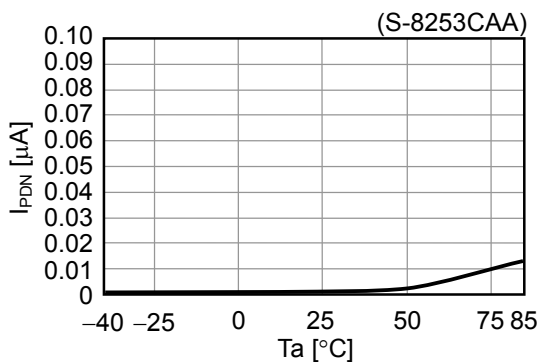
1.2 $I_{OPE}-T_a$



1.3 $I_{PDN}-V_{DD}$

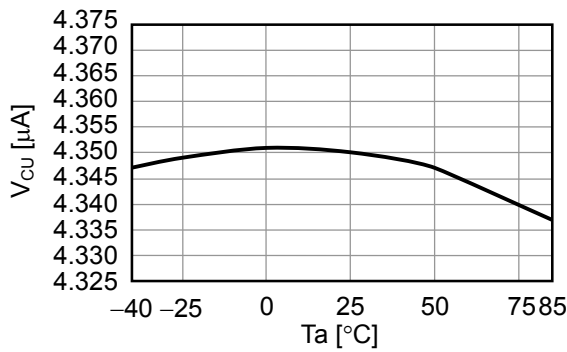


1.4 $I_{PDN}-T_a$

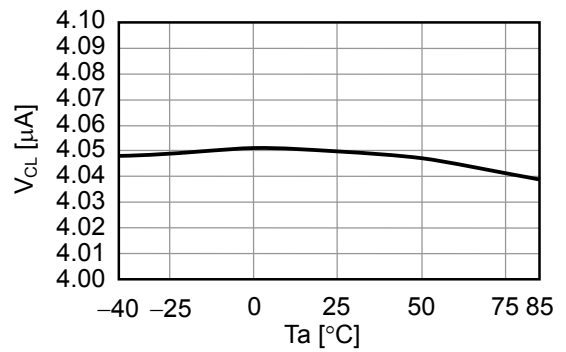


2. 過充電検出/解除電圧、過放電検出/解除電圧、過電流検出電圧、および各遅延時間 (S-8253CAA、S-8253DAA)

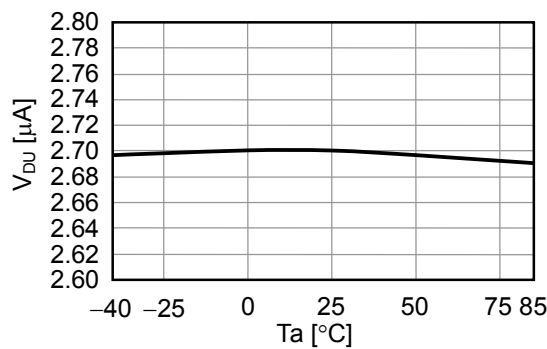
2.1 $V_{CU}-T_a$



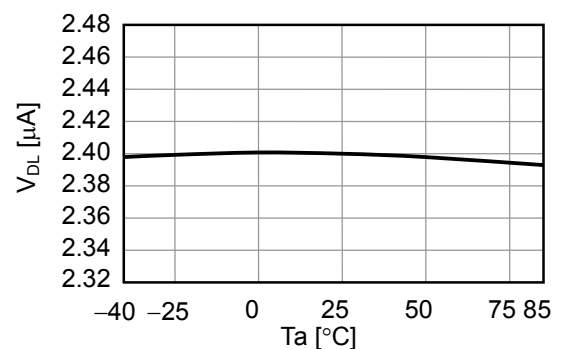
2.2 $V_{CL}-T_a$



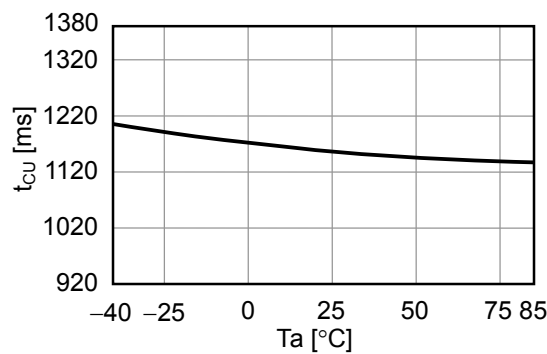
2.3 $V_{DU}-T_a$



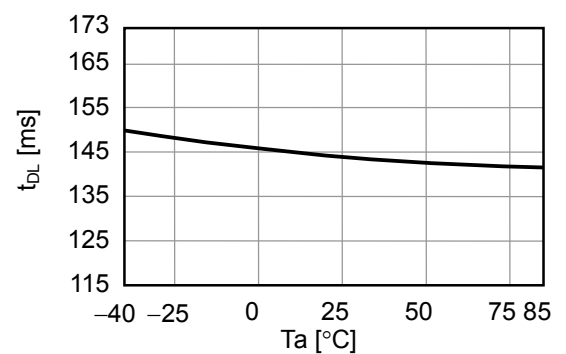
2.4 $V_{DL}-T_a$



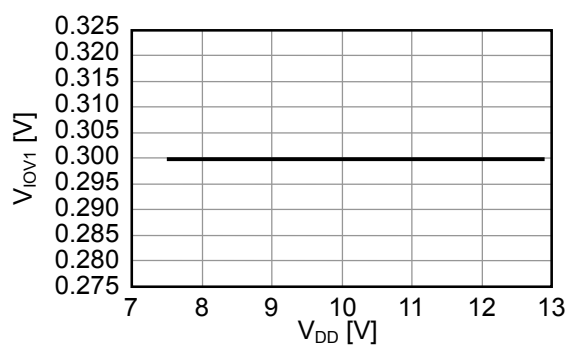
2.5 $t_{CU}-T_a$



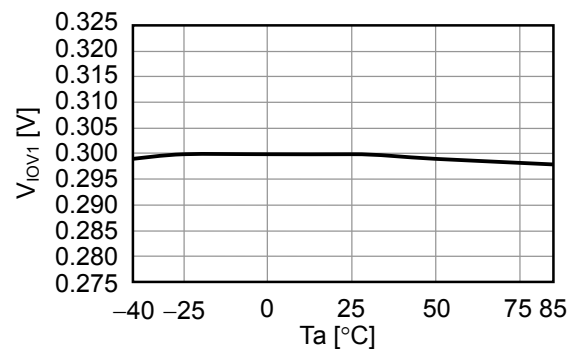
2.6 $t_{DL}-T_a$



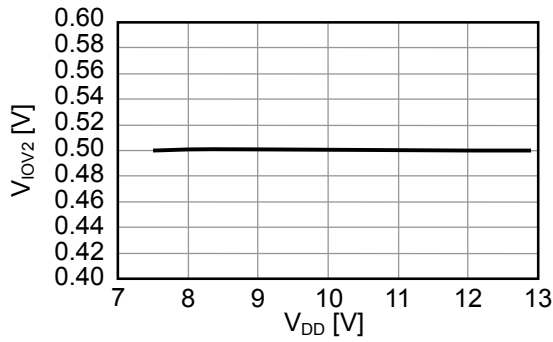
2.7 $V_{IOV1}-V_{DD}$



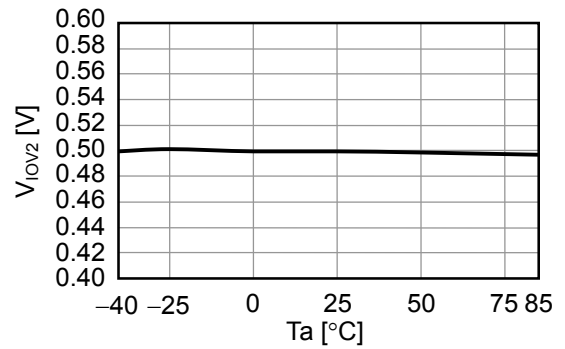
2.8 $V_{IOV1}-T_a$



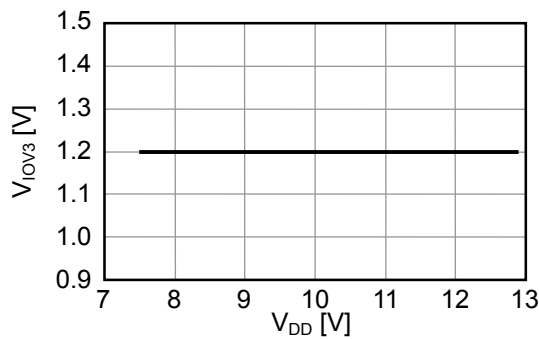
2.9 $V_{IOV2}-V_{DD}$



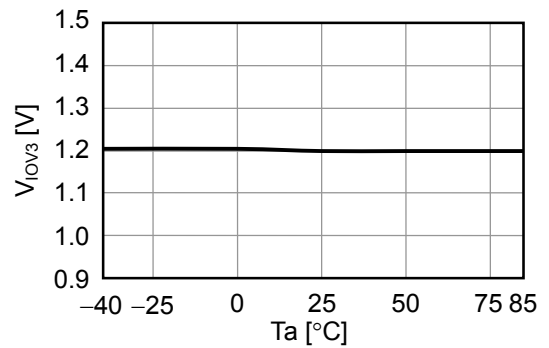
2.10 $V_{IOV2}-T_a$



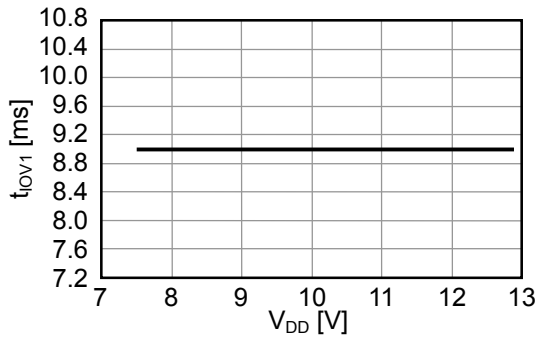
2.11 $V_{IOV3}-V_{DD}$



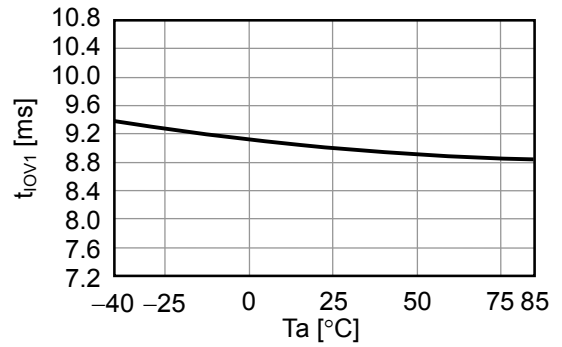
2.12 $V_{IOV3}-T_a$



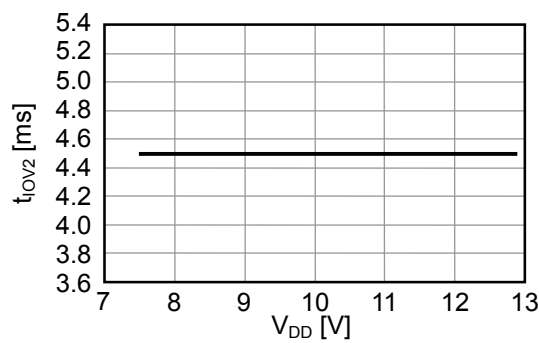
2.13 $t_{IOV1}-V_{DD}$



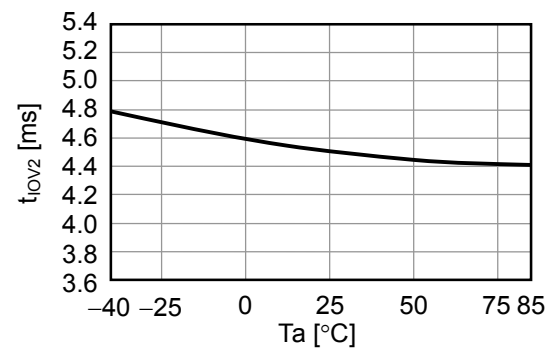
2.14 $t_{IOV1}-T_a$



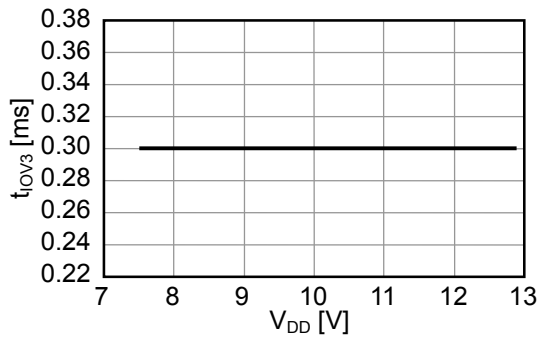
2.15 $t_{IOV2}-V_{DD}$



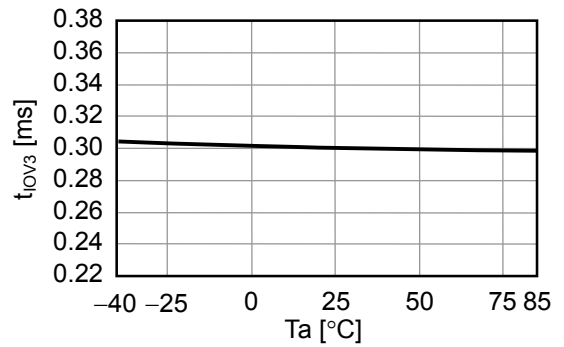
2.16 $t_{IOV2}-T_a$



2.17 $t_{IOV3}-V_{DD}$

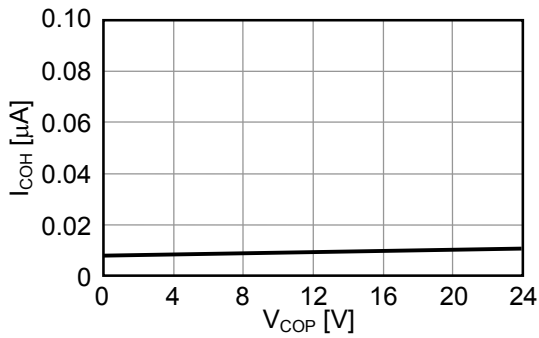


2.18 $t_{IOV3}-T_a$

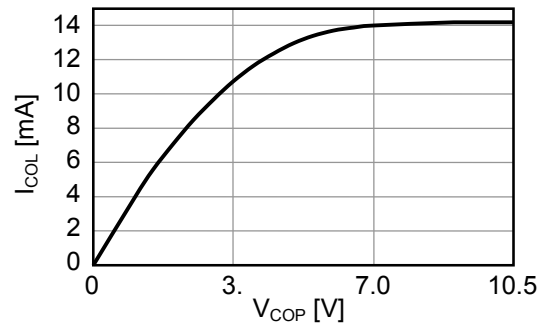


3. COP / DOP端子 (S-8253CAA、S-8253DAA)

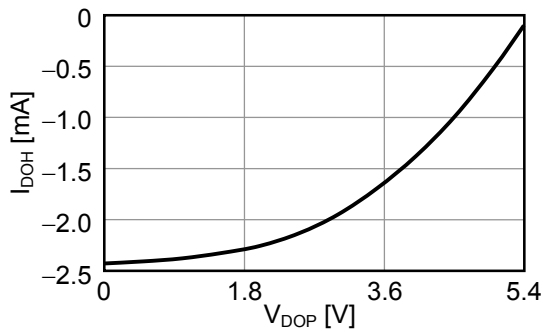
3.1 $I_{COH}-V_{COP}$



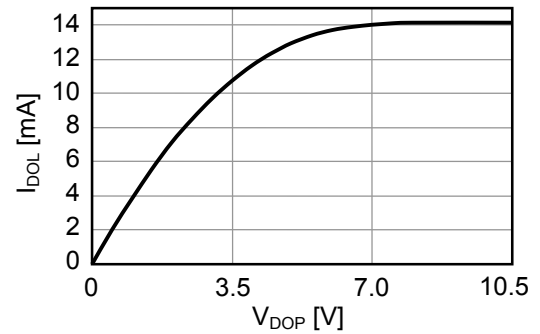
3.2 $I_{COL}-V_{COP}$

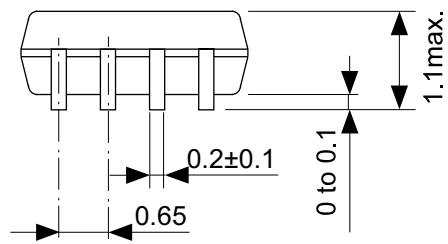
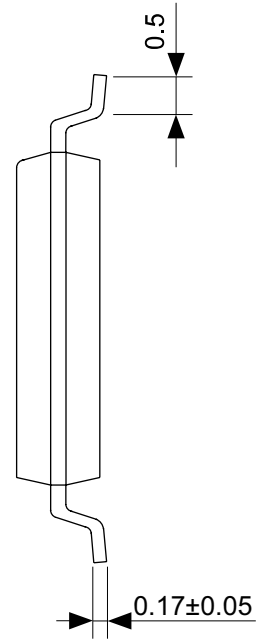
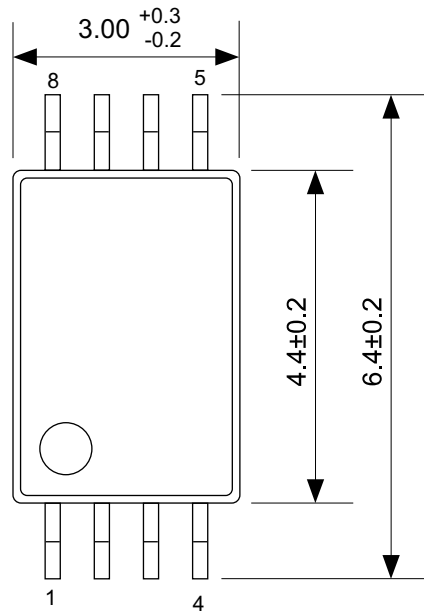


3.3 $I_{DOH}-V_{DOP}$



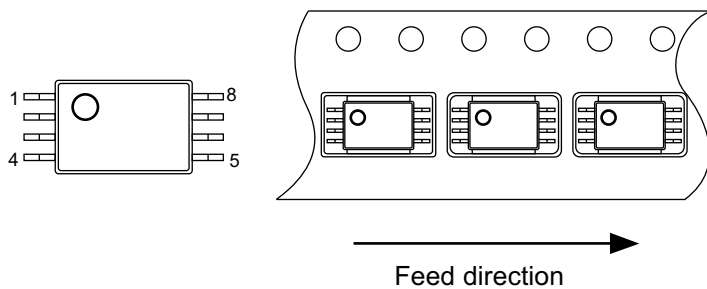
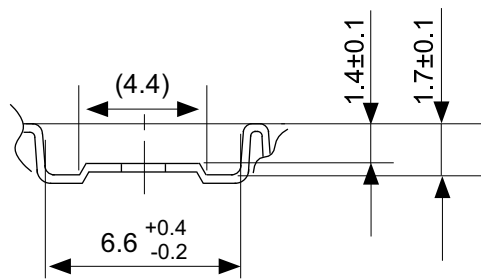
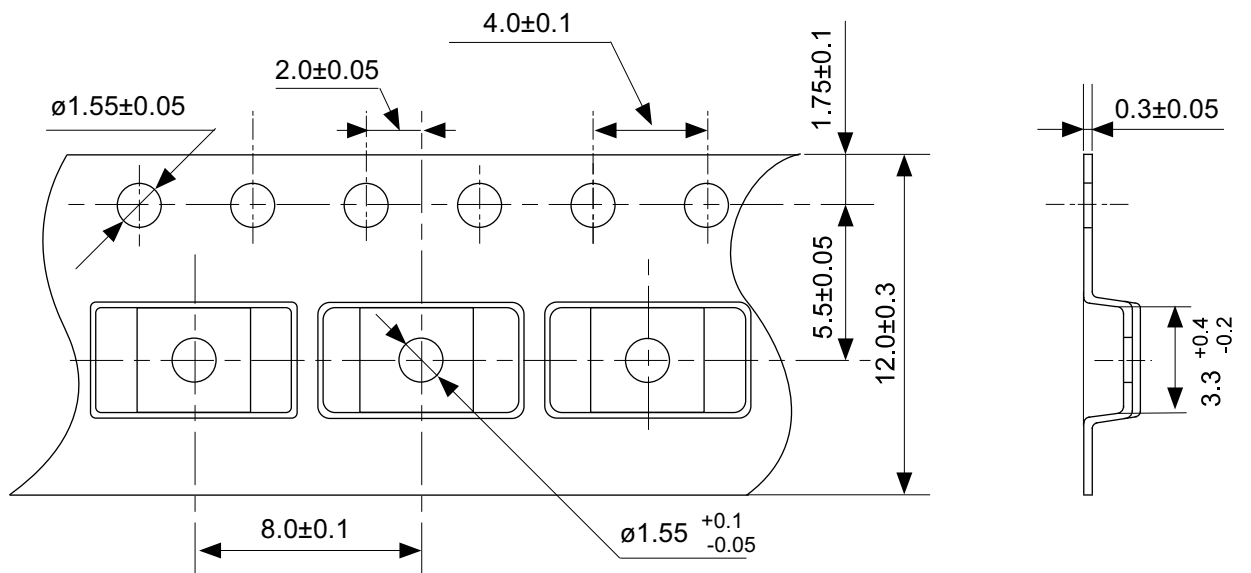
3.4 $I_{DOL}-V_{DOP}$





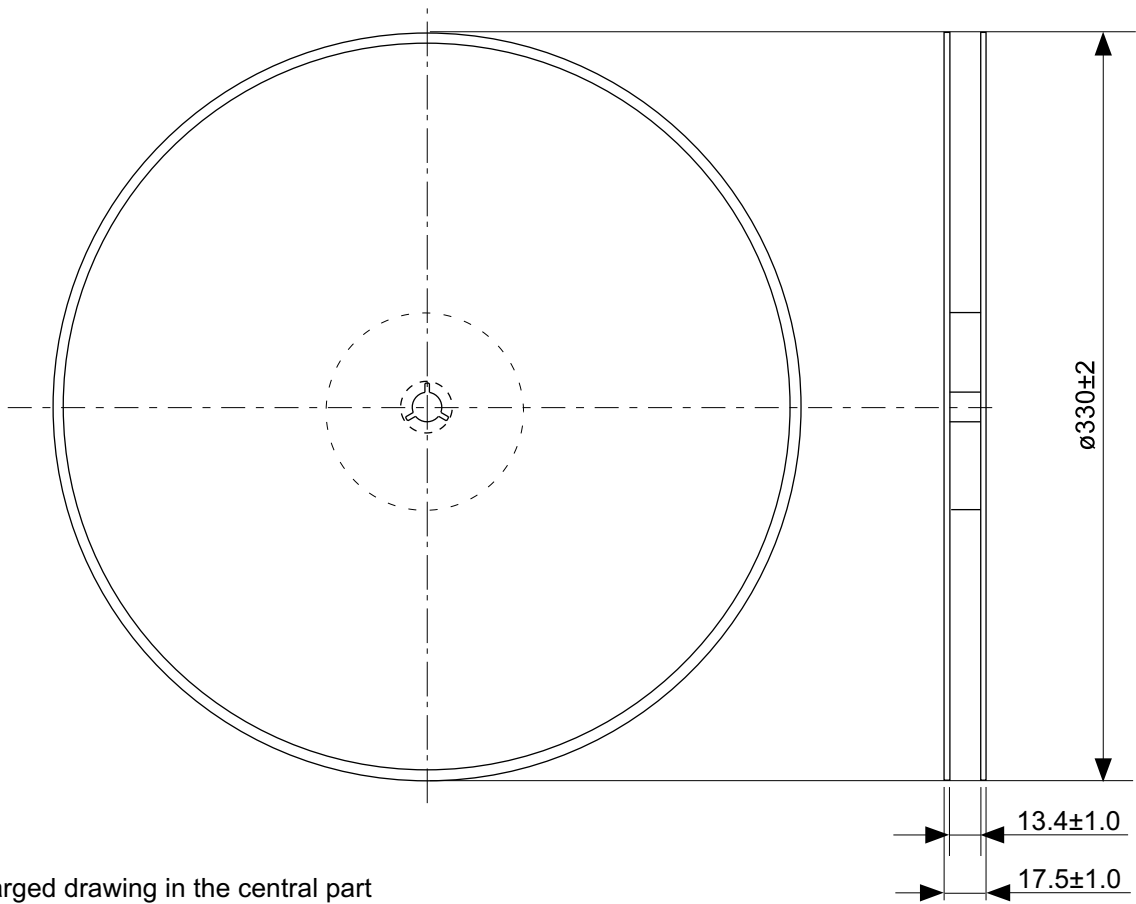
No. FT008-A-P-SD-1.2

TITLE	TSSOP8-E-PKG Dimensions
No.	FT008-A-P-SD-1.2
ANGLE	
UNIT	mm
ABLIC Inc.	

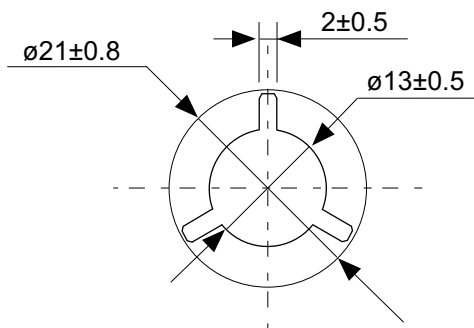


No. FT008-E-C-SD-1.0

TITLE	TSSOP8-E-Carrier Tape
No.	FT008-E-C-SD-1.0
ANGLE	
UNIT	mm
ABLIC Inc.	

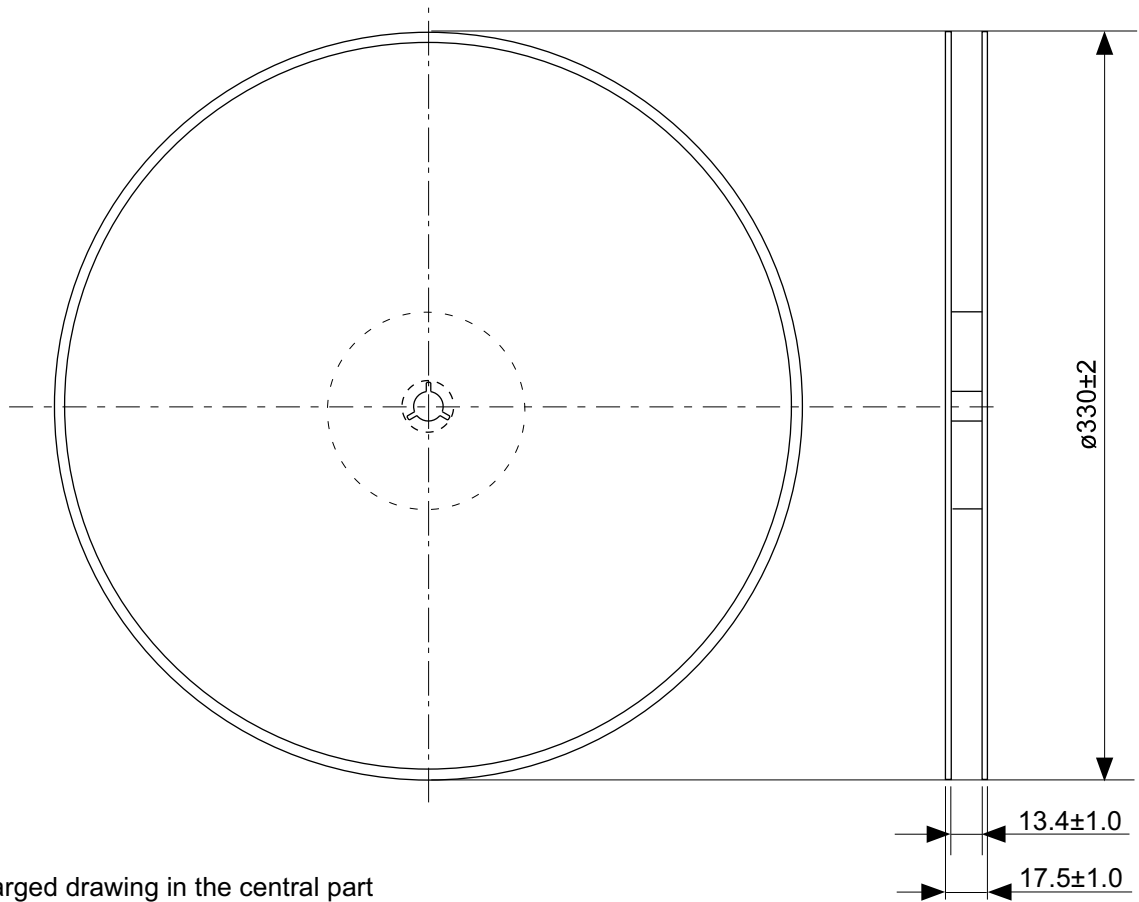


Enlarged drawing in the central part

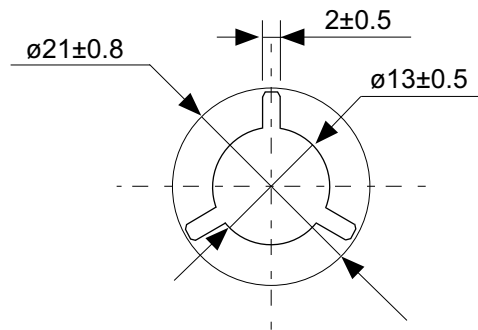


No. FT008-E-R-SD-1.0

TITLE	TSSOP8-E-Reel		
No.	FT008-E-R-SD-1.0		
ANGLE		QTY.	3,000
UNIT	mm		
ABLIC Inc.			



Enlarged drawing in the central part



No. FT008-E-R-S1-1.0

TITLE	TSSOP8-E-Reel		
No.	FT008-E-R-S1-1.0		
ANGLE		QTY.	4,000
UNIT	mm		
ABLIC Inc.			

免責事項 (取り扱い上の注意)

1. 本資料に記載のすべての情報 (製品データ、仕様、図、表、プログラム、アルゴリズム、応用回路例等) は本資料発行時点のものであり、予告なく変更することがあります。
2. 本資料に記載の回路例、使用方法は参考情報であり、量産設計を保証するものではありません。
本資料に記載の情報を使用したことによる、本資料に記載の製品 (以下、本製品といいます) に起因しない損害や第三者の知的財産権等の権利に対する侵害に関し、弊社はその責任を負いません。
3. 本資料に記載の内容に記述の誤りがあり、それに起因する損害が生じた場合において、弊社はその責任を負いません。
4. 本資料に記載の範囲内の条件、特に絶対最大定格、動作電圧範囲、電気的特性等に注意して製品を使用してください。
本資料に記載の範囲外の条件での使用による故障や事故等に関する損害等について、弊社はその責任を負いません。
5. 本製品の使用にあたっては、用途および使用する地域、国に対応する法規制、および用途への適合性、安全性等を確認、試験してください。
6. 本製品を輸出する場合は、外国為替および外国貿易法、その他輸出関連法令を遵守し、関連する必要な手続きを行ってください。
7. 本製品を大量破壊兵器の開発や軍事利用の目的で使用および、提供 (輸出) することは固くお断りします。核兵器、生物兵器、化学兵器およびミサイルの開発、製造、使用もしくは貯蔵、またはその他の軍事用途を目的とする者へ提供 (輸出) した場合、弊社はその責任を負いません。
8. 本製品は、身体、生命および財産に損害を及ぼすおそれのある機器または装置の部品 (医療機器、防災機器、防犯機器、燃焼制御機器、インフラ制御機器、車両機器、交通機器、車載機器、航空機器、宇宙機器、および原子力機器等) として設計されたものではありません。ただし、弊社が車載用等の用途を指定する場合を除きます。上記の機器および装置には、弊社の書面による許可なくして使用しないでください。
特に、生命維持装置、人体に埋め込んで使用する機器等、直接人命に影響を与える機器には使用できません。
これらの用途への利用を検討の際には、必ず事前に弊社営業部にご相談ください。
また、弊社指定の用途以外に使用されたことにより発生した損害等について、弊社はその責任を負いません。
9. 半導体製品はある確率で故障、誤動作する場合があります。
本製品の故障や誤動作が生じた場合でも人身事故、火災、社会的損害等発生しないように、お客様の責任において冗長設計、延焼対策、誤動作防止等の安全設計をしてください。
また、システム全体で十分に評価し、お客様の責任において適用可否を判断してください。
10. 本製品は、耐放射線設計しておりません。お客様の用途に応じて、お客様の製品設計において放射線対策を行ってください。
11. 本製品は、通常使用における健康への影響はありませんが、化学物質、重金属を含有しているため、口中には入れないようにしてください。また、ウエハ、チップの破断面は鋭利な場合がありますので、素手で接触の際は怪我等に注意してください。
12. 本製品を廃棄する場合には、使用する地域、国に対応する法令を遵守し、適切に処理してください。
13. 本資料は、弊社の著作権、ノウハウに係わる内容も含まれております。
本資料中の記載内容について、弊社または第三者の知的財産権、その他の権利の実施、使用を許諾または保証するものではありません。本資料の一部または全部を弊社の許可なく転載、複製し、第三者に開示することは固くお断りします。
14. 本資料の内容の詳細については、弊社営業部までお問い合わせください。

2.0-2018.01



ABLIC

エイブリック株式会社
www.ablicinc.com